

Taller Apoyo

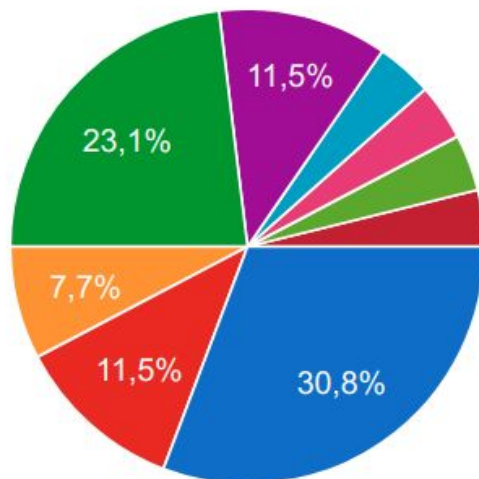
IIC2343

Formalidades

- ° La evaluación de pares se extiende hasta el miércoles 8 de Abril
- ° La entrega es el 15 de Abril **20:00 hrs**

¿Qué gustaría que se enfoque el taller?

26 respuestas



- Simulación
- Sala de resolución de dudas
- VHDL
- Registro
- Clock
- Todas las anteriores
- Todo
- Casi todos los anteriores en orden de abajo para arriba. Clock, registro, sim...
- Registro y clock, un poco de simulacion

¿Qué es un clock?

- ° Un clock es un circuito que emite una serie de pulsos constantes.
- ° Es útil para dar tiempo y coordinar circuitos
- ° En el proyecto la señal clk corresponderá al reloj simulado que estará dado en el archivo simulación de la siguiente forma (disponible en Canvas)

```
wait for clk_period/2;  
clk <= not clk;  
wait for clk_period/2;  
  
if NOW > 3000 ns then  
    wait;  
end if;  
end process;
```



- ° Este pulso definido será usado para evaluar sus proyectos, y en particular será fundamental para usar la entidad Registro.

Entidad Reg

- ° Es el registro multipropósito que ocuparan en la entrega.
- ° Consiste en un registro de cuatro entradas: El dato nuevo, señal de carga para el dato nuevo, señal de carga para aumentar en uno, señal de carga para disminuir en uno.

Entradas					Salidas
clock	load	up	down	datain	dataout
Flanco Subida	1	*	*	*	datain
Flanco Subida	0	1	*	*	dataout + 1
Flanco Subida	0	0	1	*	dataout - 1
*	*	*	*	*	dataout

Figura 4: Tabla de verdad de Reg.

Actividad práctica

° Conectar una instancia de registro al display, y que vaya aumentando con el toque del botón central.

¿Dudas?