计算机组成原理试卷 (一)

VI ST DULL MONTH AND CO.
1、 单选题 (20*2 = 40 分) 1. 采用 DMA 方式传送数据时,每传送一个数据时就要占用的时间。 A. 一个指令周期 B.个机器周期 C.一个存储周期 D.一个总线周期; 答案 D
2. 存储周期是。 A.存储器的读出时间 B.存储器的写入时间 C.存储器进行连续两次存储操作所需间隔的最小时间 D.存储器的读出和写入时间的平均值; 答案 C
3. 指令周期是。 A.CPU 从主存取出一条指令的时间 B.CPU 执行一条指令的时间; C.时钟周期时间 D.CPU 从主存取出一条指令加上执行一条指令的时间; 答案 D
4.用若干片 2K×4 位的存储芯片组成一个 8K×8 位的存储器,则地址 OB1FH 所在的芯片在全局的最小地址是。 A. 0000H B. 0600H C. 0700H D.0800H 答案 D
5.下列记存器中,汇编语言程序员可见的是。 A.存储器地址记存器 MAR B.程序计数器 PC C.存储器数据寄存器 MDR D.指令寄存器 IR 答案 B
6. 在计算机中普遍采用的字母和字符编码是。 A. BCD 码 B. 16 进制数

C. 格雷码

D. ASCII 码。 答案 D
7. 下列数中最小的是。 A. (101001) ₂ B. (52) ₈ C. (101001) _{BCD} D. (233) ₁₆ 答案 C
8. 假设下列信息中有奇/偶校验位,但没有数据错误,采用偶校验的是。 A. 11001011 B. 11010110 C. 11000001 D. 11001001 答案 D
9. 在微程序控制器中,机器指令和微指令的关系是。 A.每一条机器指令由一条微指令来执行 B.一条微指令由若干机器指令组成 C.每条机器指令由一段用微指令组成的的微程序来解释执行 D.一段微程序由一条机器指令来执行 答案 C
10.某计算机采用微程序控制器,某互斥命令组中由 4 个微命令组成,则微指令寄存器中相应字段的位数至少需。 A. 2位 B. 3位 C. 4位 D. 5位 答案 B
11. 系统总线中地址线的功能包括:。A.选择主存单元地址B.选择进行信息传输的设备C. 指定主存单元和I/O 设备接口电路的地址D.传送主存物理和逻辑地址答案 C
12. 总线忙信号一般是由建立的。 A. 发出总线请求的设备 B. 总线控制器 C. 获得总线控制权的设备 D. CPU

答案C

13. 异步通信方式传送 ASCII 码,数据位 8 位,校验位 1 位,停止位 1 位,当波特率为 4800时,字符传送的速率为字符/秒。 A.480 B.600 C.4800 D.48000
14.奇/偶校验码的码距为。 A.1 B.2 C.3 D.4 答案 A
15.关于动态存储器刷新的下列描述中不正确的是。 A.按行刷新 B.刷新地址来自 CPU 输出的地址 C.分散刷新速度慢 D.集中刷新存在存储访问死时间 答案 B
16.CPU 中保存指令地址的寄存器是。 A.程序计数器 B.指令寄存器 C.存储器地址寄存器 D.基地址寄存器 答案 A
17. 7200 转磁盘的平均等待时间大约为ms。 A. 4 B.5.5 C.6 D.8 答案 C
18. 某页式虚拟存储器中,页大小为 4KB,虚存大小为 4GB,物理内存的块大小为 16B,则对应的虚页号有位。 A. 12 B.20 C.28 D.32

19.浮点数上溢出的标志是。 A.尾数的符号位为 10 B.阶码的符号位为 10 C.尾数的符号位为 01 D.阶码的符号位为 01 答案 D
20.下列为某浮点加法后的尾数,其中需要进行右移规格化的数是。A.11.10111B.10.00111C.00.10111D.00.00111
二、 多选题 (2分 5=10分) 1.下列选项中,可能缩短程序执行时间的措施。 A. 提高时钟频率 B. 采用高速缓冲存储器 C. 采用硬布线控制器代替微程序控制器 D.采用流水线技术 答案 ABCD
2.下列属于并行存储器的是。 A. 高速缓冲存储器 B. 双端口存储器 C. 低位多体交叉存储器 D.相联存储器
3.下列属于中央控制器功能的是。 A. 顺序控制 B. 操作控制 C. 时序控制 D.算术和逻辑运算 答案 ABC
4.下列是中断响应过程的部分功能,其中由中断服务程序完成的是是。A.中断源识别B.保护现场C.保护断点D.中断返回答案 BD

5.某系统采用具有检测并纠正一位错误的海明校验码,其中分配的校验位为 3 位,则可校验的有效信息位为____。

A.2

B.3

C. 4

D.5

答案 ABC

3、 **简答题** (5 分 6= 30 分)

1.在输入输出系统中, DMA方式是否可以替代中断方式?

答案:

DMA 是程序中断传送技术的发展。它在硬件逻辑机构的支持下,以更快的速度、更简便的形式传送数据。两者之间的明显区别有:

- (1) 中断方式通过程序实现数据传送,而 DMA 方式不使用程序,直接靠硬件来实现。
- (2) CPU 对中断的响应是在执行完一条指令之后,而对 DMA 的响应则可以在指令执行 过程中的任何两个存储周期之间。
 - (3) 中断方式不仅具有数据传送能力,而且还能处理异常事件。DMA 只能进行数据传送。
- (4) 中断方式必须切换程序,要进行 CPU 现场的保护和恢复操作。DMA 仅挪用了一个存储周期,不改变 CPU 现场。
- (5) DMA 请求的优先权比中断请求高。CPU 优先响应 DMA 请求,是为了避免 DMA 所连接的高速外设丢失数据。

综上所述,DMA 方式不能代替中断

2. 冯诺依曼型计算机的基本思想是什么? 按此思想设计的计算机硬件系统应该由哪几部分组成?

答案:

冯诺依曼型计算机的基本思想是存储程序和程序控制,其中的"存储程序"是指将解题的步骤编写成程序,然后把存储存放到计算机的内存中,而"程序控制"是指控制器读出存放在存储器中的程序并根据该程序控制全机协调工作以完成程序的功能。

根据冯诺依曼型计算机的基本思想,计算机的硬件应该由运算器、控制器、存储器、输入/输出设备和总线组成。

3. 简述运算先行进位的基本思想

答案:

运算器中采用先行进位的目的是为了提高进位的传输速度,从而提高运算的速度。其基本思想是:让高位的进位不再等待低位进位,而仅与参加运算的数据有关,这样,当参加运算的数据和最低位的进位信号给定后,各进位信号同时开始计算,且各位的运算结果(本位和)几乎可以同时得到,大大提高了运算的速度。

4. 如何区分从主存中取出的是数据信息还是指令?

答案:

指令和数据统统放在内存中,从形式上看,他们是二进制编码,似乎很难分清那些是指令字,那些是数据字,然而控制器完全可以分辨它门。一般来讲,取指周期从内存读出的信息流是指令流,它流向控制器,由控制器解释从而发出一系列微操作信号;而执行周期从内存读出或送入内存的信息流是数据流,它由内存流向运算器,或者由运算器流向内存。

5. 总线的控制方式解决什么问题? 有哪几种常见的控制方式答案:

总线的控制方式主要解决连接在总线上的设备申请使用总线的仲裁问题。常见的方式有集中和分散两大类,其中集中式又分为串行连接、独立请求和计数器定时查询3种方式.

6.简述存储体系的组成各部分的作用及构成存储体系的基本原理

答案

由高速缓冲存储器、主存和辅存三级存储体系构成的分级结构,其中高速缓冲存储器缓解主存速度慢的问题,辅存在虚拟存储技术的控制下,缓解了主存容量不足的问题。

构成存储体系的基本原理是程序的局部性原理,又包括时间局部性和空间局部性。

四、计算题 (10分 2=20分)

1. 已知 Y= -0.0101, 机器数据用双符号表示。

$$(1)$$
求 $[Y]_{*}$; (2) 求 $[-Y]_{*}$; (3) 求 $[\frac{1}{2}Y]_{*}$ (4) 求 $[2Y]_{*}$ (5) 求 $[3Y]_{*}$ 。

答案:

$$[Y]_{\lambda k} = 11.1011$$

$$[Y]_{k} = 00.0101$$

$$\left[\frac{1}{2}Y\right]_{\stackrel{?}{\Rightarrow}} = 11.1010$$

$$[2Y]_{k} = 11.0110$$

$$[3Y]_{\stackrel{*}{h}} = [2Y]_{\stackrel{*}{h}} + [Y]_{\stackrel{*}{h}} = 11.0110 + 11.1011 = 11.0001$$

2. 某机访内指令格式如下, PC 为程序计数器, OP 为操作码, Ri 为寄存器号, I 为间接标志, I=1 表示间接寻址, 其它情况下为非间接寻址; X 为寻址模式, D 为指令中形式地址字段, E 表示主存的物理地址。请在下表最后一栏中填入寻址方式名称。

0	1	2	3	4	5	6	7 8	15		
		OP			Ri		I	X	D	

Ι	X	有效地址	寻址方式名称
0	00	E=D	
0	01	E=PC+D	

0	11	E=R3	
1	00	E= (D)	
1	10	E= (R2)	

答案:

直接寻址

相对寻址

寄存器寻址

间接寻址

寄存器间接寻址