

**数字逻辑实验报告（2）**

小型实验室门禁系统设计

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **实验部分：实验完成结果、检查名次**  **（完成、基本完成、未完成）** | | | | | **总分**  **（实验部分70% +**  **报告30%）** |
|  | **实验1** | **实验2** | **实验3** | **实验4** |  |
| **检查结果** |  |  |  |  |
| **检查老师** |  |  |  |  |

**姓 名：**

**学 号：**

**班 级：**

**指 导 教 师：**

**计算机科学与技术学院**

**20 年 月 日**

一、实验名称

小型实验室门禁系统设计。

二、实验目的

采用传统电路的设计方法，对一个“设计场景”进行逻辑电路的设计，并利用工具软件logisim的虚拟仿真来检查这个小型实验室门禁系统的设计是否达到要求。

通过以上实验的设计、仿真、验证3个训练过程使同学们掌握小型电路系统的设计、仿真、调试方法以及电路模块封装的方法。

三、实验内容

设计场景：某小型保密实验室需要安装一个门禁系统，用于监测、控制和显示该实验室内上班人数。该实验室只有一个门，最多只能容纳15人。假设员工进出实验室都要刷校园卡，并且保证一次刷卡后有且只有一人能进出。实验室空置时人数显示为0，刷卡进入时实验室人数加1，刷卡离开时实验室人数减1。当实验室满员时，还有员工在门外刷卡进入时，门禁系统“不”动作，系统报警提示满员。

使用logisim软件对小型电路进行虚拟实验仿真，除逻辑门、触发器、7段数码显示管外，不能直接使用logisim提供的逻辑元件库，具体要求如下。

1、设计一个四位二进制可逆计数器并进行封装

用D触发器设计一个四位二进制可逆计数器，并进行封装。该计数器有一个清零端CLR、一个累加计数脉冲端CPU（输入刷卡进入请求）、一个累减计数脉冲端CPD（输入刷卡离开请求），四个计数输出端QDQCQBQA记录当前实验室人数。

将设计好的4位二进制可逆计数器进行封装，生成一个“私有”库元件，以便后续实验使用，4位二进制可逆计数器逻辑符号参见图3-1所示。

**SD SC SB SA**

**CPU**

**CLR 四位二进制可逆计数器**

**CPD**

图3-1 “私有”的一个4位二进制可逆计数器

2、用实验1中已封装的“四位二进制并行加法器”将人数转换成8421BCD码

用实验一中已封装的“四位二进制并行加法器”和适当的逻辑门将二进制数表示的实验室人数转换成两位十进制数的8421BCD码。（**16进制数转2位8421码**）

3、设计7段译码器，用“7段数码显示管”显示人数（25分）

设计一个7段译码器（参考书的7448芯片），将两位十进制数的8421BCD码表示的实验室人数用“7段数码显示管”显示出来。

该7段译码器有四个输入A3A2A1A0和七个输出abcdefg, A3A2A1A0为8421BCD码，abcdefg为7段数码显示管对应的段。

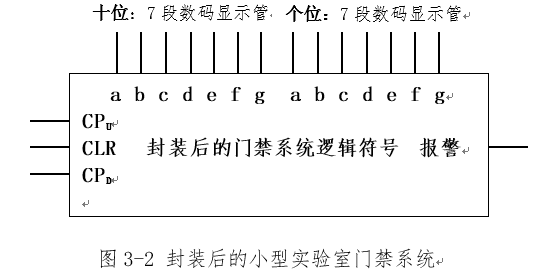
4、当实验室满员时，门禁“不”动作，系统报警提示满员（15分）

当实验室满员时，在累加计数脉冲端CPU输入刷卡进入请求，计数输出端数据保持不变，门禁“不”动作，系统报警提示满员。当实验室空时，逻辑上不会有实验室内累减计数脉冲端CPD输入刷卡离开请求。为防止信号干扰，在计数输出为0时，若CPD端有脉冲，也应使计数输出端数据保持不变，门禁“不”动作，但不用报警。

将满足以上条件且调试好的电路再次进行封装，生成一个小型实验室门禁系统芯片。

5、验证封装后的小型实验室门禁系统电路（5）

封装后的小型实验室门禁系统逻辑符号参见图3-2所示。



四、实验方案设计

1、设计一个四位二进制可逆计数器并进行封装

**（1）做出原始状态图和状态表**

**（2）最小化状态表以及二进制状态表**

**（3）激励函数和输出函数（如果存在无用状态要进行讨论）**

**（4）做出电路图（建议用“logisim”软件绘制电路图，然后截图）**

图4-1 一个四位二进制可逆计数器

**（5）封装一个四位二进制可逆计数器电路**

对“第4步”完成的电路进行封装，然后对它设计的正确性进行验证。

2、用实验1中已封装的“四位二进制并行加法器”将人数转换成8421BCD码

**（1）建立给定问题的逻辑描述**

**（2）采用已封装的“四位二进制并行加法器”和适当的逻辑门给出逻辑函数表达式**

**（3）做出电路图（建议用“logisim”软件绘制电路图，然后截图）**

图4-2 一位16进制数转2位8421码

3、设计7段译码器，用“7段数码显示管”显示人数（25分）

1. **设计一个7段译码器**

**（A）建立给定问题的逻辑描述**

**（B）用适当的逻辑门给出逻辑函数表达式**

**（C）做出电路图（建议用“logisim”软件绘制电路图，然后截图）**

图4-3 7段译码器

**（2）做出用“7段数码显示管”显示人数的逻辑电路（建议用“logisim”软件绘制电路图，然后截图）**

图4-4 用7段数码显示管显示实验室人数的电路

4、当实验室满员时，门禁不动作，系统报警提示满员（15分）

做出小型实验室门禁系统电路，其中4位二进制可逆计数器要要采用“私有”库元件，即：采用本次实验1中所封装的库元件（建议用“logisim”软件绘制电路图，然后截图）。

图4-5 小型实验室门禁系统电路

**5、验证封装后小型实验室门禁系统电路（5）**

对“第4步”完成的电路进行封装，然后对它设计的正确性进行验证。

五、实验结果记录

**1、一个四位二进制可逆计数器**

（1）给出含模拟仿真的一个四位二进制可逆计数器的电路图（建议用“logisim”软件绘制电路图，然后截图）。

图5-1 四位二进制可逆计数器的电路图

（2）给出含模拟仿真的封装后的一个四位二进制可逆计数器电路的逻辑符号图（建议用“logisim”软件绘制电路图，然后截图）。

图5-2 四位二进制可逆计数器电路的逻辑符号图

**2、给出含模拟仿真的用实验1中已封装的“四位二进制并行加法器”将人数转换成8421BCD码的电路（建议用“logisim”软件绘制电路图，然后截图）。**

图5-3 8421转换电路

**3、给出含模拟仿真的用“7段数码显示管”显示人数的电路（建议用“logisim”软件绘制电路图，然后截图）。**

图5-4 **7段数码显示管译码电路**

**4、给出含模拟仿真的当实验室满员时，门禁不动作，系统报警提示满员的电路（建议用“logisim”软件绘制电路图，然后截图）。**

图5-5 **电路模拟满员**

**5、给出含模拟仿真的封装后的小型实验室门禁系统电路（建议用“logisim”软件绘制电路图，然后截图）。**

图5-6 **封装后的小型实验室门禁系统电路**

六、思考题

1．这两次实验的难点你认为在哪些方面？你是如何解决的？

七、心得体会

八、意见与建议