**第二部分 选择题**

1. 随着近代并行技术的发展，计算机体系结构中（特别是cache）出现一种将程序指令存储和数据存储分开的存储器结构，这种结构称为 。

A．层次结构 B．超立方结构 C．哈佛结构 D．冯.诺依曼结构

1. 在定点运算器中，无论采用双符号位还是单符号位，必须有 ，它一般用 来实现。

A．译码电路， 与非门 B．编码电路， 或非门

C．溢出判断电路， 异或门 D．移位电路， 与或非门

1. 串行运算器是一种最简单的运算器，其运算规律是：按时间先后次序 。

A．由低位到高位逐位运算 B．由高位到低位逐位运算

C．由低位到高位先行进位运算 D．由高位到低位先行借位运算

4. 算术/逻辑运算单元74181ALU可完成 。

A． 16种算术运算功能 B．16种逻辑运算功能

C． 16种算术运算和16种逻辑运算功能 D．4位乘法运算和除法运算功能

5. 在定点二进制运算器中，减法运算一般通过 来实现。

A． 原码运算的二进制减法器 B．补码运算的二进制减法器

C．补码运算的十进制加法器 D．补码运算的二进制加法器

6. 4片SN74181和1片SN74182相配合，具有如下进位传递功能 。

1. 行波进位 B．组内先行进位，组间先行进位

C.组内先行进位， 组间行波进位 D．组内行波进位，组间先行进位

7、定点8位字长的字，采用2的补码形式表示时，一个字所能表示的整数范围是 。

1. -128～+127 B．-127～+127 C．-129～+128 D．-128～+128

补码的0表示唯一，不存在负0，10000000就表示-128了。

**[典型题：注意变化 ]**

8、下列哪种存储器速度最快 。

1. 高速缓冲存储器 B．主存储器 C．外存储器 D．寄存器

9、以下哪种寻址方式需要用到寄存器PC的值 。

1. 相对寻址 B．间接寻址 C．变址寻址 D．基址寻址

PS：相对寻址的有效地址是将程序计数器PC的内容与指令字中的形式地址A相加而成，如下：

EA = （PC） + A

10、以下哪种操作不属于取指周期 。

A．MAR ← (PC) B．MDR ← (M[MAR])

1. IR ← (MDR) D．MAR ← (IR)

11、操作数在某个寄存器中的寻址方式称为\_\_\_\_\_\_寻址。

A 直接 B 间接 C 寄存器 D 寄存器间接

12、EPROM是指\_\_\_\_\_\_。

A 读写存储器 B 只读存储器

C 闪速存储器 D 可擦除可编程只读存储器

13、计算机系统的输入/输出接口是\_\_\_\_\_\_\_\_\_之间的交界面。

A CPU与存储器 B主机与外围设备

C 存储器与外围设备 D CPU与系统总线

14、计算机的外围设备是指\_\_\_\_\_\_。

A Cache B I/O设备及外存储器

C 内存 D 主板

15、双端口存储器在\_\_\_\_\_\_情况下会发生读 / 写冲突。

A 左端口与右端口的地址码不同 B 左端口与右端口的地址码相同

C 左端口与右端口的数据码相同D 左端口与右端口的数据码不同

PS：双端口存储器可以同时对同一区间、同一单元进行读操作。另外一方读，一方写也不能同时对同一区间、同一单元进行操作。

16、系统总线中控制线的功能是\_\_\_\_\_\_。

A 提供主存、I / O接口设备的控制信号响应信号

B 提供数据信息 C 提供时序信号

D 提供主存、I / O接口设备的响应信号

PS：系统总线：连接五大部件之间的信息传输线。按系统总线传输信息的不同，又可分为3类：数据总线、地址总线，控制总线。数据总线是双向传输总线，地址总线是单向传输总线，控制总线用来发出各种控制信号，使各部件能在不同时刻占有总线使用权

17、程序控制类指令的功能是\_\_\_\_\_\_。

A 进行算术运算和逻辑运算

B 进行主存与CPU之间的数据传送

C 进行CPU和I / O设备之间的数据传送

D 改变程序执行顺序

18、某一RAM芯片，其容量为512×8位，不包括电源和接地端，该芯片引出线的最小数目应是\_\_\_\_\_\_。

A 23 B 25 C 50 D 19

【解析： 2的9次方是512，需9根地址线，8bit需要8根数据线，另加读写控制线和片选信号两根】

19、指令周期是指\_\_\_\_\_\_。

A CPU从主存取出一条指令的时间 B CPU执行一条指令的时间

C CPU从主存取出一条指令加上CPU执行这条指令的时间

D 时钟周期时间

PS：一个指令周期由若干个机器周期构成，一个机器周期（CPU周期）又由若干个时钟周期构成。完整的指令周期包括取值周期，间址周期，执行阶段，中断周期。

20、在\_\_\_\_\_\_的微型计算机系统中，外设可和主存贮器单元统一编址 ，因此可以不使用I/O指令。

A 单总线 B 双总线 C 三总线 D 多总线

21、在微型机系统中，外围设备通过\_\_\_\_\_\_与主板的系统总线相连接。

A 适配器 B 设备控制器 C 计数器 D 寄存器

22、在CPU中跟踪指令后继地址的寄存器是\_\_\_\_\_\_。

A 主存地址寄存器 B 程序计数器 C 指令寄存器 D 状态条件寄存器

23、CRT的颜色数为256色，则刷新存储器每个单元的字长是\_\_\_\_\_\_。

A 256位 B 16位 C 8位 D 7位

24、主存储器是计算机系统的记忆设备，它主要用来\_\_\_\_\_\_。

A 存放数据 B 存放程序 C 存放数据和程序 D 存放微程序

25、同步控制是\_\_\_\_\_\_。

A只适用于CPU控制的方式 B 只适用于外围设备控制的方式

C 由统一时序信号控制的方式 D 所有指令执行时间都相同的方式

26、周期挪用方式常用于\_\_\_\_\_\_方式的输入/输出中 。

A DMA B 中断 C 程序传送 D 通道

PS：DMA三种传送方式：停止CPU访问内存，周期挪用，[折叠](https://baike.so.com/doc/5394291-5631397.html)DMA与CPU交替访内

27、用嵌入式处理器设计移动电脑，设计者最关心的指标应该是 \_\_\_\_\_\_。

A．性能 B．性能/价格比 C．功耗 D．性能/功耗比

28、RISC技术和CISC技术相比, 前者\_\_\_\_\_\_。

A．集成度更高; B．寄存器更多 C．时钟频率更低 D．CPI更大

29、下列页面替换算法实际上不能够实现的是\_\_\_\_\_\_。

A．随机页面替换算法 B．先进先出替换算法

C．最久没有使用算法 D．最优替换算法

30、块冲突最大的Cache地址映象方式是\_\_\_\_\_\_。

A．段相联 B．全相联 C． 组相联 D．直接相联

PS：直接相联每个主存块只能固定的对应某个cache块。

31、编制某程序，给程序员的可用空间为60个页面，实际可用内存空间为 3页，主机内存为1MB，硬盘空间为 1GB，每页为4KB，对程序员而言，虚拟空间为\_\_\_\_\_\_。

A．12KBytes B．1MBytes C． 1GBytes D．240Kbytes

【解析：60页面\*4KB/ 页=240Kbytes，虚拟空间仅与上述参数有关】

32、主存储器和CPU之间增加高速缓冲存储器的目的是\_\_\_\_\_\_。

A．扩大主存储器的容量 B．扩大CPU中通用寄存器的数量

C．解决CPU和主存之间的速度匹配问题

D．既扩大主存容量又扩大CPU通用寄存器数量

33、指令系统中采取不同寻址方式的目的主要是\_\_\_\_\_\_。

A．实现程序存储和程序控制

B．缩短指令长度，扩大寻址空间，提高编程灵活性

C．可以直接访问外存 D．提供扩展操作码的可能并降低指令译码难度

34、操作控制器的功能是\_\_\_\_\_\_。

A．产生时序信号 B．从主存取出一条指令

C． 完成指令操作码译码

D．从主存取出指令，完成指令操作码译码，并产生有关的操作控制信号，以解释该指令

35、CRC校验的生成多项式G(x)=1011，则有效信息1001的CRC校验码是\_\_\_\_\_\_ 。

A．1001100 B．1001101 C． 1001110 D．1001011

PS：有效信息为4位，所以r>log2（4），即r>2,即r=3，将有效信息位左移3位，模二除以生成多项式得余数110.

36、下列命令组合情况中，一次访存过程中，不可能发生的是\_\_\_\_\_\_。

A． TLB未命中，Cache未命中，Page未命中；

B． TLB未命中，Cache命中，Page命中；

C． TLB命中，Cache未命中，Page命中；

D． TLB命中，Cache命中， Page未命中；

**第二部分 填空题（自己先做）**

1. 定点数运算采用双符号位补码溢出检测，当运算结果中两个符号位为 01 ，表示发生了正溢出。

PS：无论是否发生溢出，高符号位永远代表真正的符合位，假设现在符号位是01，最高位是0，这个数肯定是个正数，既然是正数，那就肯定是正溢出；反之10肯定是负溢出

2.若被传送的数据位00110011，假设采用偶校验技术，则校验位C= 0 。

PS：奇校验是添加一位校验位后，整个码字里面的1的个数是奇数个；偶校验是添加一位校验位后，整个码字里面的1是偶数个。

3、对8位补码操作数 (A5)16， 进行二位算术右移的结果为 1110 1001 。

PS：A5 = 1010 0101 算术右移两位应为1110 1001

逻辑左移：左边一位移出，右边空位补0.

逻辑右移：右边一位移出，左边空位补0.

算术左移：各位依次左移，右边空出位补0，一次移位相当于乘以2，当符号位改变时，表面溢出。

算术右移：符号位保持不变，其余各位依次右移，最右边一位移出，将符号位复制到左边空出的位，一次移位相当于除2.

4、Cache是一种 \_\_\_高速缓冲\_\_\_\_\_存储器，是为了解决CPU和主存之间 \_\_\_速度\_\_\_不匹配而采用的一项重要硬件技术，现发展为多级cache体系。

1. 总线的仲裁方式有\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_和\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_两种。【集中和分布控制方式】
2. Cache写策略中速度较快的是\_\_\_\_\_\_\_\_策略。【写回】
3. DRAM的刷新模式中\_\_\_\_\_\_模式存在CPU死时间。【集中】

PS：DRAM的刷新可分为集中刷新，分散刷新和异步刷新。

1. 指令中形式地址字段直接给出操作数的是\_\_\_\_\_\_\_\_寻址方式。【立即数】
2. CPU中数据通路的建立可以使用总线和\_\_\_\_\_\_\_\_\_两种方法。【专用通路】

10.总线是信息传输的公共通路，传送地址信息、数据信息及\_\_\_\_\_\_\_\_信息。【控制】

11、DMA和CPU分时使用内存的三种方式是：停止CPU访问内存， 周期挪用 和DMA 和CPU交替访问内存。

12.DRAM刷新方式中，通常是 为单位进行刷新的。（行）

13.EEPROM芯片靠 擦除原存信息。 [紫外线光照]

14.磁盘平均存取时间包括 和 。

平均存取时间（或平均定位时间）=平均寻道时间+平均等待时间

平均寻道时间一般5-10毫秒，（机械硬盘慢的致命伤）

平均等待时间：旋转半圈的时间，例如：4毫秒（对7200转/分钟而言）

15.设指令中形式地址为D，操作数的有效地址E=(PC)+D，该寻址方式为 .寻址方式。[相对寻址]

16.有两种机器数对零的表示形式是唯一的，它们是 [ 移码、补码]