

AN002

通用文档

低压 InnoGaN驱动设计指导

目 录

1. 氮化镓驱动特性介绍.....	3
1.1. InnoGaN结构.....	3
1.2. InnoGaN驱动特性.....	3
1.3. p-GaN 增强型GaN与SiMOSFET对比	5
2. 氮化镓驱动电路分类.....	6
3. 单管驱动.....	7
3.1. 分压式驱动.....	7
3.1.1. 分压式驱动电路图	7
3.1.2. 分压式驱动电路各元件功能介绍.....	7
3.1.3. 分压式驱动开关过程介绍.....	7
3.1.4. 分压式驱动设计示例.....	8
3.1.5. 分压式驱动设计注意事项.....	10
3.2. 直驱式驱动.....	12
3.2.1. 直驱式驱动电路	12
3.2.2. 直驱式电路各元件功能介绍.....	12
3.2.3. 直驱式驱动开关过程.....	13
3.2.4. 直驱式驱动电路设计示例.....	14
3.2.5. 直驱式驱动注意事项.....	14
3.2.6. 直驱式驱动IC推荐	15
4. 半桥驱动设计.....	16
4.1. 半桥非隔离式驱动.....	16
4.1.1. 半桥非隔离式驱动电路	16
4.1.2. 半桥非隔离式驱动电路各元件功能介绍.....	16
4.1.3. 半桥非隔离式驱动开关过程.....	16
4.1.4. 半桥非隔离式驱动电路设计示例.....	18
4.1.5. 半桥非隔离式驱动电路注意事项.....	18
4.1.6. 半桥非隔离式驱动控制IC推荐.....	19
4.2. 半桥隔离式驱动设计	19
4.2.1. 半桥隔离式驱动电路.....	19
4.2.2. 半桥隔离式驱动电路开关过程	20

4.2.3. 半桥隔离式驱动电路设计示例 21

4.2.4. 半桥隔离式驱动设计注意事项 22

4.2.5. 半桥隔离式驱动IC推荐..... 22

历史版本 24

1. 氮化镓驱动特性介绍

1.1. InnoGaN结构

下图是InnoGaN的结构示意图，InnoGaN是p-GaN增强型器件，当p-GaN结构正电荷产生的内建电压，大于正下方AlGaN/GaN异质结产生的电压时，将会耗尽栅极下方的2DEG，从而形成增强型器件，p-GaN结构可以看作肖特基和PN结背靠背串联，该结构特性使得Gate耐压较低，目前我司低压产品Gate长期正偏电压上限是5.5V/6V，具体Gate极电压能力请参考对应的产品规格书。

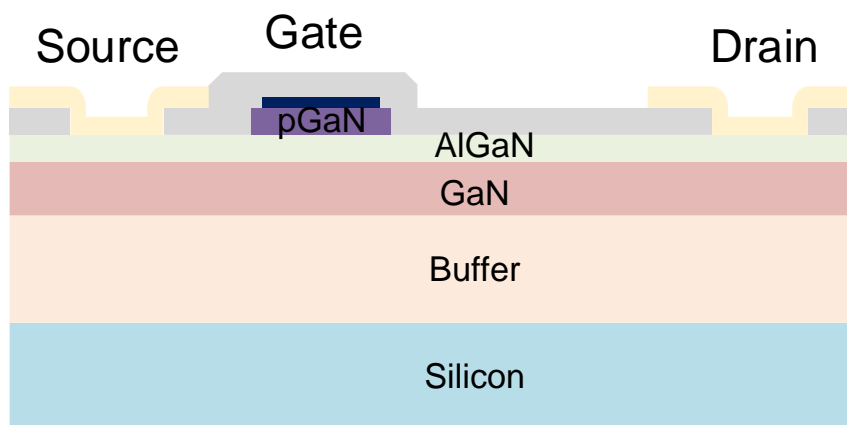


图 1 p-GaN增强型GaN FET结构

1.2. InnoGaN驱动特性

受限于p-GaN结构特性，目前我司低压产品正向GS耐压最大5.5V/6V，负向GS耐压-4V,在使用过程中应注意驱动电压选择及Layout设计，避免驱动过压。

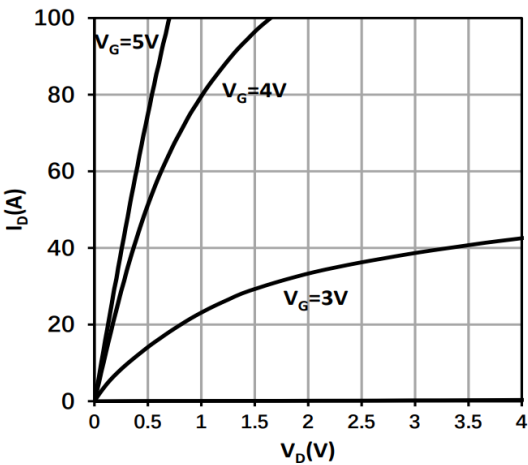
表 1 驱动电压特性

Symbol	Parameter	Max.	Unit
V_{DS}	Drain-to-Source Voltage (Continuous)	100	V
I_D	Continuous current	60	A
	Pulsed (25°C, TPULSE = 300 us)	230	A
V_{GS}	Gate-to-Source Voltage	6	V
	Gate-to-Source Voltage	-4	V

T_J	Operating Temperature	-40 to 150	°C
T_{STG}	Storage Temperature	-40 to 150	°C

下图是INN100W032A产品的Vgs-Id曲线和Vgs-Rdson曲线，实际应用时一般建议在规格范围内取更高的驱动电压，使得GaN FET工作在性能最优状态，为系统提供更强带载能力和效率收益，目前我司低压产品一般推荐使用5V驱动电压。

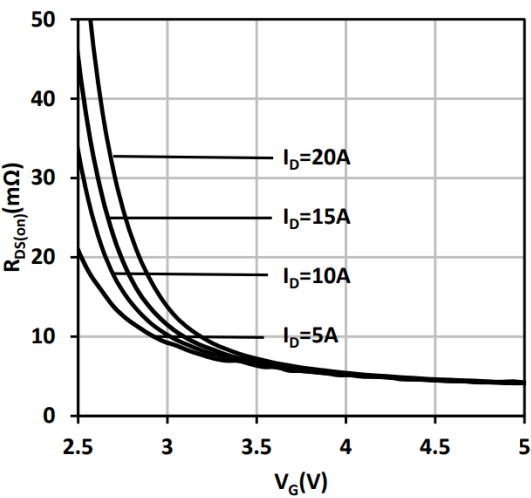
Figure 1 Typical Output Characteristics



$I_D = f(V_D, V_G); T_J = 25\text{ }^{\circ}\text{C}$

图 2 Vgs-Id曲线

Figure 3 Typical Drain On-state Resistance



$R_{D(on)} = f(V_G, I_D); T_J = 25\text{ }^{\circ}\text{C}$

图 3 Vgs-Rdson曲线

1.3. p-GaN 增强型GaN与SiMOSFET对比

- 相同点：

- 1、 增强型GaN FET与增强型Si MOSFET一样都是常关型功率器件。
- 2、 电压型驱动，驱动电压给器件寄生电容 C_{iss}/C_{rss} 充放电，正偏时提供Gate的漏电流 I_{gss} 。
- 3、 通过外置驱动电阻 R_{g_ext} 调节开关速度。

- 不同点：

- 1、 GaN HEMT的Gate极耐压能力和 V_{th} 阈值更低，需要更小的驱动回路以降低干扰。
- 2、 低压GaN FET的推荐驱动电压为5V，比Si MOSFET的8~12V驱动电压更低，若要兼容Si MOSFET的controller，需要对control IC驱动电压进行降压处理或增加驱动芯片以满足GaN FET驱动电压要求。
- 3、 GaN的 C_{iss} 、 C_{rss} 更小，驱动损耗更低，开关速度更快。

2. 氮化镓驱动电路分类

表 2 低压InnoGaN驱动电路分类

分类			示意图	特点	适用场景
单管	非隔离式	分压式		可兼容Si方案控制IC及驱动IC，驱动电压调节灵活	领域：小功率模块电源 拓扑：Flyback
		直驱式		驱动电路简单，可靠性高，驱动回路处理更简单	领域：Lidar、小功率模块电源 拓扑：Flyback、single switch
半桥	非隔离式	直驱式		驱动电路简单，专门为GaN优化，驱动回路处理更简单，可靠性更高	领域：模块电源、车充、笔电、数据中心、轻混合动力、Class D、化成分容 拓扑：Buck、Boost、Buck-Boost、HSFB、HSHB、LLC
	隔离式	集成数字隔离和驱动器		耐压隔离与GaN驱动集成，可专门对驱动优化，可靠性高	领域：模块电源 拓扑：HSFB、HSHB、LLC

3. 单管驱动

3.1. 分压式驱动

3.1.1. 分压式驱动电路图

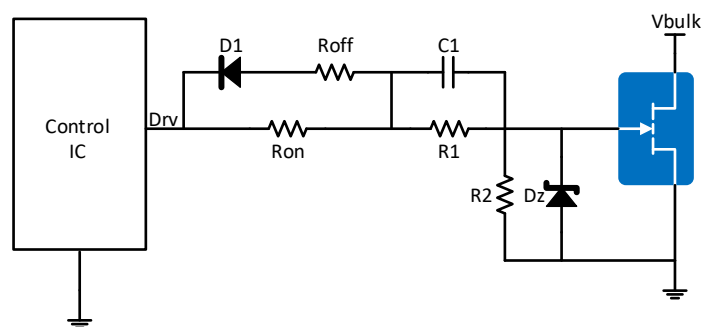


图 4 分压式驱动电路

3.1.2. 分压式驱动电路各元件功能介绍

表 3 分压驱动电路各元件功能介绍

元件	功能
Ron	调节GaN FET开通速度
Roff	调节GaN FET关断速度
Z1	钳位GaN FET的Gate电压
R1	分压电阻
R2	
C1	开关加速电容

3.1.3. 分压式驱动开关过程介绍

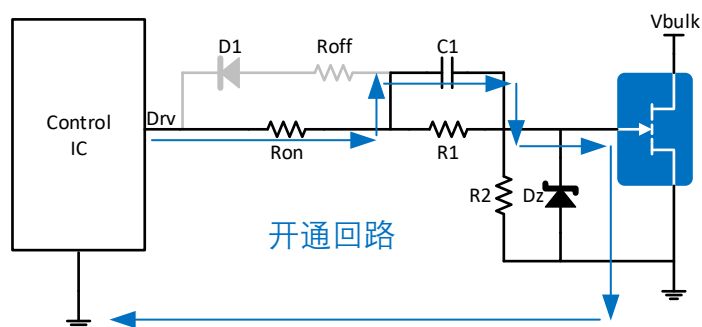


图 5 分压式驱动开通回路

开通过程，驱动电流回路如图所示，VDRV主要是通过Ron、C1快速给GaN FET的

C_{iss}/C_{rss} 充电, V_{gs} 电压快速上升打开功率管。

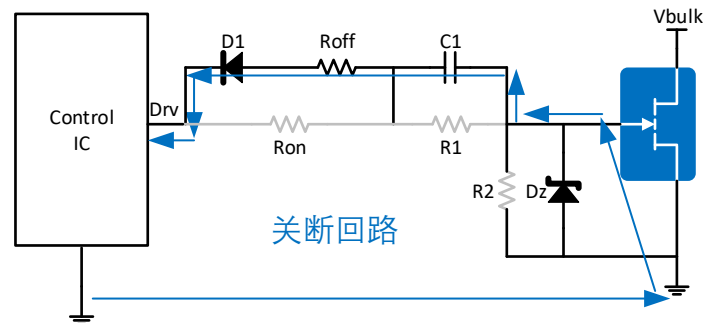


图 6 分压式驱动关断回路

关断过程, 驱动电流回路如图所示, V_{DRV} 主要是通过 $C1$ 、 R_{off} 、 $D1$ 快速给 GaN FET 的 C_{iss}/C_{rss} 放电, V_{gs} 电压快速拉低以关断功率管。

3.1.4. 分压式驱动设计示例

Si 驱动 IC 电压: $DRV = 10V$

GaN 驱动电压: $V_{gs} = 5V$

GaN $I_{gss}@125^{\circ}C$: $I_{gssmax} = 500\mu A$

GS 并联电阻: $R2 = 10k\Omega$

分压电阻 $R1$ 加开通电阻 R_{on} : $R_{total} = \frac{DRV - V_{gs}}{\frac{V_{gs}}{R2} + I_{gssmax}} = 5k\Omega$

$C_{iss} = 805pF$ $Q_g = 6.2nC$

最小加速电容: $C1 = \frac{Q_g}{DRV - V_{gs}} = 1.24nC$

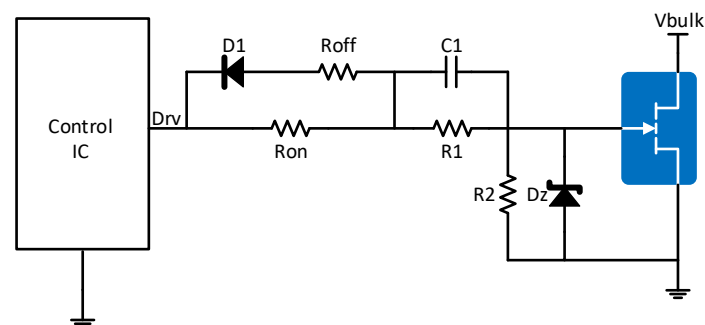


图 7 分压式驱动电路参数计算

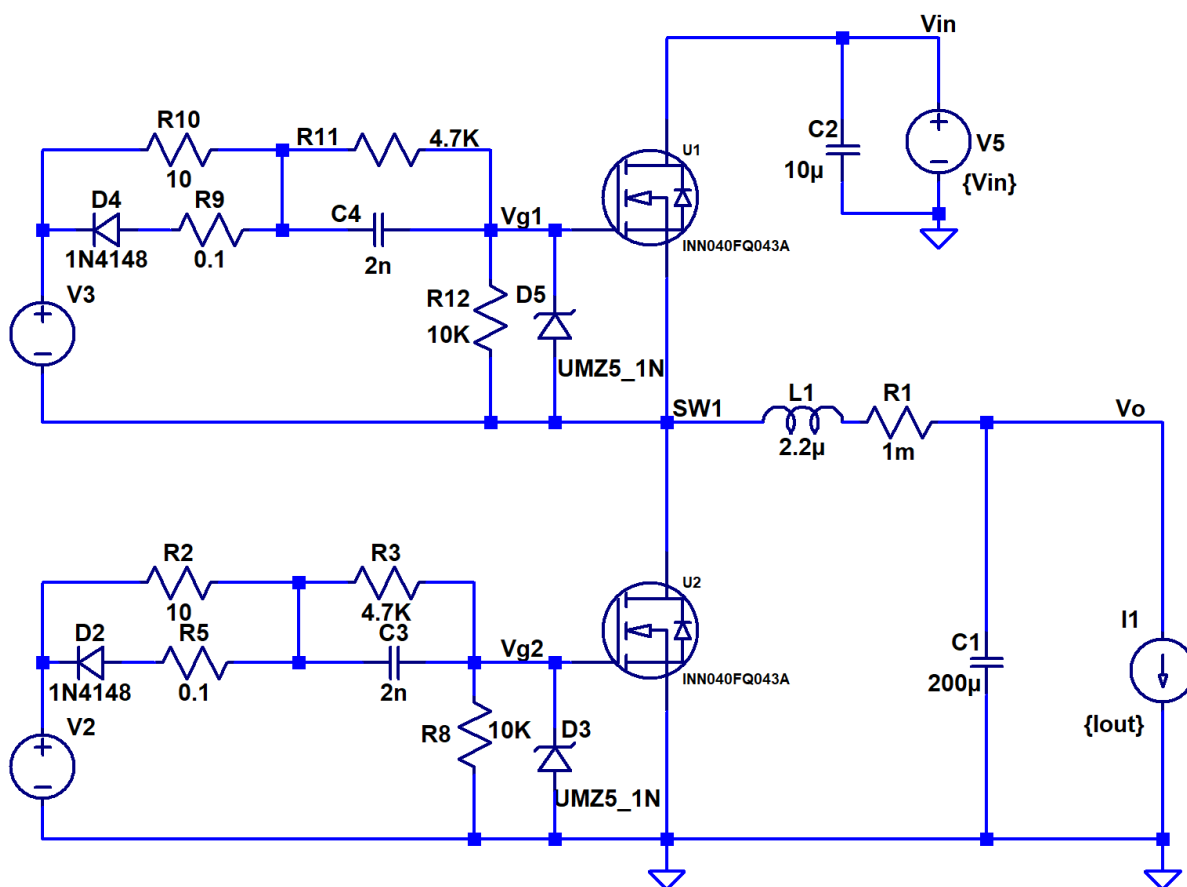


图 8 仿真电路图

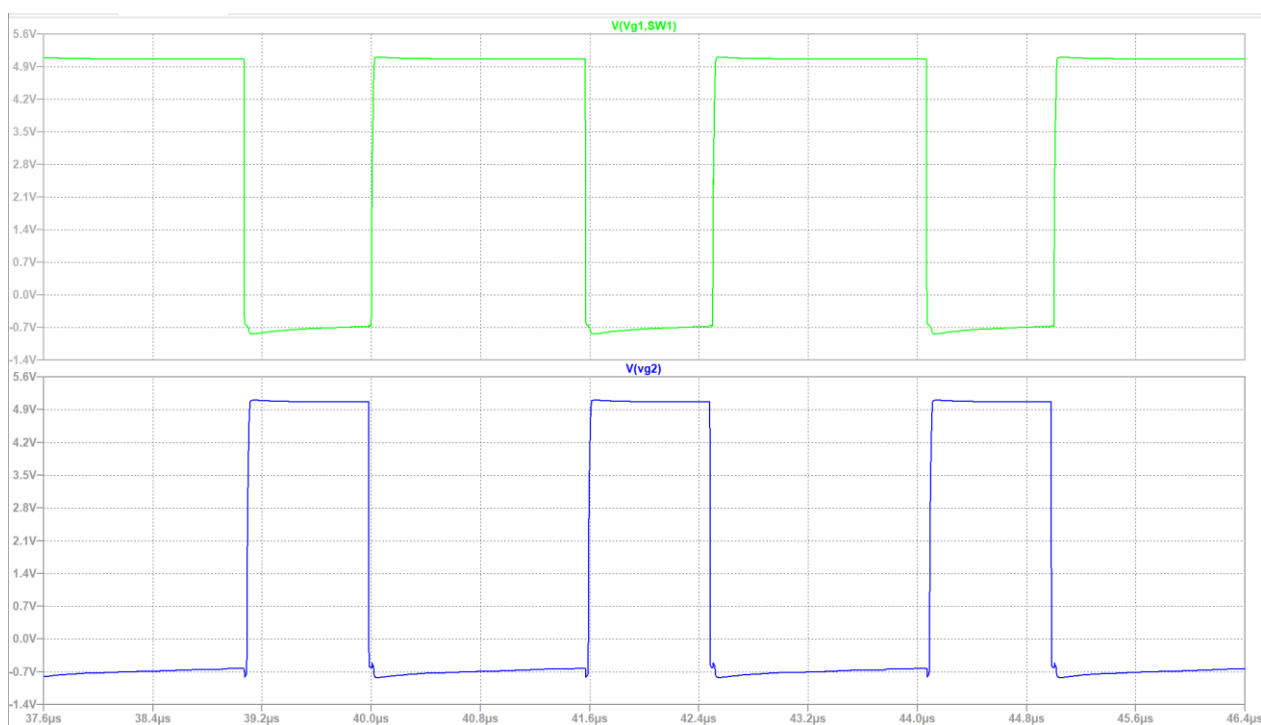


图 9 仿真波形

3.1.5. 分压式驱动设计注意事项

3.1.5.1. 控制IC驱动电压

不同控制IC驱动电压不一样，因此，在进行分压式驱动设计时，应调整分压电阻，以匹配合适的GaN FET驱动电压，推荐分压后的驱动电压值Vgs为5V，最高不超过6V，Vgs计算方式如下：

$$R1 + R_{on} = \frac{V_{drv} - V_{gs}}{\frac{V_{gs}}{R2} + I_{gssmax}}$$

其中Vdrv为控制IC的驱动电压，R1、R2为分压电阻，推荐R2阻值10KΩ

3.1.5.2. C1电容对驱动的影响

分压式驱动电路的分压电阻阻值很大，导致开关过程驱动电流很小，无法快速实现GaN FET的开关，利用电容通交流的特性，在开关过程中绝大部分电流流过C1电容给GaN FET的Ciss/Crss充放电以达到快速开关的目的。在开关过程中C1与Ciss/Crss是串联，在开关过程C1储存的电荷必须比Ciss/Crss储存的电荷更多才能保证Ciss/Crss快速充放电，让GaN FET有效的开通和关断，C1电容计算如下：

$$C1 \gg \frac{Qg}{V_{drv} - V_{gs}}$$

如下图所示，不同容值对驱动波形的影响，C1电容太小会导致开关速度变慢，有无法及时开启和关断风险。C1电容满足要求前提下越大在关断时负压维持时间越长。

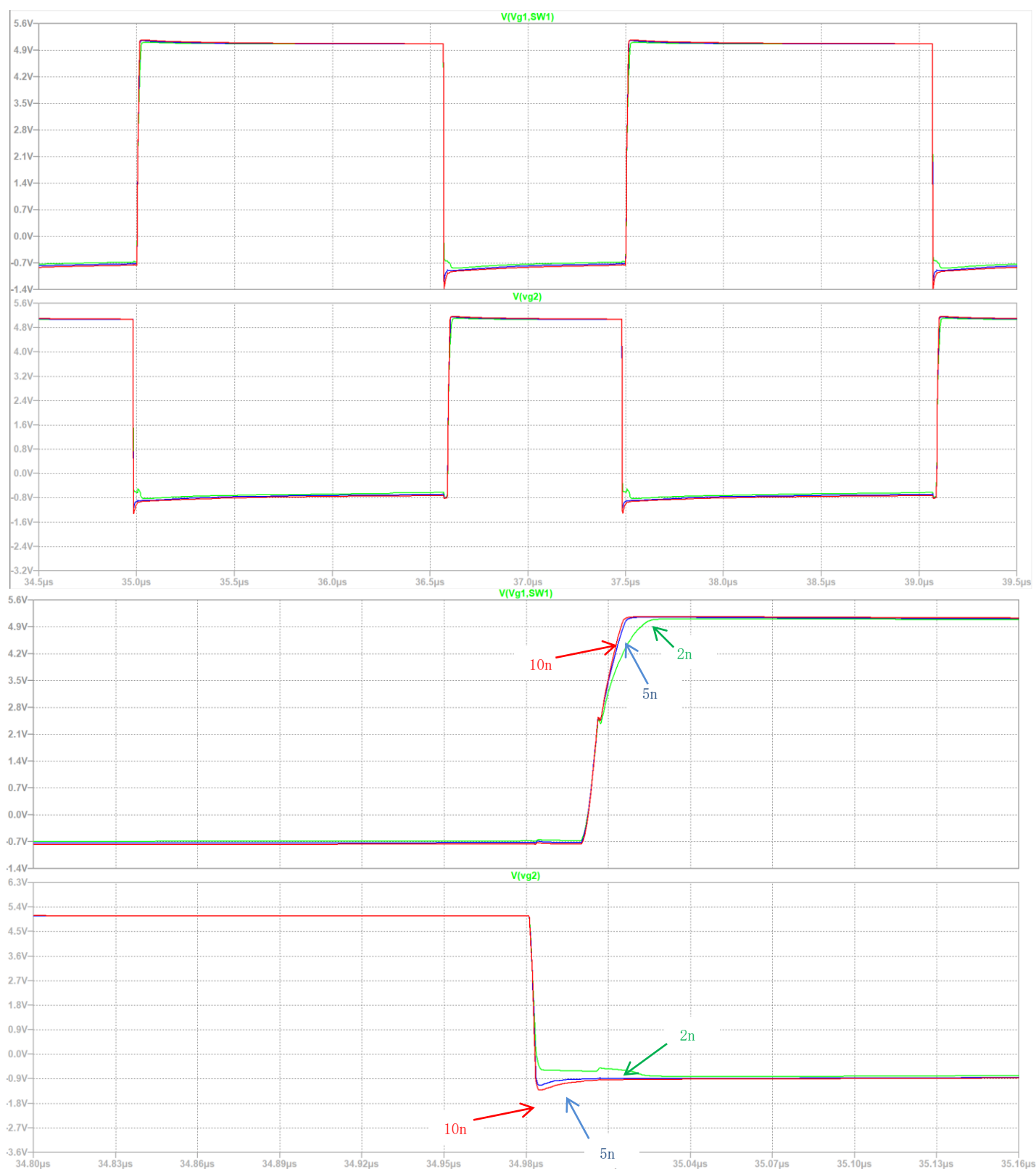


图 10 不同容值对驱动波形的影响

3.1.5.3.稳压二极管选型

稳压管主要功能是将GaN FET的Gate电压钳位在规格内，保证驱动的可靠性，推荐使用5.1V稳压管，所选稳压管稳压上限值小于6V

表 4 稳压二极管选型

Device*	Device Marking	V _{Z1} (V) @ I _{ZT1} = 5 mA: 2.4 to 24 V I _{ZT1} = 2 mA: 27 to 75 V (Note 1)			V _{Z2} (V) @ I _{ZT2} = 1 mA (Note 1)		Zener Impedance			Leakage Current		θV _Z (mV/k) @ I _{ZT}		C @ V _R = 0 f = 1 MHz
		Min	Nom	Max	Min	Max	Z _{YT} @ I _{ZT}	Z _{ZK} @ I _{ZK}		I _R @ V _R				
							Ω	Ω	mA	μA	Volts			
MM5Z2V4T1G	00	2.2	2.4	2.6	1.7	2.1	100	1000	1.0	50	1.0	-3.5	0	450
MM5Z2V7T1G	01	2.5	2.7	2.9	1.9	2.4	100	1000	1.0	20	1.0	-3.5	0	450
MM5Z3V0T1G	02	2.8	3.0	3.2	2.1	2.7	100	1000	1.0	10	1.0	-3.5	0	450
MM5Z3V3T1G	05	3.1	3.3	3.5	2.3	2.9	95	1000	1.0	5	1.0	-3.5	0	450
MM5Z3V6T1G	06	3.4	3.6	3.8	2.7	3.3	90	1000	1.0	5	1.0	-3.5	0	450
MM5Z3V9T1G	AJ	3.7	3.9	4.2	2.9	3.5	90	1000	1.0	3	1.0	-3.5	0	450
MM5Z4V3T1G	08	4.0	4.3	4.6	3.3	4	90	1000	1.0	3	1.0	-3.5	0	450
MM5Z4V7T1G	09	4.4	4.7	5.0	3.7	4.7	80	800	1.0	3	2.0	-3.5	0.2	260
<u>MM5Z5V1T1G</u>	0A	4.8	5.1	5.4	4.2	5.3	60	500	1.0	2	2.0	-2.7	1.2	225
MM5Z5V6T1G	0C	5.2	5.6	6.0	4.8	6	40	200	1.0	1	2.0	-2.0	2.5	200

3.2. 直驱式驱动

3.2.1. 直驱式驱动电路

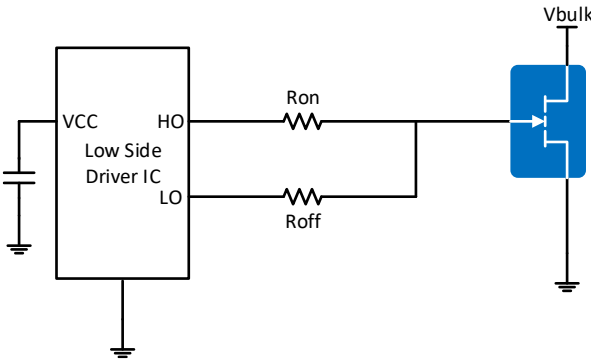


图 11 直驱式驱动电路

3.2.2. 直驱式电路各元件功能介绍

表 5 直驱式电路各元件功能介绍

元件	功能
Ron	调节GaN FET开通速度
Roff	调节GaN FET关断速度

3.2.3. 直驱式驱动开关过程

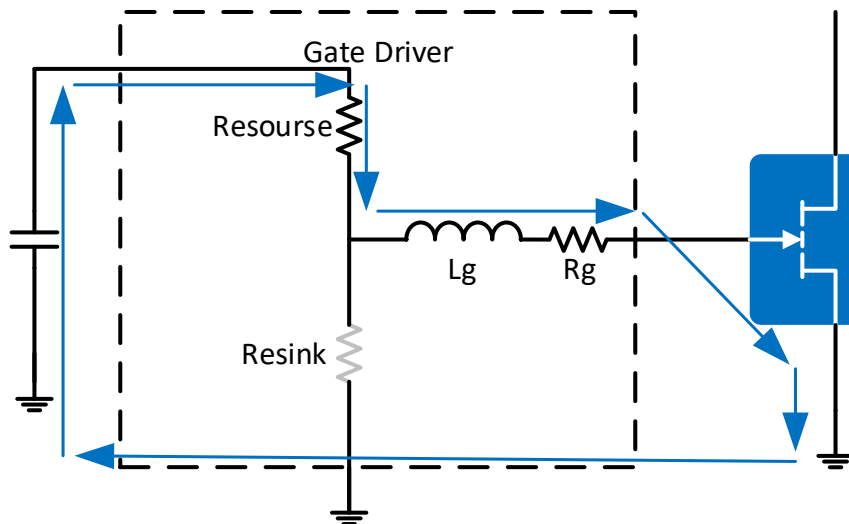


图 12 直驱式驱动开通过程

开通过程，驱动电流回路如图所示，电流从VCC电容正端流出，经芯片内置上拉 R_{source} ，流经驱动回路寄生电感 L_g ，驱动回路驱动电阻 R_g ，然后到GaN FET的Gate，经GaN FET的Source回到VCC电容的负端

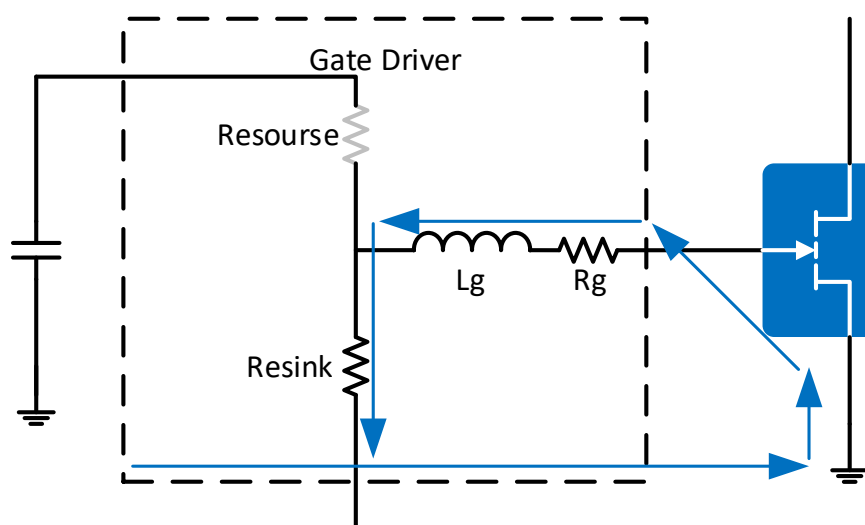


图 13 直驱式驱动关断过程

关断过程，驱动电流回路如图所示，Gate电荷经 R_g 、 L_g 、芯片内置下拉 R_{sink} ，快速下拉到GND。

3.2.4. 直驱式驱动电路设计示例

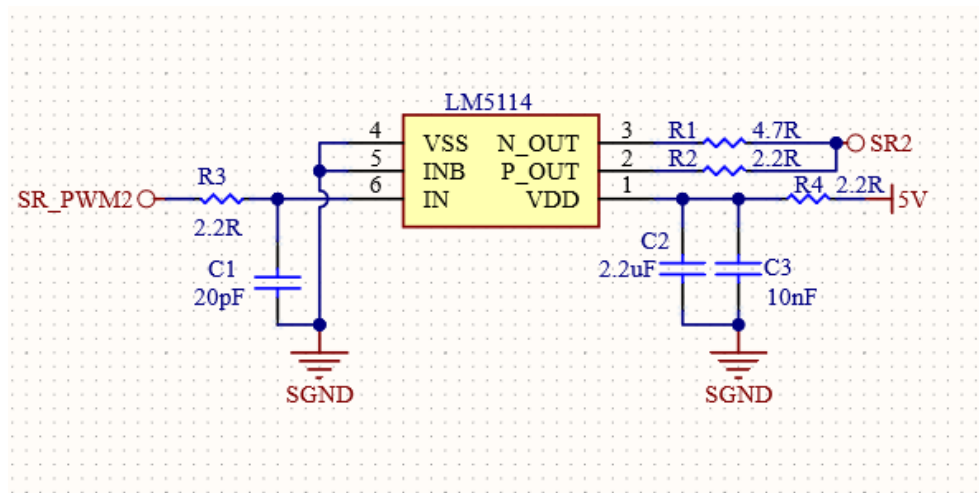


图 14 直驱式驱动电路设计示例

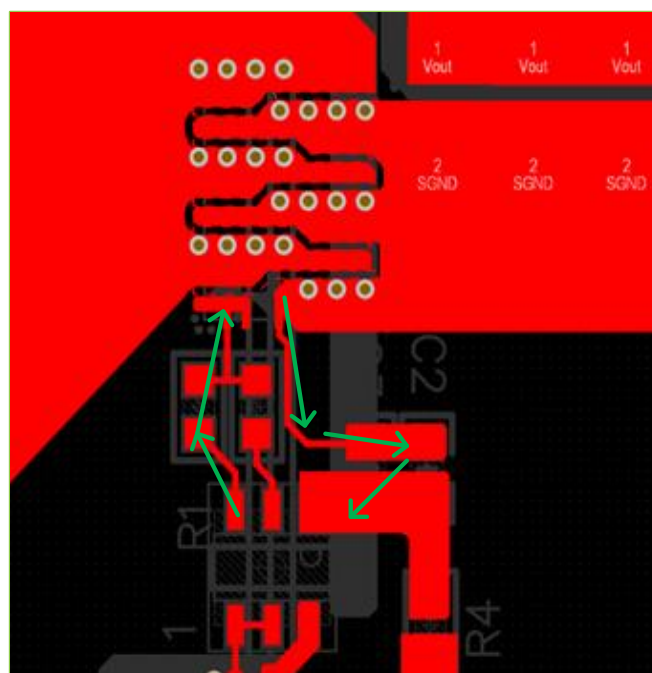


图 15 直驱式驱动电路Layout设计示例

3.2.5. 直驱式驱动注意事项

- 1、VCC供电电容靠近驱动IC引脚，减小驱动开通回路，降低驱动供电震荡；
- 2、为了降低环路电感，驱动器应尽可能靠近GaN，降低驱动中的寄生电感；
- 3、降低驱动回路与功率回路的耦合，减小共源电感；

3.2.6. 直驱式驱动IC推荐

表 6 直驱式驱动IC推荐

Part Number	Manufacturer	Pulldown resistance/Pullup resistance (Ω)	Peak source current/Peak sink current (A)	Propagation Times(ns)	Split outputs	Application
LM5114	Texas Instruments	2/0.23	7.6/1.3	12	Y	Universal single GaN low-side gate driver
LMG1020	Texas Instruments	-	7/5	2.5	Y	GaN low-side gate driver for high-speed, high-frequency applications up to 60MHz with a minimum pulse width of 1ns
uP1964	uPI Semiconductor	2/0.5	5.5/2	30	Y	Universal single GaN low-side gate driver

4. 半桥驱动设计

4.1. 半桥非隔离式驱动

4.1.1. 半桥非隔离式驱动电路

半桥非隔离驱动适用于LLC、Buck、Boost等拓扑应用场景，应用框图如下所示。

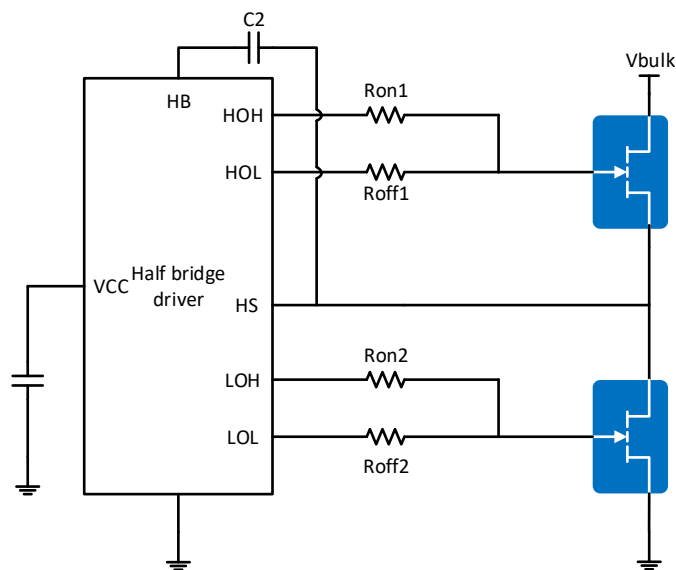


图 16 半桥非隔离式驱动电路

4.1.2. 半桥非隔离式驱动电路各元件功能介绍

表 7 半桥非隔离式驱动电路各元件功能介绍

元件	功能
Ron	调节GaN FET开通速度
Roff	调节GaN FET关断速度

4.1.3. 半桥非隔离式驱动开关过程

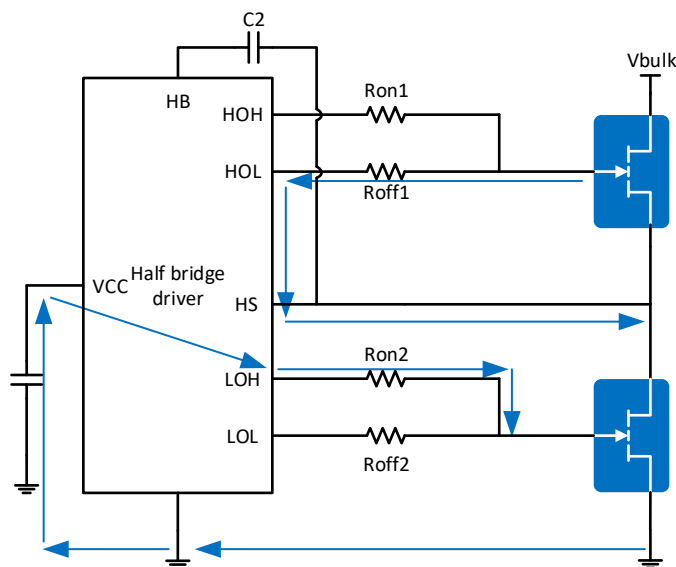


图 17 半桥非隔离式下管开通过程

下管开通，上管关断过程，驱动电流回路如图所示，下管开通电流从VCC电容正端流出，经芯片内LOH引脚，流经Ron2，然后到GaN FET的Gate，经GaN FET的Source回到VCC电容的负端，此时半桥中点为低，上管自举电容充电，上管关断电流由Gate经芯片HOL引脚、Roff1下拉到上管驱动参考电平HS点。

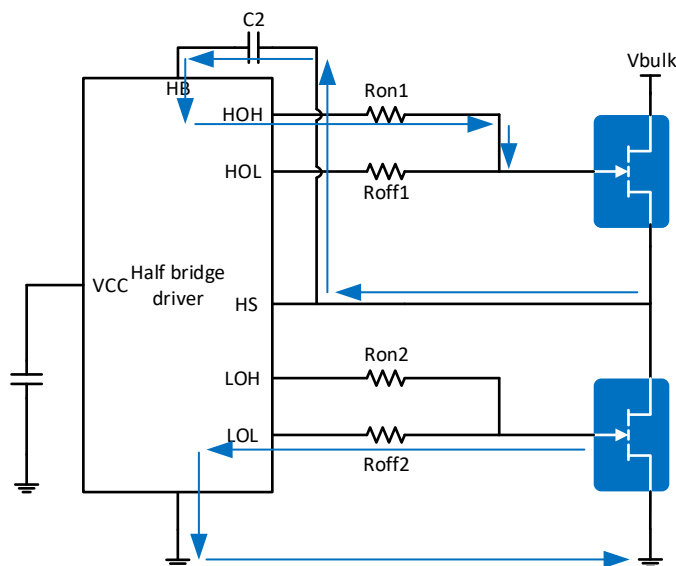


图 18 半桥非隔离式上管开通过程

上管开通，下管关断过程，驱动电流回路如图所示，上管开通电流从上管供电电容正端流出，经芯片HOH引脚，流经Ron1，然后到GaN FET的Gate，经GaN FET的Source回到上管驱动参考电平HS点，下管关断电流由Gate经Roff2、芯片LOL引脚下拉到GND。

4.1.4. 半桥非隔离式驱动电路设计示例

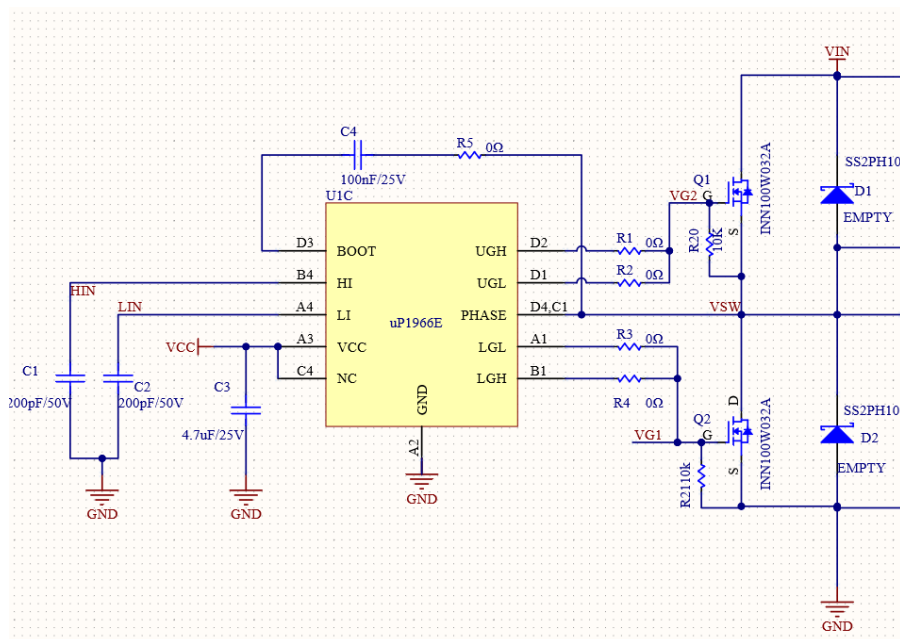


图 19 半桥非隔离式驱动电路设计示例

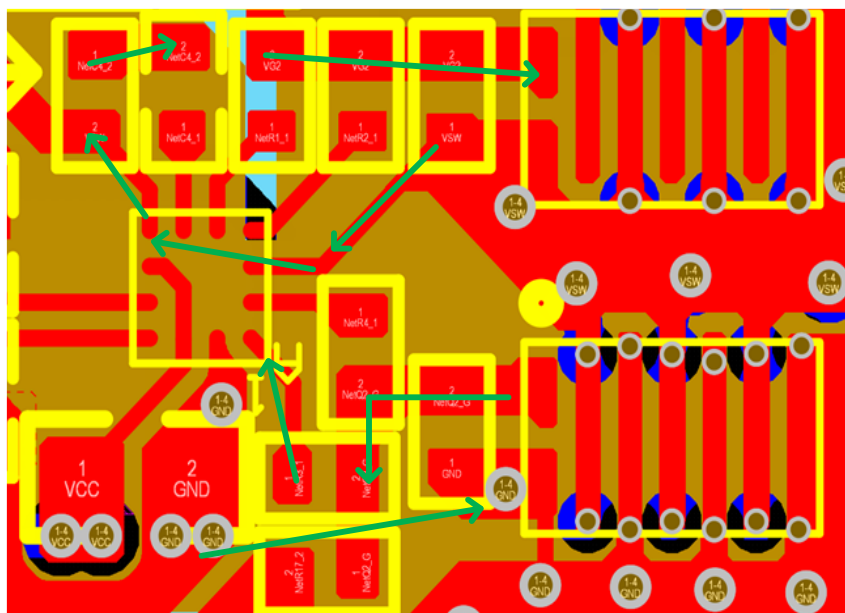


图 20 半桥非隔离式驱动电路Layout设计示例

4.1.5. 半桥非隔离式驱动电路注意事项

- 1、VCC供电电容靠近驱动IC引脚，减小驱动开通回路，降低驱动供电震荡；
- 2、为了降低环路电感，驱动器应尽可能靠近GaN，降低驱动中的寄生电感；

- 3、降低驱动回路与功率回路的耦合，减小共源电感；
- 4、自举电容需要靠近驱动IC引脚侧，同时需要将驱动回路与功率回路分开，降低功率回路dV/dt对驱动能力的影响

4.1.6. 半桥非隔离式驱动控制IC推荐

表 8 半桥非隔离式驱动控制IC推荐

Part Number	Manufacturer	Max voltage(V)	Peak source current/Peak sink current (A)	Propagation Times(ns)	Max Frequency	Application
LMG1210	Texas Instruments	200	3/1.5	10	50MHz	Ultra-high frequency half-bridge driver supporting 200V input for GaN
LM5113-Q1	Texas Instruments	100	5/1.2	1.5	-	Half bridge gate drivers that meet automotive standards
LMG1205	Texas Instruments	100	5/1.2	1.5	-	A universal GaN half-bridge driver that supports 100V input
uP1966A	uPI Semiconductor	80	-	20	-	A universal GaN half-bridge driver that supports 100V input
MPQ1918	MPS	100	4/2	1.5	4	High-side floating bias voltage rail operates up to 100 VDC

4.2. 半桥隔离式驱动设计

4.2.1. 半桥隔离式驱动电路

在有隔离需求的电源应用中，如硬开关全桥，移向全桥等方案中，需要原副边进行隔离，保证系统的耐压要求，此时需要将信号进行隔离，应用框图如下所示。

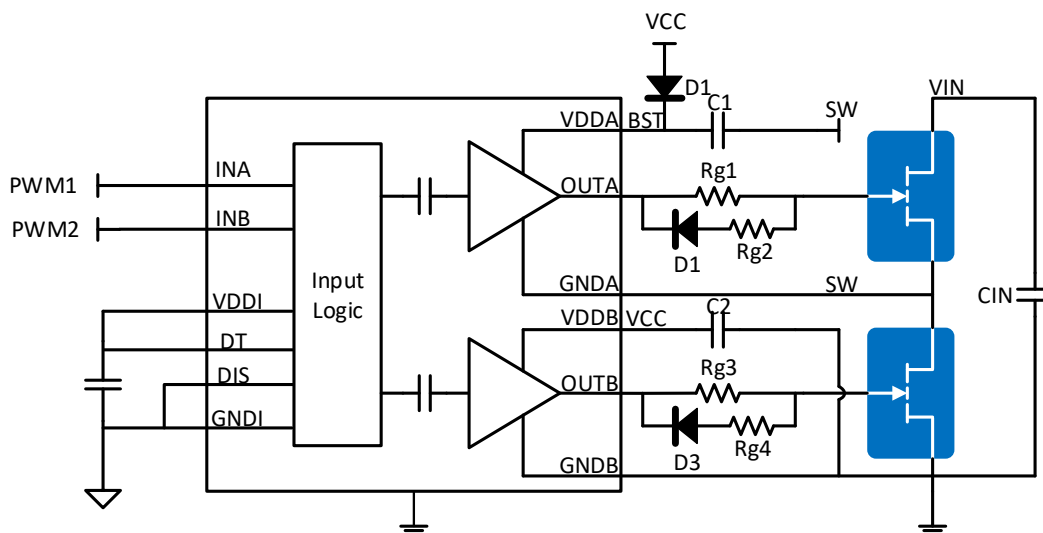


图 21 集成数字隔离和驱动器半桥驱动电路

4.2.2. 半桥隔离式驱动电路开关过程

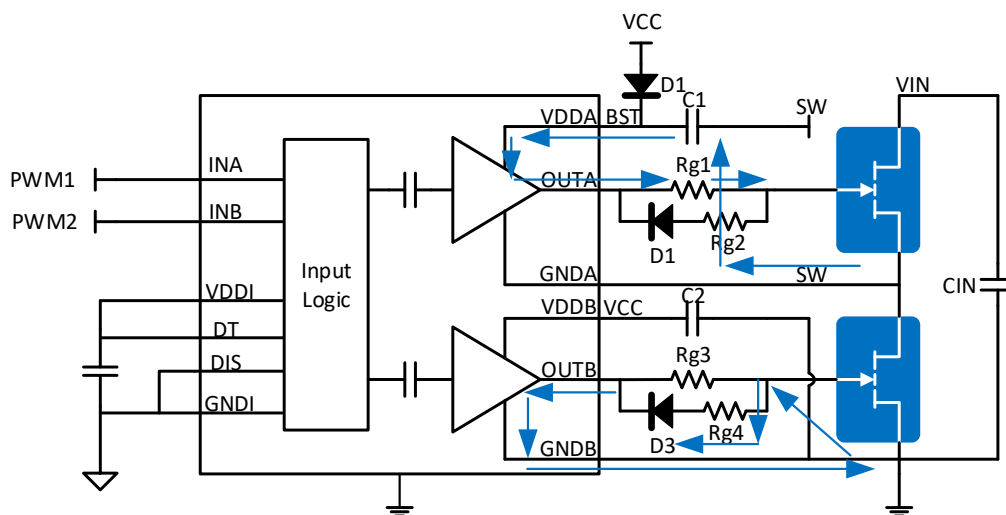


图 22 半桥隔离式驱动电路上管开通过程

上管开通，下管关断过程，驱动电流回路如图所示，上管开通电流从上管供电电容正端VDDA流出，经芯片OUTA引脚，流经Rg1，然后到GaN FET的Gate，经GaN FET的Source回到上管驱动参考电平SW点，下管关断电流由Gate经Rg4、D3到芯片OUTB引脚下拉到GND。

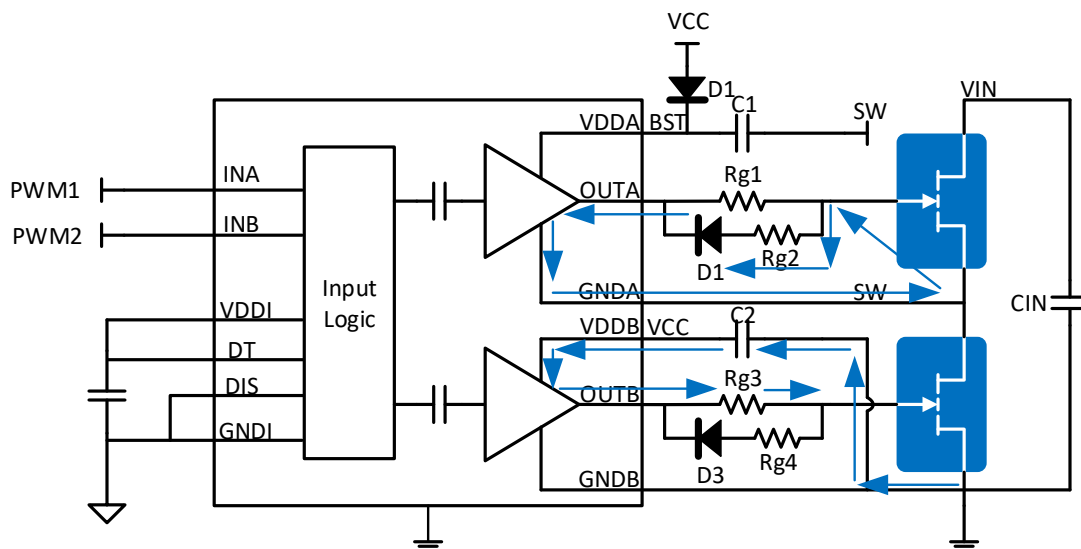


图 23 半桥隔离式驱动电路下管开通过程

下管开通，上管关断过程，驱动电流回路如图所示，下管开通电流从VCC电容正端VDDDB流出，经芯片内OUTB引脚，流经Rg3，然后到GaN FET的Gate，经GaN FET的Source回到VCC电容的负端，此时SW为低，上管自举电容充电，上管关断电流由Gate经Rg2、D2到芯片OUTA引脚下拉到上管驱动参考电平SW点。

4.2.3. 半桥隔离式驱动电路设计示例

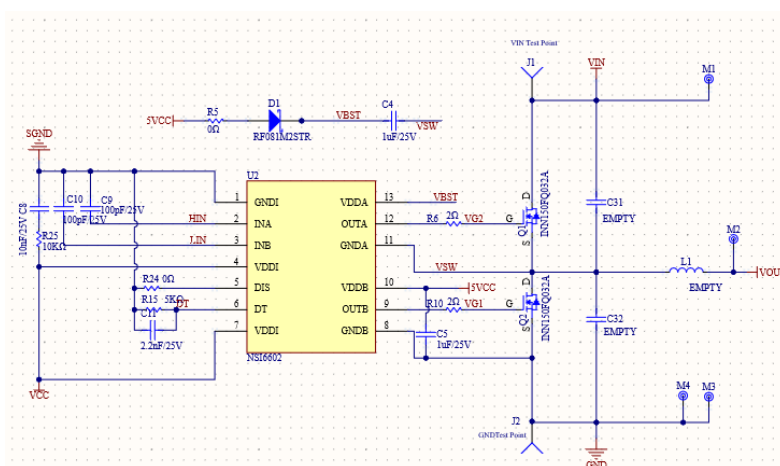


图 24 半桥隔离式驱动电路设计示例

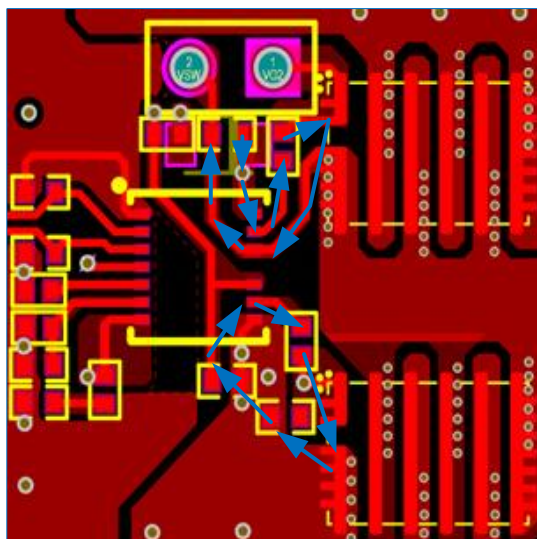


图 25 半桥隔离式驱动电路Layout设计示例

4.2.4. 半桥隔离式驱动设计注意事项

- 1、低ESR和低ESL旁路电容器应放置在靠近驱动器的供电引脚VDDI-GND、VDDA-GNDA和Vddb-GNDB之间。
- 2、电路中高频开关电流对外部功率晶体管的栅极进行充放电，应将隔离驱动器放置在靠近接近功率晶体管位置以减小驱动环路面积，优化EMI和振铃问题。
- 3、降低共源电感，避免高 di/dt 对开关管正常开关造成负面的影响；

4.2.5. 半桥隔离式驱动IC推荐

表 9 半桥非隔离式驱动控制IC推荐

Part Number	Manufacturer	Peak source current/Peak sink current (A)	Propagation Times(ns)	Application
NSI6602E A	纳芯微电子	6/8	25	NSI6602E is a high reliability dual channel isolated gate driver which could be designed in variety switching power and motor drive topologies
Si8273	SILICON LABS	1.8/4	60	Si8273 controlled using the VIA and VIB

				input signals
Si8274	SILICON LABS	1.8/4	60	Si8274 controlled by a single PWM signal
UCC2155 0	Texas Instrument s	4/6	33	UCC21550-Q1 has a programmable dead time and a wide temperature range Isolation type dual channel gate driver series

历史版本

日期	作者	版本	备注	审核
25/8/2023	Zhanlai Yi、 Zhiwei Huang、 Feng Huang	1.0	初版	AE 团队

Note:

There is a dangerous voltage on the demo board, and exposure to high voltage may lead to safety problems such as injury or death.

Proper operating and safety procedures must be adhered to and used only for laboratory evaluation demonstrations and not directly to end-user equipment.



Reminder:

This product contains parts that are susceptible to electrostatic discharge (ESD). When using this product, be sure to follow antistatic procedures.



Disclaimer:

Innoscience reserves the right to make changes to the products or specifications described in this document at any time. All information in this document, including descriptions of product features and performance, is subject to change without notice. INNOIC ACCEPTS NO LIABILITY ARISING OUT OF THE USE OF ANY EQUIPMENT OR CIRCUIT DESCRIBED HEREIN. The performance specifications and operating parameters of the products described in this article are determined in a stand-alone state and are not guaranteed to be performed in the same manner when installed in the customer's product. Samples are not suitable for extreme environmental conditions. We make no representations or warranties, express or implied, as to the accuracy or completeness of the statements, technical information and advice contained herein and expressly disclaim any liability for any direct

