

AN003

通用文档

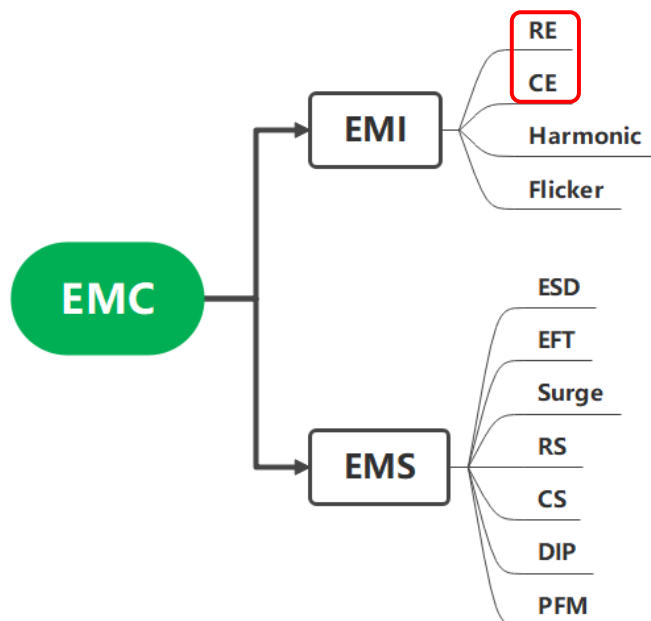
InnoGaN电源EMC设计指导

目录

- 1 概述 1
- 2 传导噪声CE..... 2
 - 2.1 差模噪声DM 2
 - 2.2 差模噪声滤除方法 3
 - 2.3 共模噪声CM..... 5
 - 2.4 共模噪声滤波措施 6
 - 2.4.1 措施一：Y电容 6
 - 2.4.2 措施二：变压器绕组屏蔽技术 7
 - 2.4.3 措施三：镍锌电感 9
 - 2.5 磁场干扰 11
- 3 辐射噪声RE..... 14
 - 3.1 RE噪声测试基础 14
 - 3.2 RE噪声的消除方法..... 16
 - 3.2.1 措施一：从源头消除..... 16
 - 3.2.2 措施二：从路径上入手 19
- 历史版本 24

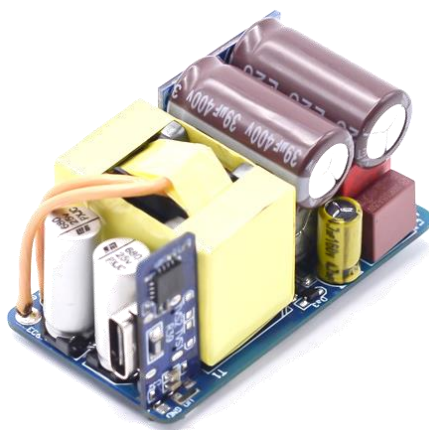
1 概述

EMC (电磁兼容性) 分为EMI (电磁干扰)和EMS (电磁敏感度) 两大类, 其包含的内容如下:



其中, RE和CE由于不确定性大、变量多等因素, 导致其难度更大、耗时更长而受到大家的普遍关注。

本文给出GaN电源RE和CE的基本原理, 并分享了一些实用的调试方法和指导。文中的CE和RE测试结果均是基于我司InnoGaN器件的65W超小电源得到的。



2 传导噪声CE

CE, Conductive Emission, 即传导噪声, 是指通过线路传播的噪声;

CE可分为差模噪声 (Differential mode Noise, 简称DM) 与共模噪声 (Common mode Noise, 简称CM)

2.1 差模噪声DM

源头: 功率电路周期开关电流经过BUS电容滤波后, 少量残余电流经线路传输到输入口和LISN。

路径: 沿着L、N线以幅值相同、方向相反的方式传播。

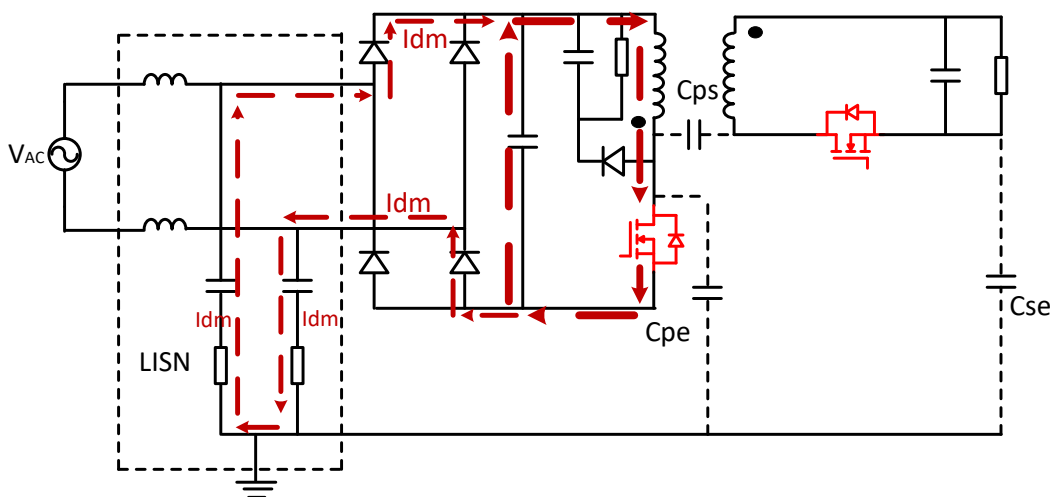


图 1 反激QR电路，差模噪声的传输示意图

主要影响频段: $\leq 5\text{MHz}$

下图即为原始噪声和差模噪声的曲线 (差模噪声波形是电源在无差模滤波的情况下, 采用共模噪声滤波措施消除共模噪声后的CE波形); 其中差模噪声随频率升高逐步衰减, 在5MHz时, 噪声幅值已可以满足6db裕量要求。

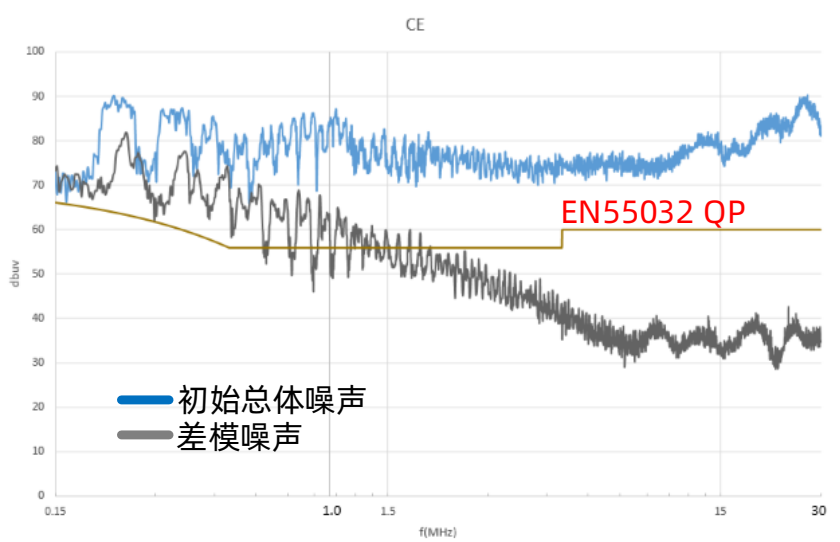


图 2 差模噪声示意图

2.2 差模噪声滤除方法

表 1 差模噪声滤除方法有LC滤波和π型滤波，下面为两种滤波方式的对比：

	LC滤波	π型滤波
电路		
浪涌电流承受电容	C1、C2	C1
BUS电容浪涌承受能力	强	弱
开关电流主要滤波电容	C1、C2	C2
BUS电容温升	低	高
滤波器件要求	1.需使用环形电感（价格略高，占板空间大） 2. $C_x \geq 220\text{nf}$	1.L可使用工字电感（价格低，占板小）；（注1） 2. $C_x \leq 100\text{nf}$ ，有时可以省掉
滤波器件成本	中	低

注1：LC滤波结构，差模电感 L 在交流线路上，电压和电流波动大，如采用磁路不闭合的工字电感，电流波动产生的交变磁力线对周围器件的影响大；而π型滤波电路，差模电感 L 在两个BUS电容中间，电压和电流波动均较小，故此处采用工字电感对周围影响小。

图3为不同滤波参数得到的差模噪声曲线（已消除共模噪声）：

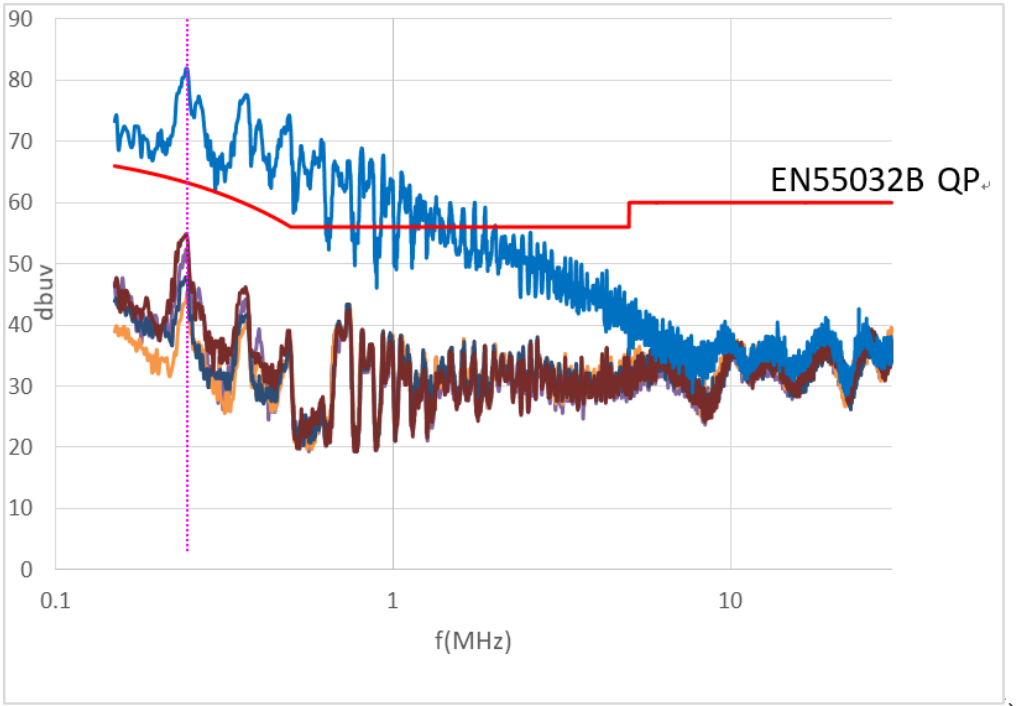
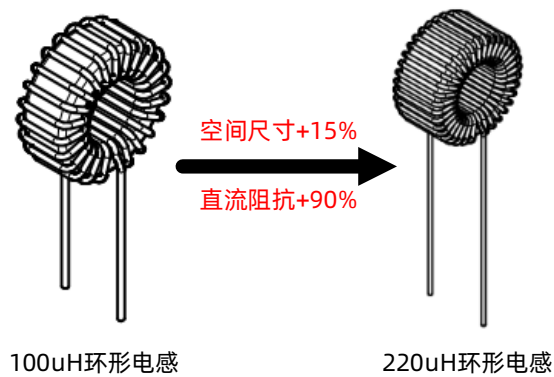


图 3 差模噪声滤波前后的波形

表 2 不同滤波参数对应噪声峰值

	差模滤波参数 (差模电感+X电容)	噪声峰值 递减降幅@260Khz
	无差模滤波	/
	50uH+224	28db
	100uH+224	3db
	220uH+224	5db
	220uH+474	3db

相比100uH+224滤波组合，220uH+224和220uH+474的组合，虽可以得到更大的差模裕量，但滤波器件占板尺寸更大，损耗也更大。



上述滤波参数仅作参考，实际调试需根据具体情况而定。

2.3 共模噪声CM

源头：GaN管D极的高频开关电压波形

传播路径：

- 通过Cps、Cse流向副边和大地（主）
- 通过Cpe直接流向大地（次）

其中, $C_{pe} \ll C_{ps}$, $C_{pe} \ll C_{se}$ 。

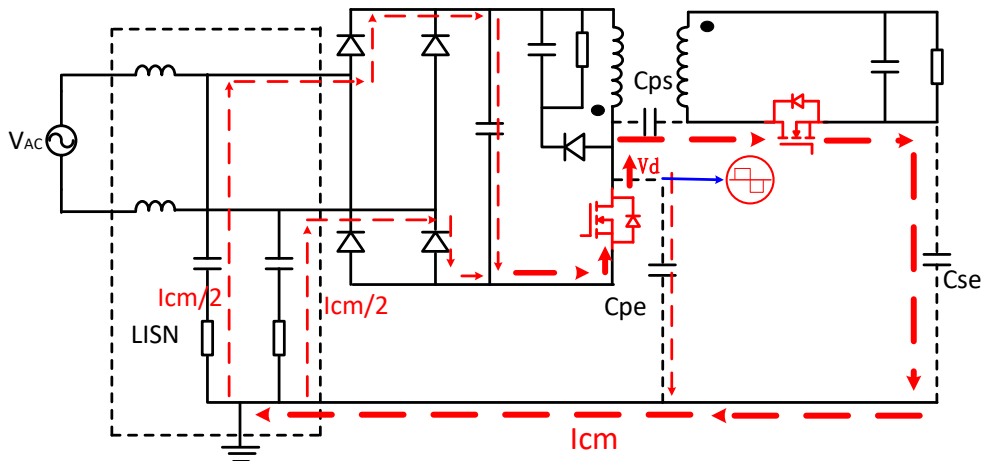


图 4 反激QR电路，共模噪声流动路径示意图

将图4的共模噪声流动路径提取出来，并对其进行简化后得到如图5的示意图

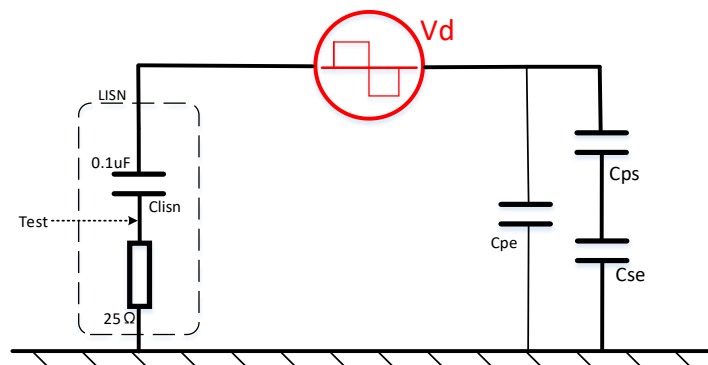


图 5 共模噪声电路等效示意图

其中 C_{pe} 电容相比 C_{ps} 和 C_{se} 要小很多，故流过 C_{pe} 路径的共模噪声也要少得多，下面的分析均忽略流过 C_{pe} 的共模噪声。

图6为原始噪声及共模噪声（增加差模滤波措施后的噪声）的波形；

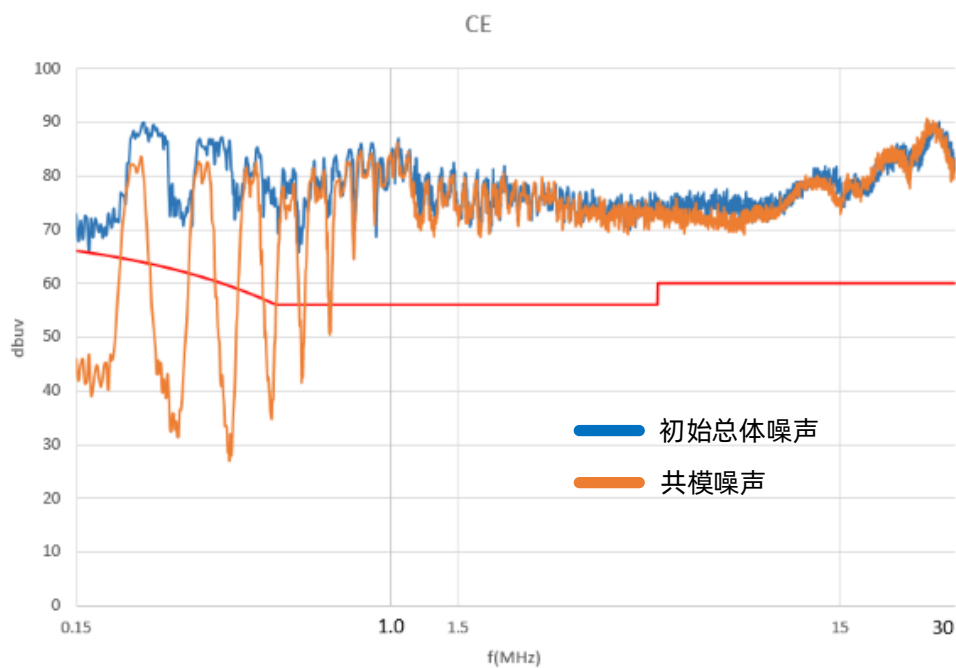


图 6 共模噪声

故CE噪声范围内共模噪声的影响频段为150KHz~30MHz。

2.4 共模噪声滤波措施

2.4.1 措施一：Y电容

功率电路的原副边之间增加Y电容，为共模噪声提供了低阻抗的内部回流路径。

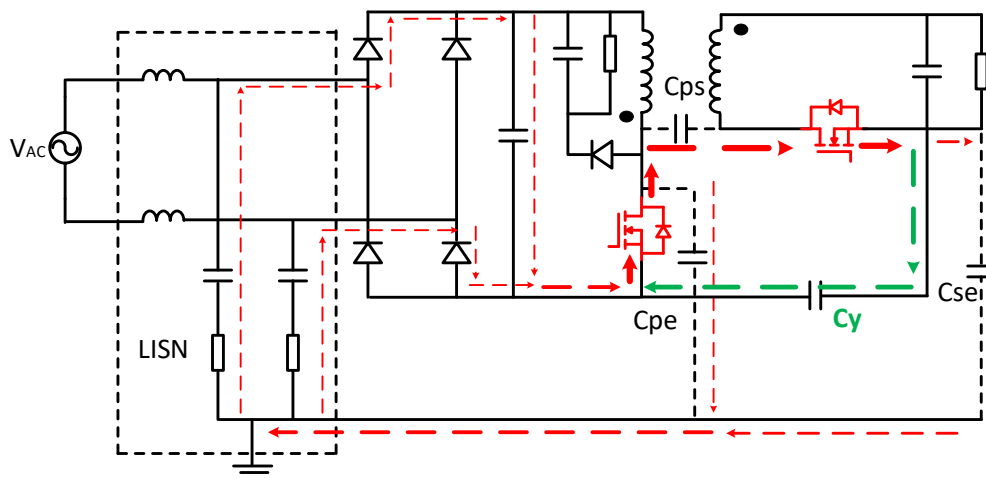


图7 反激QR电路，增加Y电容后的共模噪声流动示意图

我司65W快充电源，增加150pf+150pf的Y电容后，峰值处的共模噪声降低约25db。

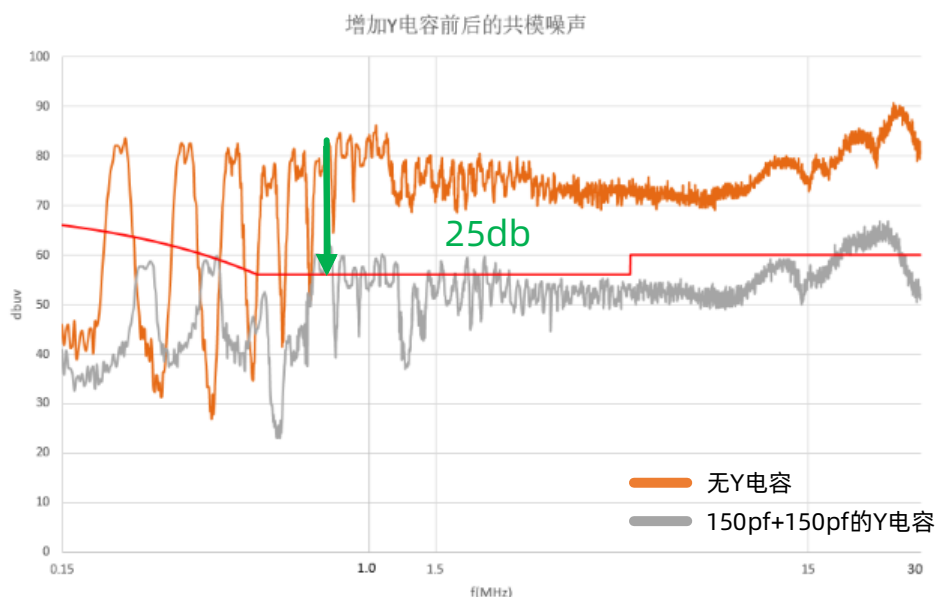


图8 增加Y电容前后共模噪声对比

$$Z_{cy} = \frac{1}{2 * \pi * f * C_y}$$

由电容阻抗的公式可以得到， C_y 越大，电容阻抗 Z_{cy} 越小，内部回流的共模噪声越多，LISN检测到的共模噪声也越小，但漏电流也越大，这里选取150pf+150pf的Y电容组合，可以满足25uA的漏电流要求。

2.4.2 措施二：变压器绕组屏蔽技术

在变压器内增加屏蔽绕组是反激电源（包括CCM，QR、ACF、aZVS、AHB）等拓扑电路消除共模噪声问题常用的方法。增加变压器屏蔽绕组，其作用是在变压器内部增加一

个与原噪声电压相位相反的噪声，该噪声对原共模噪声进行消减。

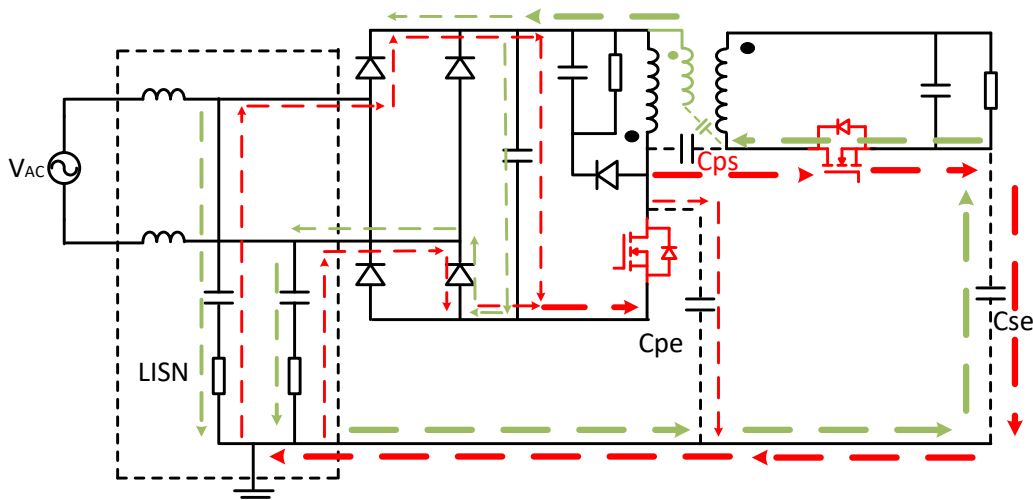


图 9 反激QR电路，变压器增加屏蔽后的共模噪声流动示意图

下面为变压器增加屏蔽绕组后的剖面图及各节点电压波形；

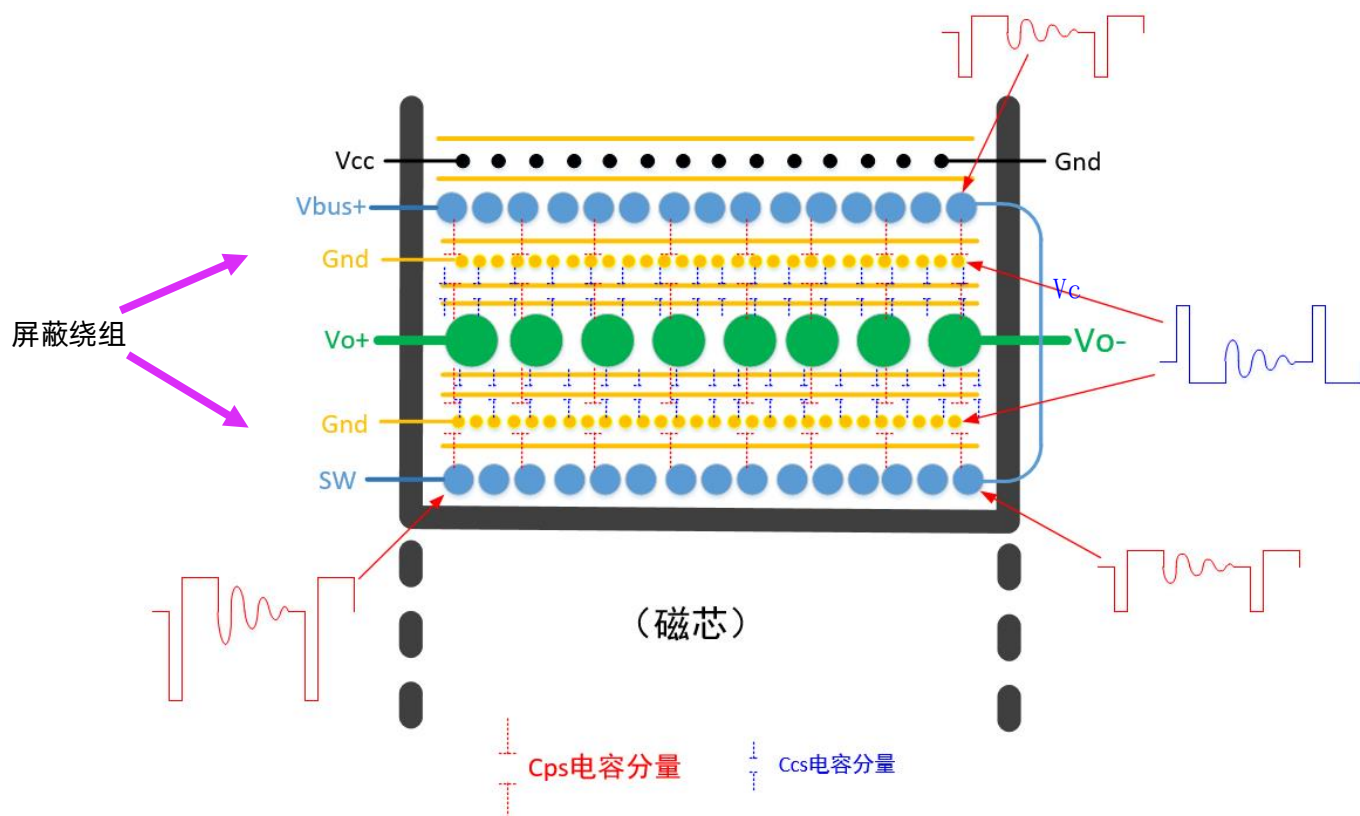


图 10 电源变压器截面图及各节点电压波形

其中， C_{cs} 为屏蔽绕组与副边绕组间的寄生电容， V_c 为屏蔽绕组端部的电压。

假设原边绕组的电压为 V_p ，原边绕组匝数为 N_p ，原边绕组与副边绕组间的寄生电容为 C_{ps} ，股数为 T_p ，原边绕组传递到副边绕组的共模噪声电流为 I_{ps} ，则同样可以得到：

$$Cps \propto Tp$$

$$Ips \propto Vp * Cps \propto Np * Tp$$

原边绕组的匝数 Np 、股数 Tp 、电压 Vp 、寄生电容 Cps 基本为确定值，故 Ips 值固定。

假设屏蔽绕组电压为 Vc ，屏蔽绕组与副边绕组间的寄生电容为 Ccs ，屏蔽绕组匝数为 Nc ，股数为 T ，屏蔽绕组传递到副边绕组的共模补偿电流为 Ics ，可以得到：

$$Vc \propto Nc$$

$$Ccs \propto T$$

$$Ics \propto Vc * Ccs \propto Nc * T$$

当 $Ics \approx Ips$ 时，原边传导到副边的共模噪声与屏蔽绕组的补偿信号近似抵消，LISN检测到的共模电压很小，即

$$Ips \approx Ics \propto Nc * T$$

故，合理选择屏蔽绕组匝数 Nc 和股数 T ，可以实现共模噪声的消除。

图11为增加变压器屏蔽绕组前后的共模噪声波形；其中，峰值噪声降低了20db。

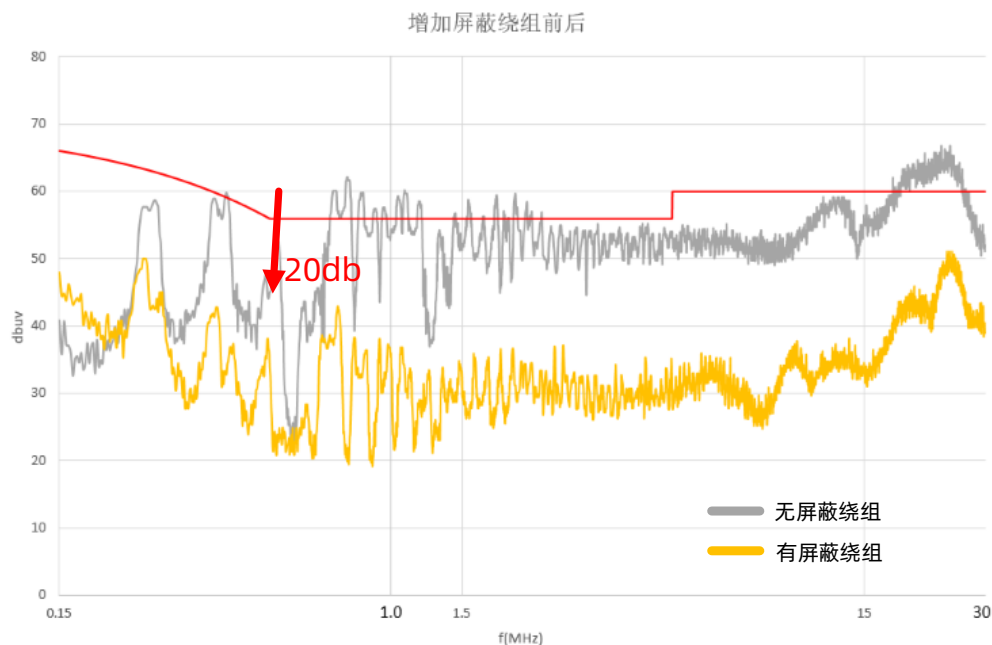


图 11 增加变压器屏蔽绕组前后的共模噪声波形

2.4.3 措施三：镍锌电感

共模噪声中的高频段噪声（ $\geq 10\text{MHz}$ 噪声）；

源头：电源内（寄生）电感、电容谐振产生的噪声峰值；

路径：与中、低频段CM噪声相同；

抑制方法：采用小感量锰锌或镍锌电感；

图12为大感量锰芯电感、小感量锰芯电感、镍芯电感的插入损耗对比曲线。

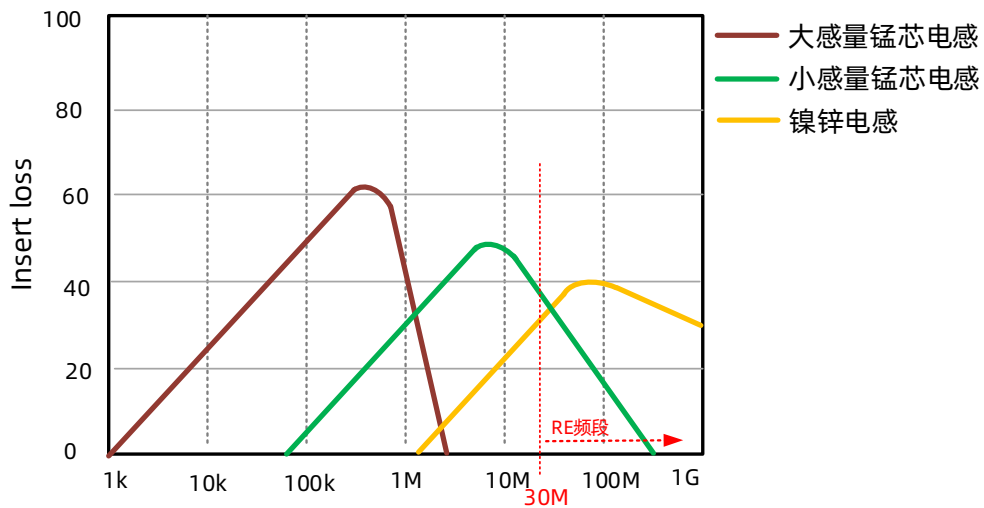


图 12 不同电感滤波插入损耗示意图

图13为增加镍芯电感前后的CE波形；增加镍芯电感后22MHz频点噪声有了12db的改善。

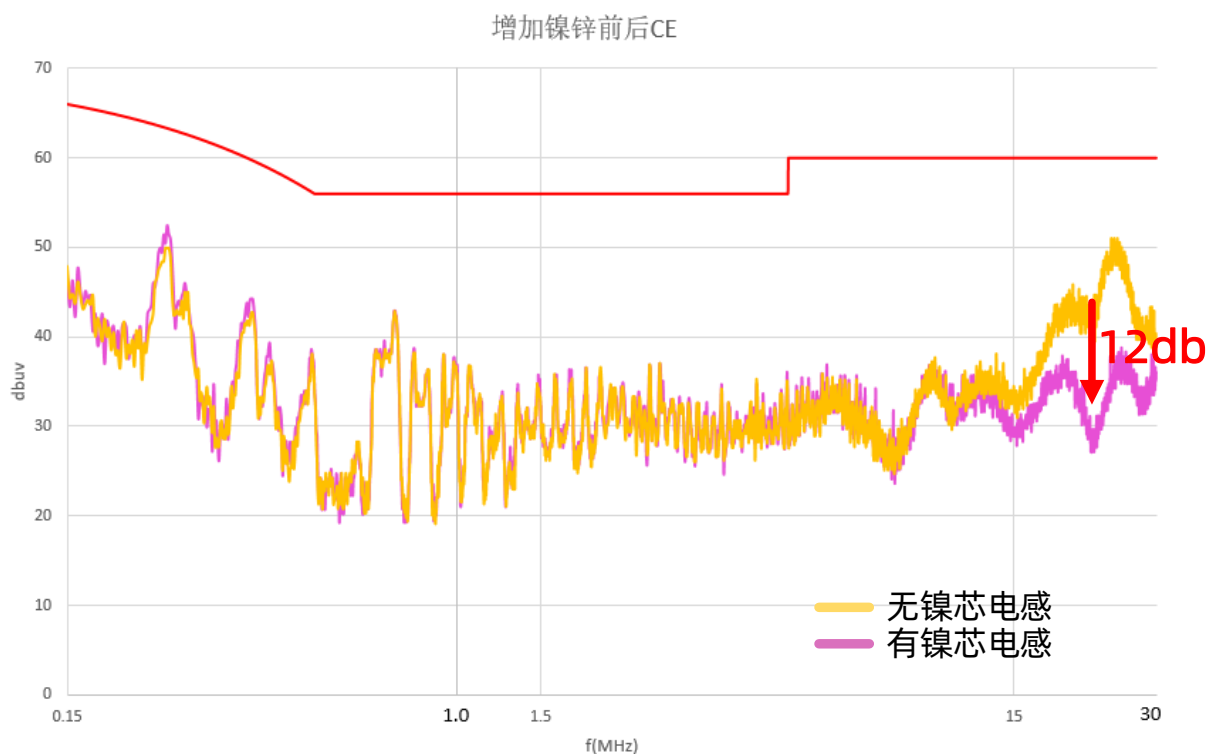


图 13 增加镍芯电感前后共模噪声波形

以上共模噪声调试措施汇总：

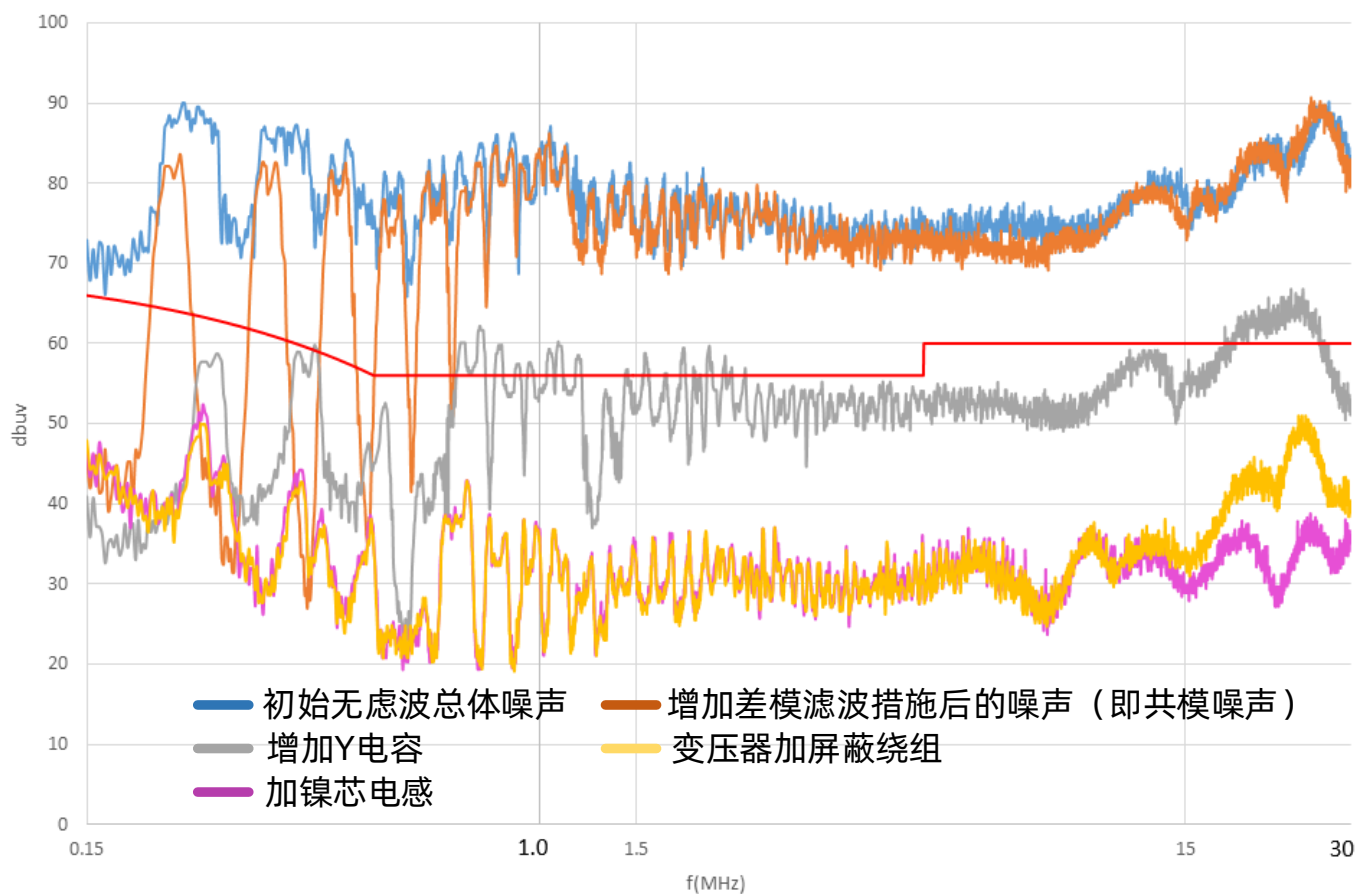


图 14 共模噪声滤波整改措施与波形

2.5 磁场干扰

噪声机理：磁场干扰源产生的交变磁力线耦合到输入滤波器件上，在输入滤波器件的线圈内产生的感应噪声，该感应噪声大多越过滤波电路，直接进入L、N线和LISN；

磁场干扰的源头包括（且不限于）：

1. 暴露在磁芯外的交变大电流导线（a、b、c）；
2. 磁芯接合处（d）；

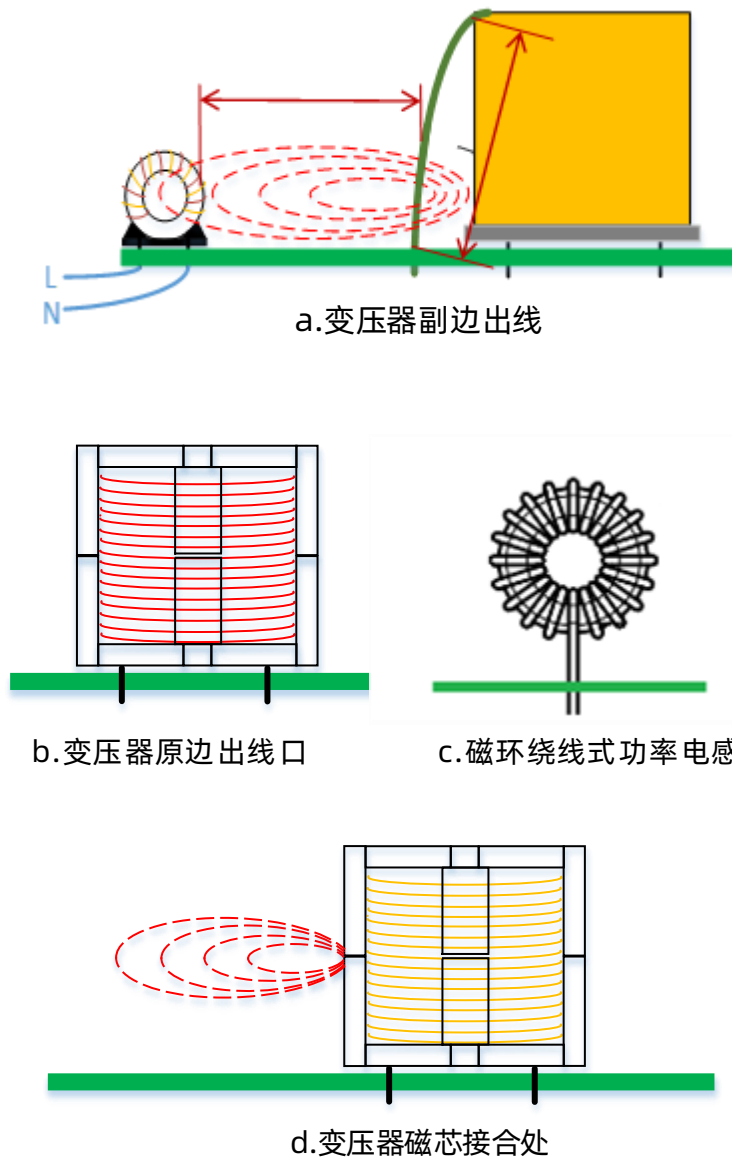


图 15 不同噪声源示意图

磁场干扰的特点有：

1. 离干扰源越近，磁力线越密，受到的干扰越大；
2. 暴露在磁芯外的交变大电流导线越长，干扰的区域越大；
3. 线路中交变电流 di/dt 越大，产生的磁力线越强，产生的干扰也越强；

针对磁场干扰特点，其解决措施包括（且不限于）：

- 减少交变大电流导线暴露在磁芯外的长度；
- 加大EMI滤波器件与噪声源的间距；

- 更换磁芯型号，利用变压器磁芯整体面进行屏蔽；
- 更换EMI滤波器件的摆放方向；

如图16案例，原样机的变压器线口正对滤波器件；电源在260KHz和380KHz的AV噪声幅值有超标；

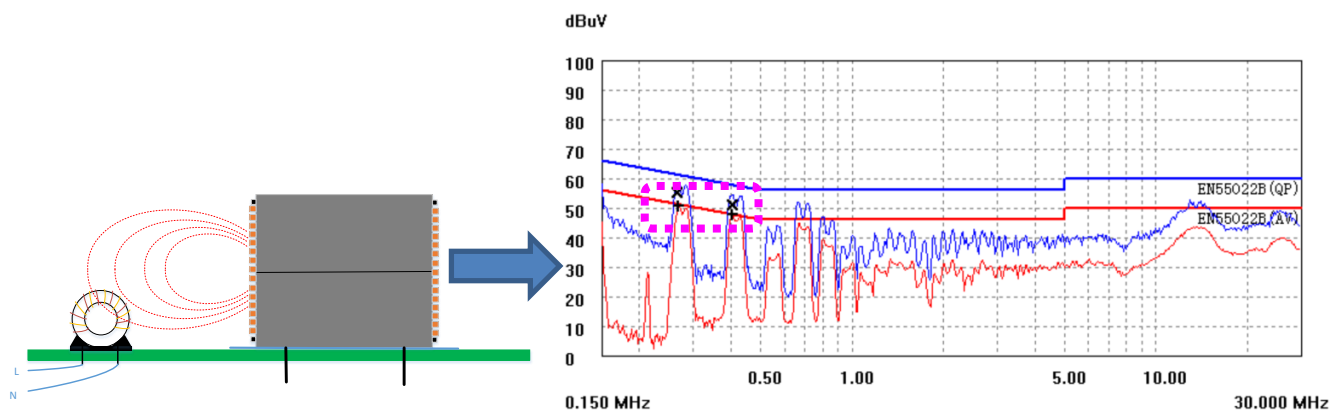


图 16 原样机变压器示意图及CE测试波形

解决方法：变压器骨架采用90°弯折脚，磁芯底面正对滤波器件；变压器的规格参数和绕制方法均不变；CE/AV噪声在260KHz和380KHz两频点分别获得了12db和10db的噪声改善。

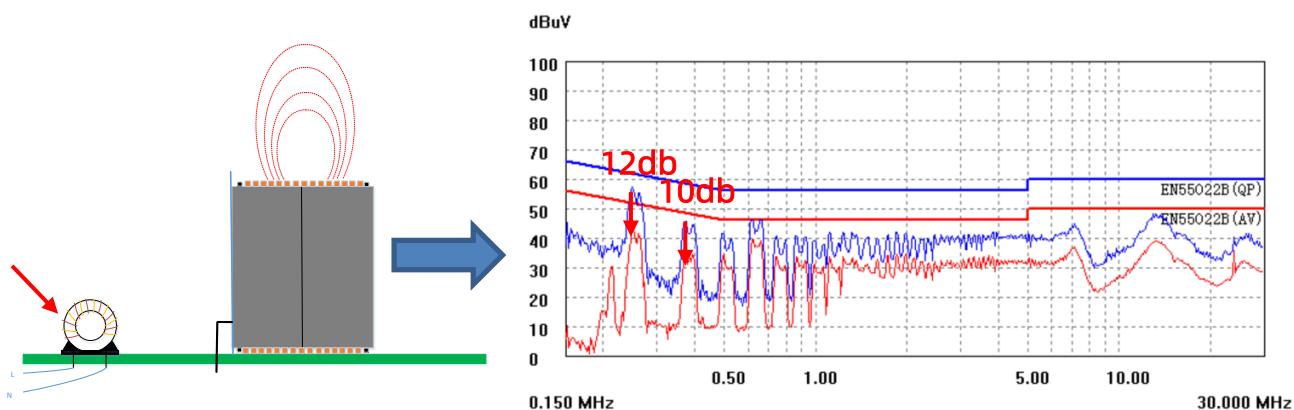


图 17 整改后变压器示意图及CE测试波形

3 辐射噪声RE

3.1 RE噪声测试基础

RE, Radioactive Emission, 即辐射噪声, 是指通过空间电磁波传播的噪声。

电源内的开关原器件快速turn on/off时, 其电压和电流波形的大 dv/dt 和 di/dt 包含的高频成分是RE噪声的主要源头。

RE测试相比CE测试, 不确定性更大, 如输入、输出线路长度, 电源、负载的摆放方法等, 都可能对RE结果产生影响;

在进行RE测试需注意下面事项:

- 待测电源 (EUT) 在测试台上居中放置, 电源与负载间间距约为10cm;
- 输出充电线自然下垂, 最低点与地板的间距40cm, 超出的长度需用胶带包扎;
- 无其它上电设备, 如输出端诱骗器等; 如果必须存在, 需做好屏蔽措施。
- 输入、输出线和插座等, 用胶带固定住, 避免移动;
- 板上输入、输出线路间不能有交叉;
- 保持测试桌面干净, 不应放置其它样机或带金属的物品;

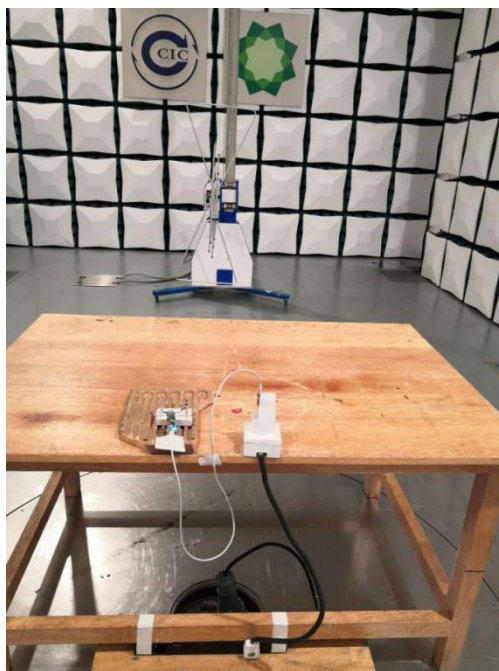


图 18 快充电源测试现场图片

辐射噪声测试分为V相测试（Vertical，天线垂直）和H相测试（Horizontal，天线水平）；其中，快充电源的RE测试时天线垂直（V相）耦合接收到的噪声相对更大，后面的RE测试均只显示V相的结果。

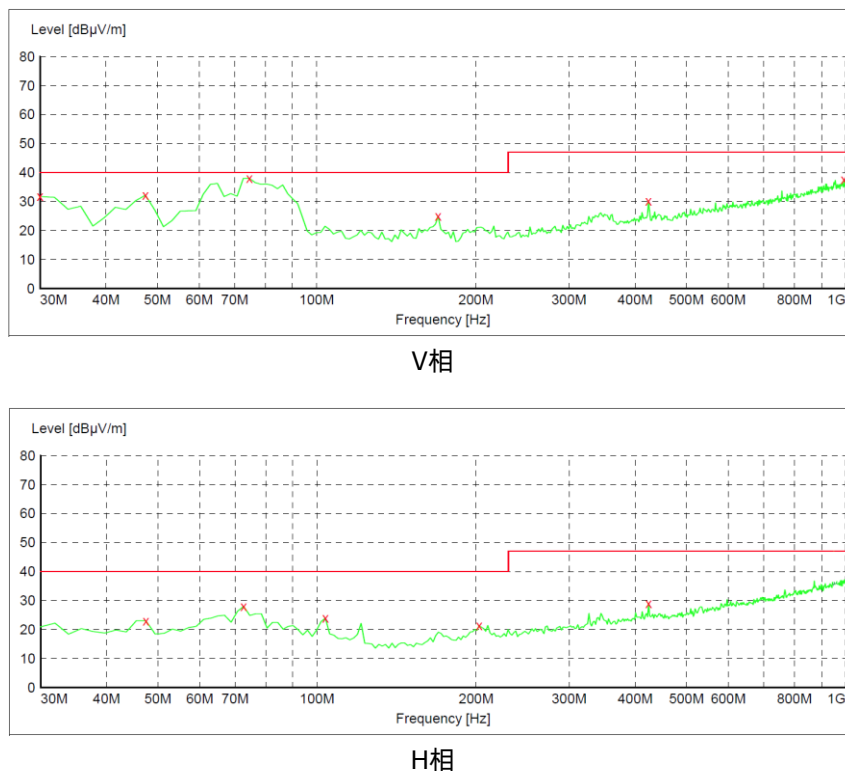


图 19 快充电源V相和H相RE噪声

快充电源的RE噪声发射路径包括：

- AC输入线路；
- 电源本体；
- 输出线路；

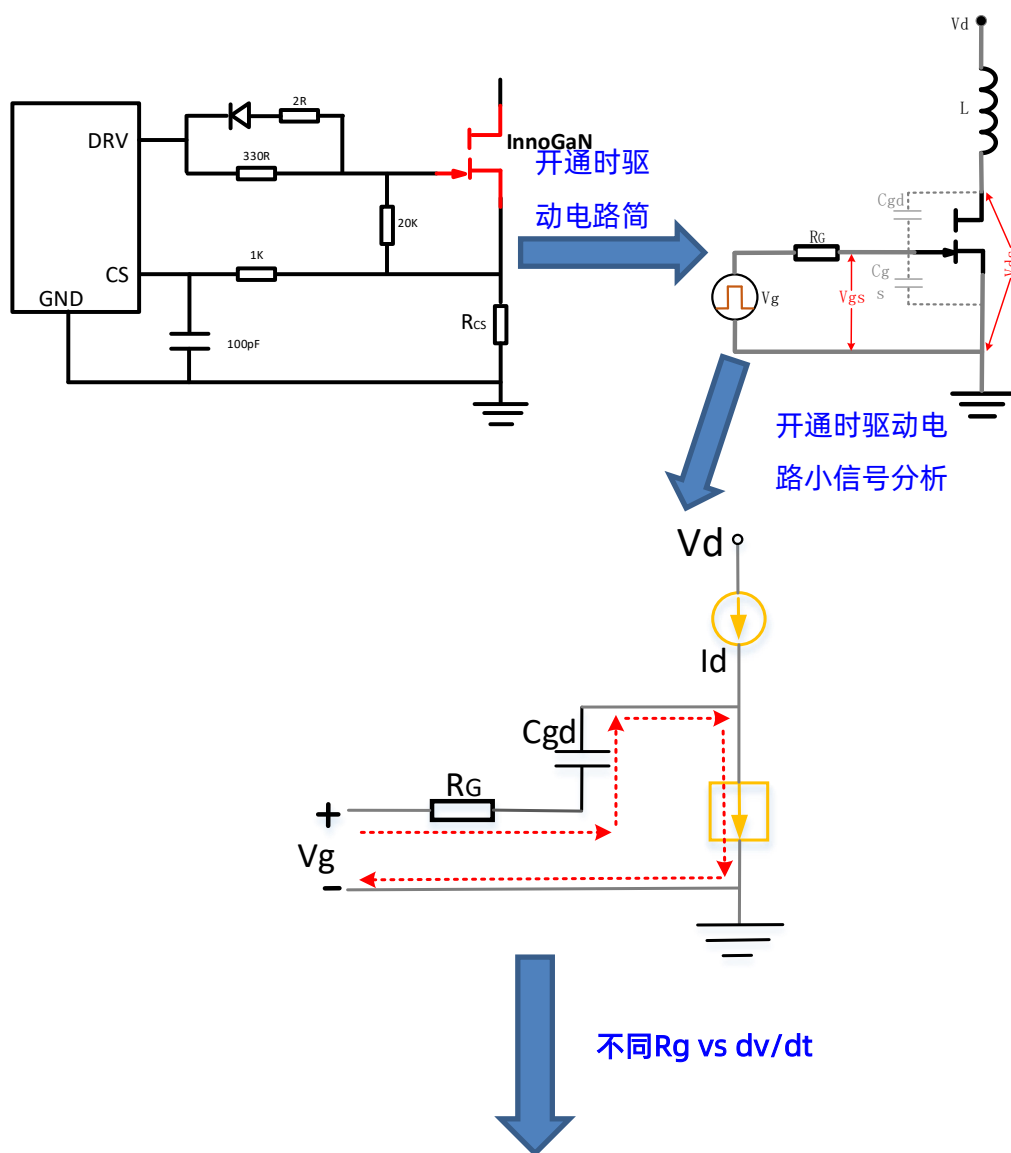
这里以AC输入线为例，说明判定噪声发射线路的方法：在输入线路上靠近电源口部增加磁扣，如果对应频点噪声有一定的降低(如降低5db以上)，则可以认为输入线是该噪声的发射路径；噪声降低幅度越大，则其与输入线路发射的关联性越大。如要判定电源本体噪声发射，可以在板上增加连接副边（或原边）的屏蔽金属，观察RE噪声的变化。

3.2 RE噪声的消除方法

3.2.1 措施一：从源头消除

增加驱动措施，调整GaN器件的驱动电阻，可以降低GaN器件的开通速度，减小 dv/dt 和 di/dt ，降低噪声幅值。

图20用QR电路来说明Rgon vs Vds-dv/dt的关系。



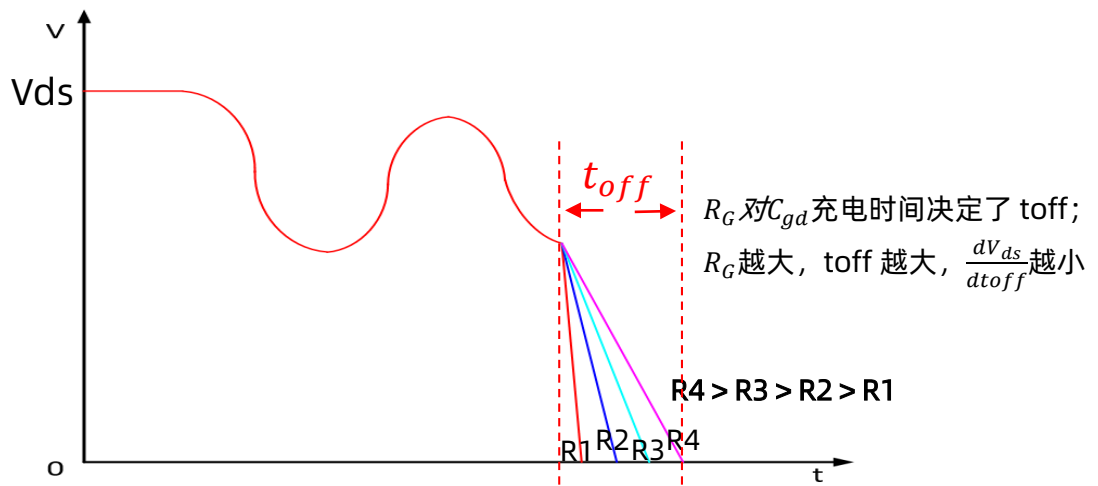
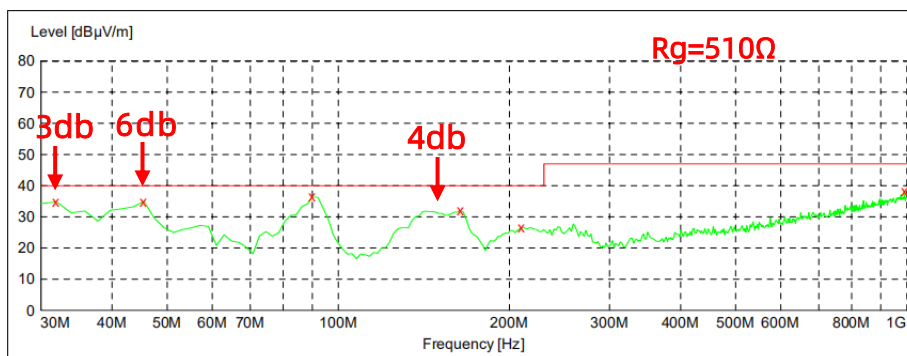
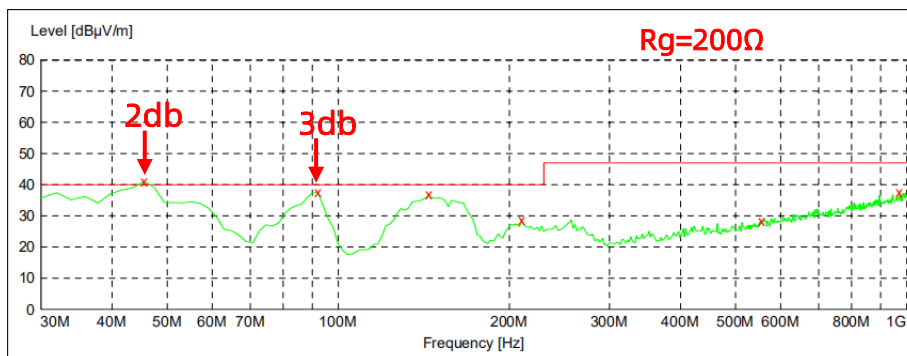
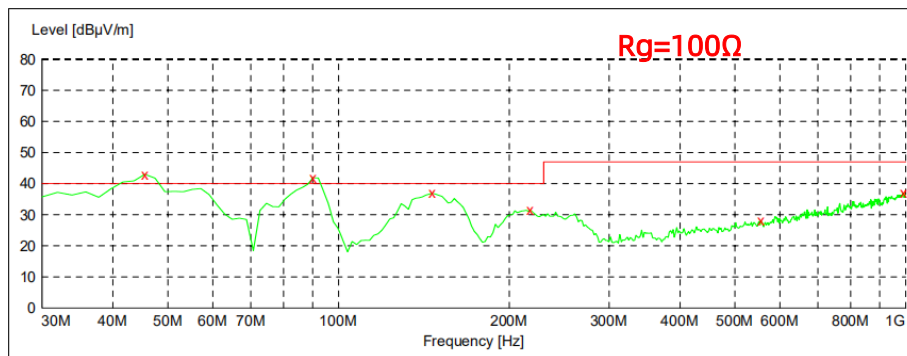


图 20 不同Rgon的Vds-dv/dt示意图



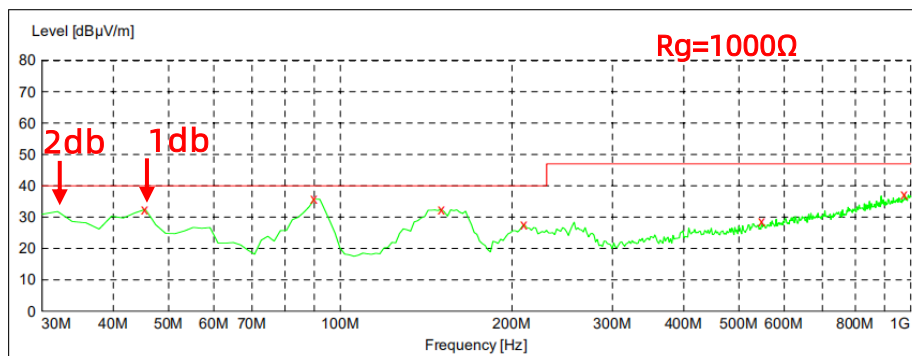


图 21 不同Rgon的RE噪声波形（开关管器件为INN650D02）

Tips: 驱动电阻增加到一定阻值后RE改善效果下降，且可能会导致电源效率降低，故不建议过度增加驱动电路阻值，要综合评估驱动电阻的效果。

3.2.1.1 PCB Layout

PCB layout是与EMC密切相关，其合理性是减小源噪声、缩短EMC调试时间的基础。

GaN电源PCB layout注意事项：

- 减小功率回路面积
- 减小驱动回路面积

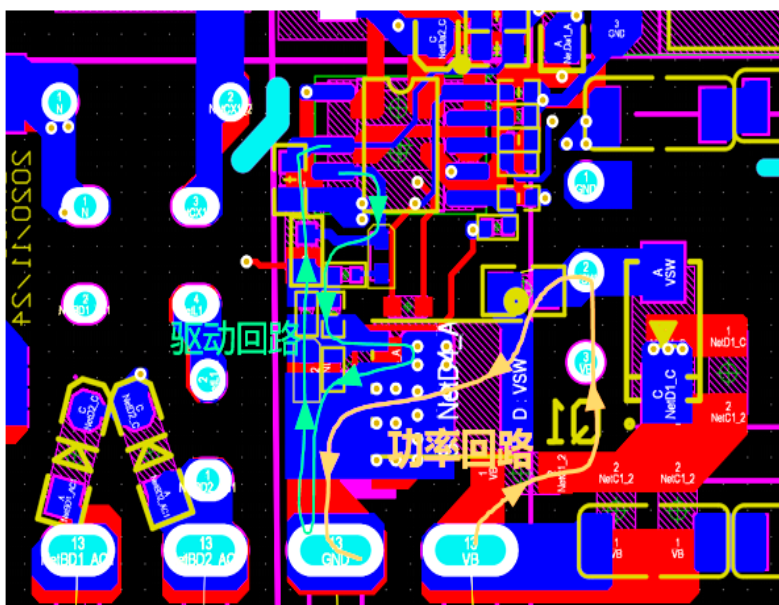


图 22 layout设计

GaN电源layout设计建议：

- 控制IC的Drive脚靠近GaN放置，驱动回路尽可能短

- 驱动电路的阻容器件靠近GaN放置
- 多层板驱动回路可上下层平行走线，减小寄生电感
- 驱动回路与功率回路不重叠，避免驱动受功率回路干扰
- GaN source散热PAD尽可能铺大面积铜箔，辅助散热

从源头消除噪声的方法还包括：

1. 增加驱动电阻Rgoff
2. GaN Cds并电容
3. GaN漏极串磁珠

RE调试时可以多进行尝试，这里不一一进行展开。

3.2.2 措施二：从路径上入手

3.2.2.1 增加镍芯电感

增加镍锌电感（或小感量的锰锌），可以增加高频噪声进入输入、输出线路的阻抗，减少噪声经线路的发射。

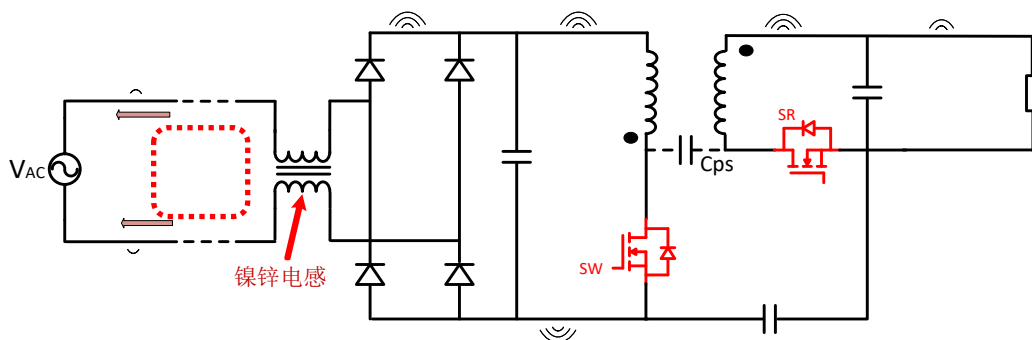


图 23 增加镍芯电感后的电路示意图

如前面CE高频段噪声调试的方法，小感量锰芯电感和大感量镍芯电感也可以用来滤除RE频段内的噪声；其中，低频段RE噪声（30~50MHz），两电感的效果均较好；如果要兼顾高频噪声（≥100MHz），需采用镍锌电感。

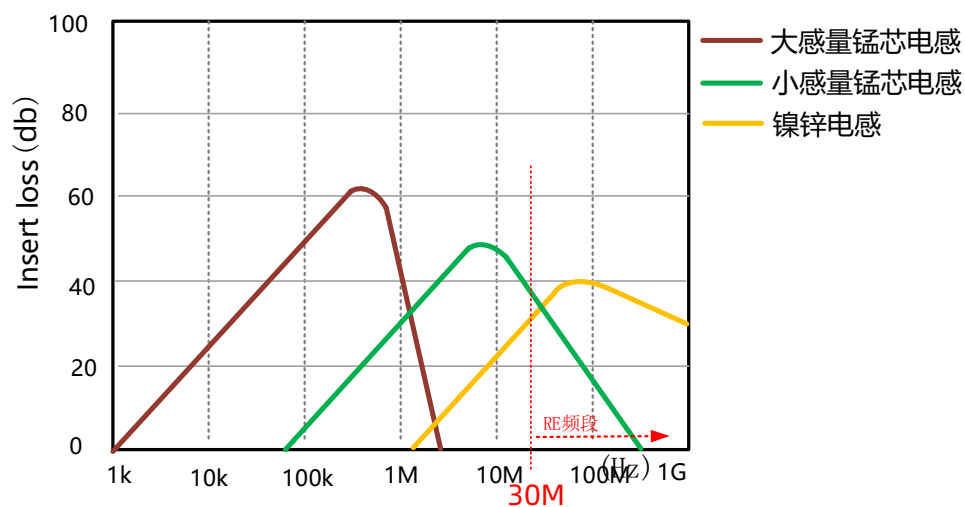


图 24 不同电感的插入损耗频段示意图

图25为增加镍芯电感前后的RE噪声差异

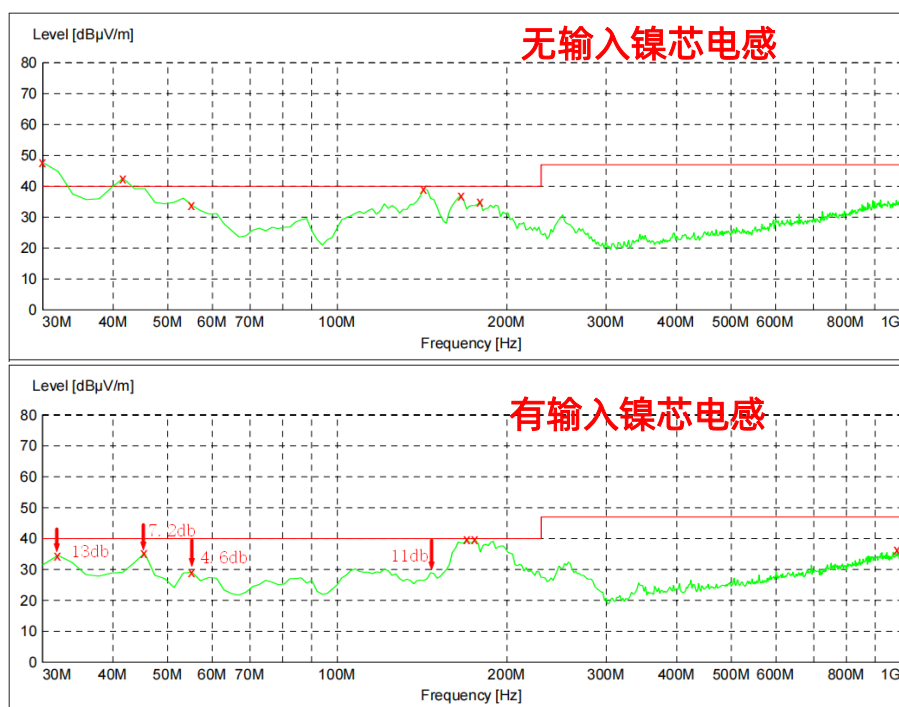


图 25 有、无输入镍芯电感的RE波形

3.2.2.2 增加屏蔽措施

增加屏蔽金属可以降低电源本体的噪声发射。增加屏蔽金属需注意：

1. 屏蔽金属接噪声静点（如BUS电容处等）
2. 屏蔽合适的发射面

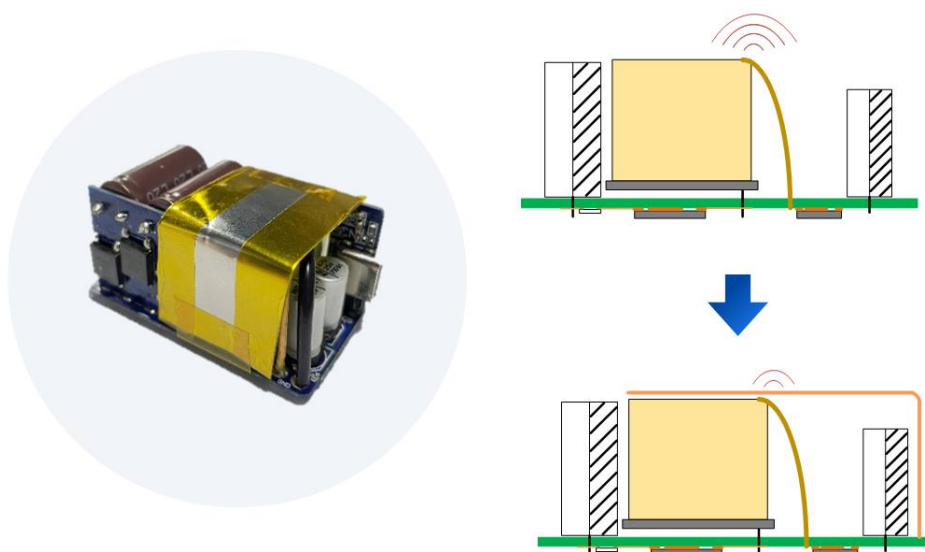
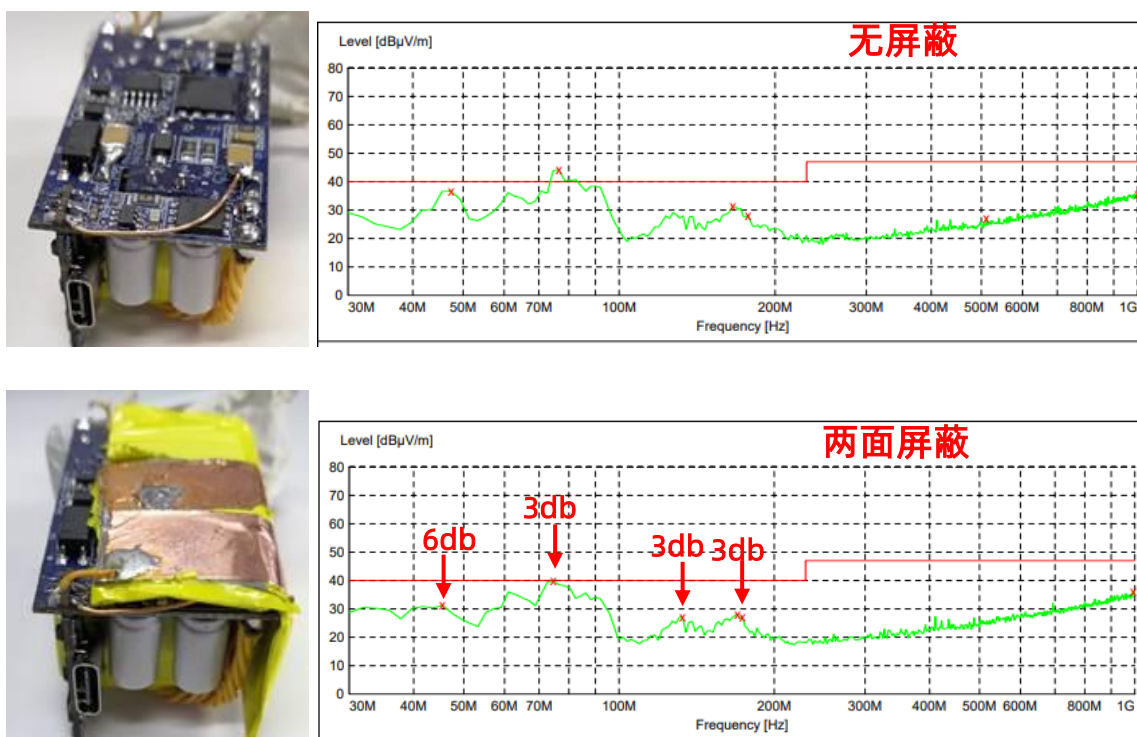


图 26 增加屏蔽金属示意图

图27为增加不同屏蔽金属的RE波形；



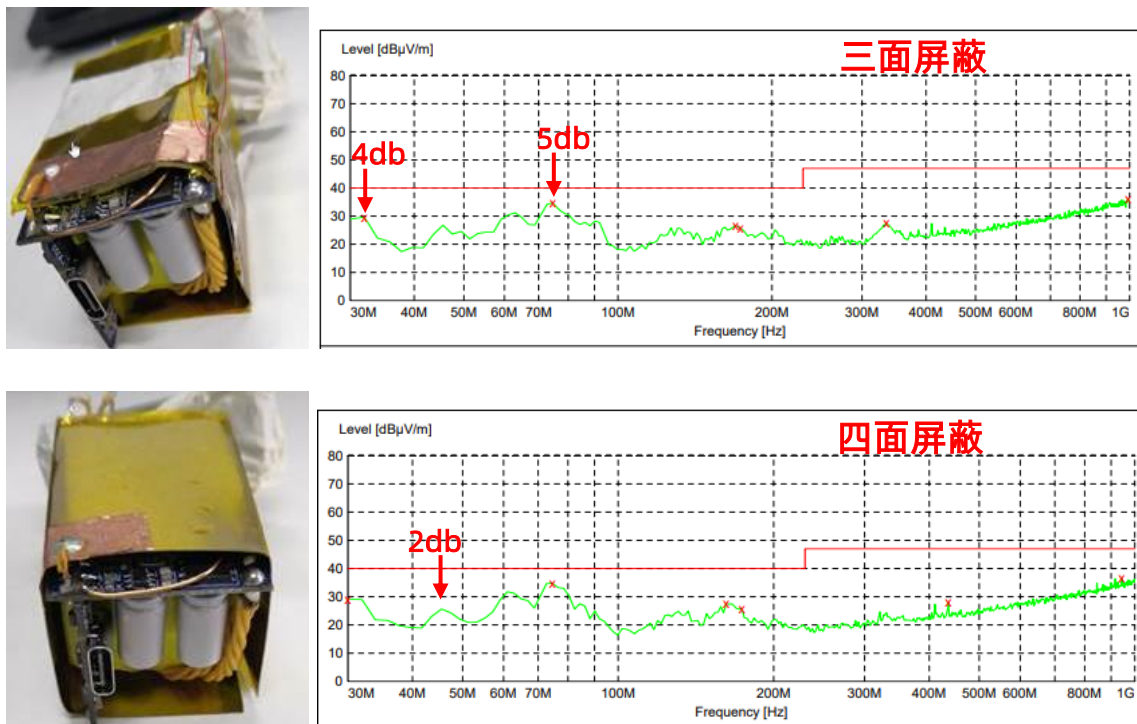


图 27 不同屏蔽的RE噪声递增效果

3.2.2.3 增加Y电容

Y电容为高频噪声提供低阻抗回路路径，减少噪声进入输入、输出线路

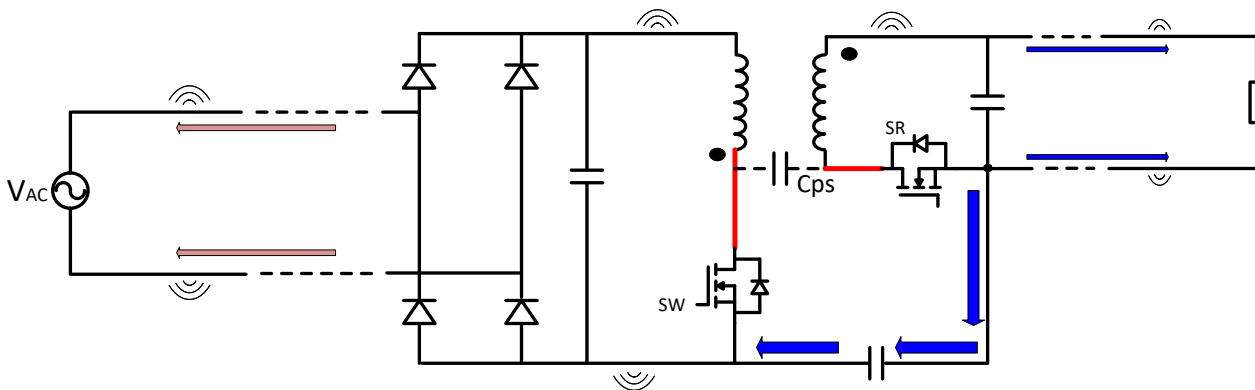


图 28 增加Y电容的噪声流动示意图

Y电容使用时需注意：

- Y电容原副边不能连动点（图2.2.10中红线连接处）；
- Y电容原边连接点可以尝试BUS+/-，Vcc gnd+/-，X电容处，CBB电容+/-（带PFC的电源）；副边连接可以尝试整流电容+/-，输出端口+/-；
- Y电容连接尽量用短而粗的线径，以减小线路的高频阻抗；

图29为增加Y电容前后的RE噪声变化示意图，可以看到，相比无Y电容，有Y电容时≤300MHz频段内的RE噪声整体改善幅度达到10db~22db。

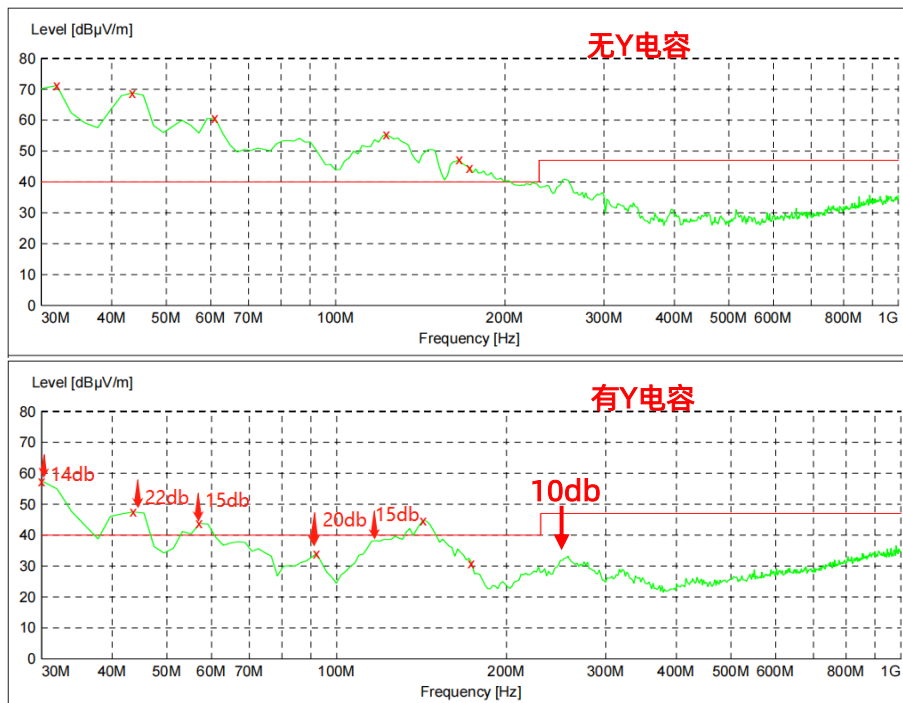


图 29 增加Y电容前后的RE噪声波形

历史版本

日期	版本	备注	作者
2023/10/21	1.0	第一版	AE 团队



Note:
There is a dangerous voltage on the demo board, and exposure to high voltage may lead to safety problems such as injury or death.
Proper operating and safety procedures must be adhered to and used only for laboratory evaluation demonstrations and not directly to end-user equipment.



Reminder:
This product contains parts that are susceptible to electrostatic discharge (ESD). When using this product, be sure to follow antistatic procedures.



Disclaimer:
Innosence reserves the right to make changes to the products or specifications described in this document at any time. All information in this document, including descriptions of product features and performance, is subject to change without notice. INNOIC ACCEPTS SURBIT ACCEPTS NO LIABILITY ARISING OUT OF THE USE OF ANY EQUIPMENT OR CIRCUIT DESCRIBED HEREIN. The performance specifications and operating parameters of the products described in this article are determined in a stand-alone state and are not guaranteed to be performed in the same manner when installed in the customer's product. Samples are not suitable for extreme environmental conditions. We make no representations or warranties, express or implied, as to the accuracy or completeness of the statements, technical information and advice contained herein and expressly disclaim any liability for any direct