

AN007

通用文档

InnoGaN 器件特性介绍

目录

- 1 GaN HEMT器件特性 1
 - 1.1 概述 1
- 2 GaN的材料性质..... 2
- 3 GaN HEMT的器件结构 3
- 4 InnoGaN HEMT的电气特性 4
 - 4.1 耐压特性 4
 - 4.2 开关速度 5
 - 4.3 驱动特性 6
 - 4.4 反向导通特性 7
- 历史版本 9

1 GaN HEMT器件特性

1.1 概述

硅基半导体经多年发展，性能逐渐接近极限。在进一步降本增效的背景下，第三代半导体——碳化硅（SiC）、氮化镓（GaN）功率器件被寄予厚望。GaN HEMT（氮化镓高电子迁移率晶体管）在650V以下应用场景中备受欢迎，可以有效提高开关频率，降低损耗以及提升产品功率密度。

2 GaN的材料性质

GaN属于宽禁带（WBG）半导体化合物，与Si相比，具有禁带宽度大、高击穿场强、高电子迁移率、高电子饱和漂移速度的特点。禁带宽度大，意味着半导体的电子需要获得更高的能量才能从价带（不导电）跃迁到导带（导电），从而提高击穿场强与温度稳定性。GaN的击穿场强是Si的10倍，电子迁移率约为Si的1.5倍，可以有效减小“比导通电阻 $R_{on,sp}$ ”。换言之，对于相同的导通电阻 R_{dson} ，GaN的芯片面积更小，有利于减小器件的寄生参数。电子饱和漂移速度代表电子整体漂移速度随电场增加能够达到的上限，对器件的工作频率有重要影响。GaN的电子饱和漂移速度是Si的2.5倍，可以显著提升器件的工作频率。

表 1 GaN的材料特性对比

特性	Si	GaN
禁带宽度 E_g (eV)	1.12	3.44
临界场强 E_c (MV/CM)	0.3	3.8
电子迁移率 μ_n ($cm^2/V\cdot s$)	1350	2000
电子饱和漂移速度 V_{sat} ($10^7 cm/s$)	1.0	2.5
热传导率 λ (W/cm-K)	1.5	1.3

3 GaN HEMT的器件结构

业界GaN HEMT以横向结构为主，从下到上分为衬底（substrate）、缓冲层（buffer）、GaN外延层（epitaxy）与AlGaN势垒层（barrier）。AlGaN势垒层与GaN外延层的界面处发生极化效应，在GaN内形成一层电子，称为二维电子气（2DEG）。2DEG作为天然的导电沟道，使得GaN HEMT保持常开，属于耗尽型（D-Mode）器件。

在电力电子变换器中使用D-Mode器件时，需要在G、S之间加负压关断器件，这会增加驱动电路的复杂性，也带来器件直通的隐患。因此，常关的增强型（E-Mode）器件更符合电路设计的需要。

InnoGaN器件均属于单体型E-Mode GaN HEMT，需要使用正压驱动。InnoGaN在GaN HEMT的栅极下方放置了PGaN层。PGaN使栅极下方的GaN外延层形成耗尽区，阻断了2DEG。随着 V_{gs} 的电压逐渐加大，栅极下方的2DEG逐渐恢复，沟道能够导通的电流 I_{ds} 也越大。当 I_{ds} 达到指定值时，对应的 V_{gs} 称为阈值电压 V_{th} 。

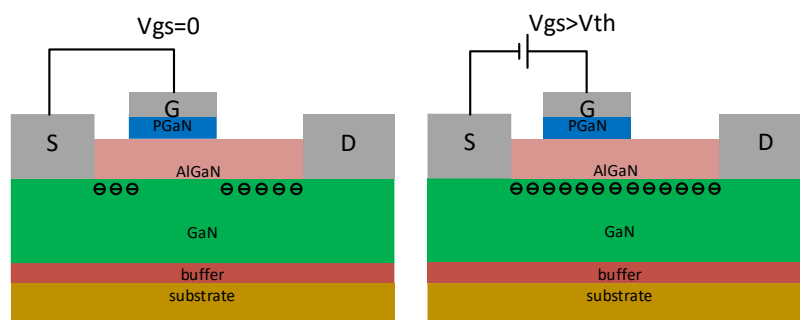


图 1 E-Mode GaN HEMT器件结构

4 InnoGaN HEMT的电气特性

材料特性和器件结构的差异导致InnoGaN与Si MOSFET在电气特性方面有所区别，相关的参数可以体现。

表 2 InnoGaN 与Si MOSFET参数对比

Parameters	INN650D080BS	Si MOSFET
Vds(V)	650	650
Ron@25°C(mΩ)	60	66
Vgs(V)	-6/+7	-20/+20
Vth(V)	1.2	3.5
Ciss(pF)	240	2721
Co(tr)(pF)	179	990
Qg(nC)	6	67
Qrr(nC)	0	570
Vsd(V)	2.6	1

4.1 耐压特性

与Si MOSFET不同，GaN HEMT没有雪崩击穿特性。利用GaN击穿场强高的优势，InnoGaN器件对于不同的过压情况，保留了充足的电压裕量。

实际的开关电源中，器件会承受周期性的电压尖峰。InnoGaN以 $V_{DS,pulse}$ 表示器件承受周期性电压的能力。以650V器件为例， $V_{DS,pulse}$ 是指器件可以重复承受脉宽<100ns、峰值为750V的脉冲电压。

此外，雷击、启机或负载切换等偶发事件也可能引起器件的Vds过压。InnoGaN以 $V_{DS,transient}$ 表示器件承受偶发性过压的能力。650V 器件的 $V_{DS,transient}$ 达到800V，是指器件可以承受脉宽<200us、峰值为800V单次浪涌电压。在实际测试中，InnoGaN高压器件的单脉冲耐压高达1500V。

Parameter	Symbol	Values	Unit	Note/Test Condition
Drain source voltage	$V_{DS, max}$	650	V	$V_{GS} = 0 V$; $T_J = -55^{\circ}C$ to $150^{\circ}C$
Drain source voltage transient ¹	$V_{DS, transient}$	800	V	$V_{GS} = 0 V$
Drain source voltage, pulsed ²	$V_{DS, pulse}$	750	V	$T_J = 25^{\circ}C$; total time < 10 h
				$T_J = 125^{\circ}C$; total time < 1 h

1. $V_{DS, transient}$ is intended for non-repetitive events, $t_{PULSE} < 200 \mu s$.

2. $V_{DS, pulse}$ is intended for repetitive pulse, $t_{PULSE} < 100 ns$.

图 2 InnoGaN规格书

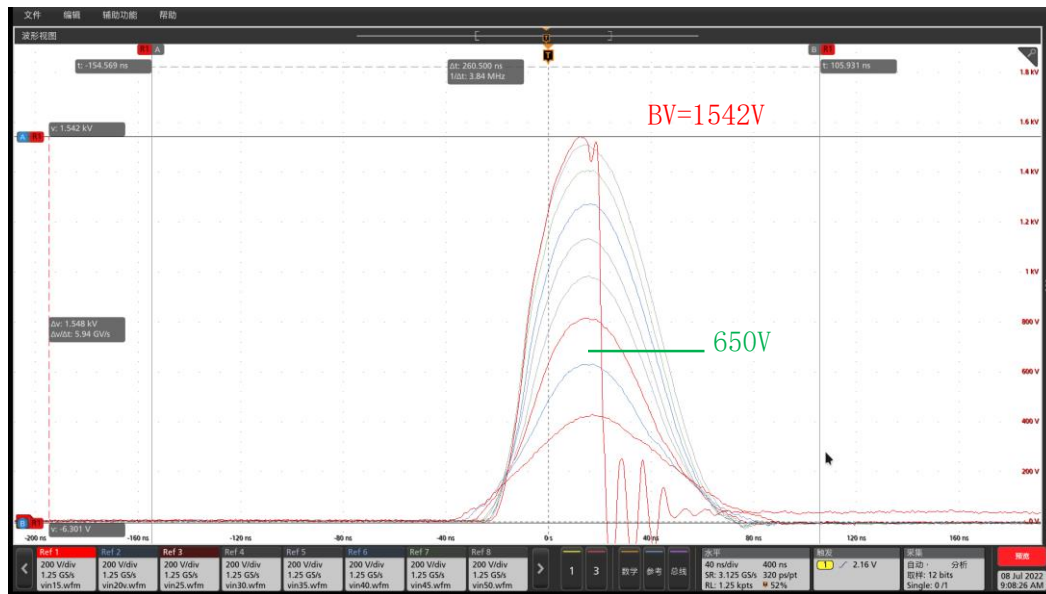


图 3 高压 InnoGaN 击穿电压实测波形

4.2 开关速度

开关速度主要受 C_{iss} ($C_{iss}=C_{gs}+C_{gd}$) 影响。 C_{iss} 越大, V_{gs} 的变化速度越慢, 开关速度也越慢。类似规格的 InnoGaN 与 Si MOSFET 对比, 其 C_{iss} 小于 Si MOSFET 的 1/10。减小结电容有利于提高开关速度, 降低损耗以及高频化工作。经测试, InnoGaN 的导通速度明显更快, 有效缩短了 V_{ds} 与 I_d 的交叠时间, 从而降低开关损耗。器件高频化工作可以有效减小电路中电感、变压器以及电容的尺寸, 显著提高功率密度。

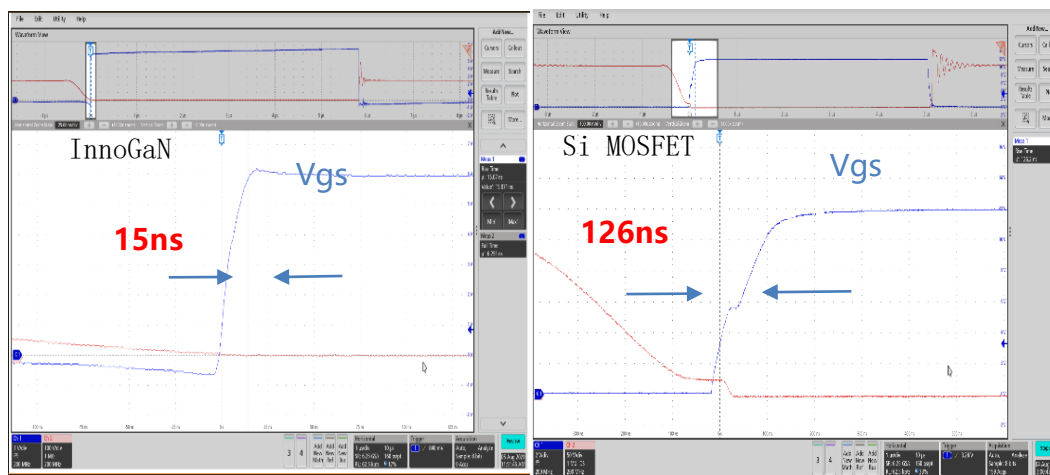


图 4 InnoGaN 与 Si MOSFET 开通速度对比

4.3 驱动特性

InnoGaN HEMT 的驱动电平与Si MOSFET存在差异。产品规格书内规定了 V_{GS} 的电平范围，保证栅极不被损坏。此外， V_{GS} 决定器件沟道开通程度。由输出特性曲线可见， V_{GS} 越大，沟道开通越充分，器件的通流能力越强。

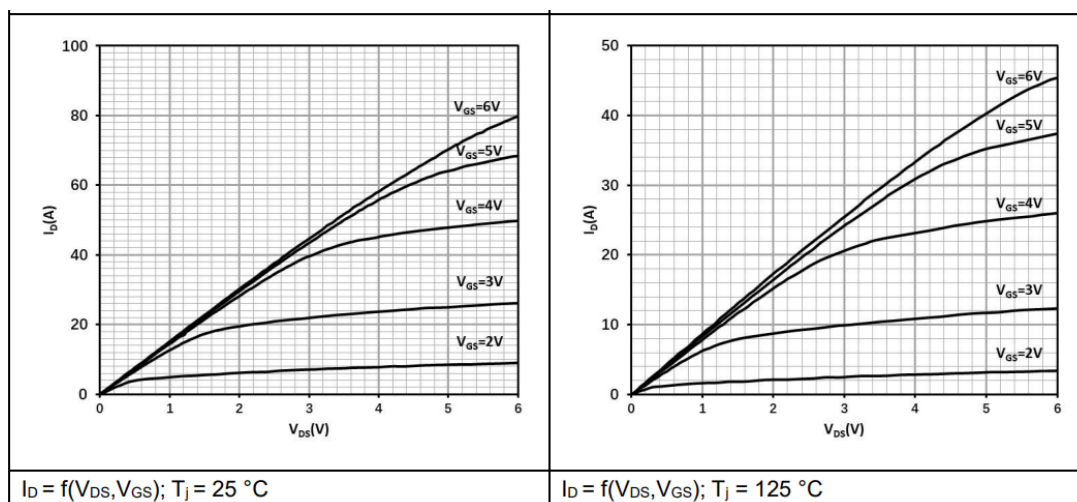


图 5 InnoGaN输出特性曲线

导通电阻 $R_{DS(on)}$ 同时受到 I_D 和 V_{GS} 的影响。 V_{GS} 在阈值电压附近时，沟道未充分开通，对于不同的 I_D ， $R_{DS(on)}$ 存在明显差异。对于650V InnoGaN，当 V_{GS} 达到约5.5V时，沟道充分开通， $R_{DS(on)}$ 下降并且对不同的 I_D 趋于一致。为了获得理想的通流能力与较小的 $R_{DS(on)}$ ，应该在允许范围内提高 V_{GS} 的电平。对于650V InnoGaN器件，推荐使用5.7V~6.3V电平驱动。对于150V以下InnoGaN器件，推荐使用4.7V~5.3V电平驱动。

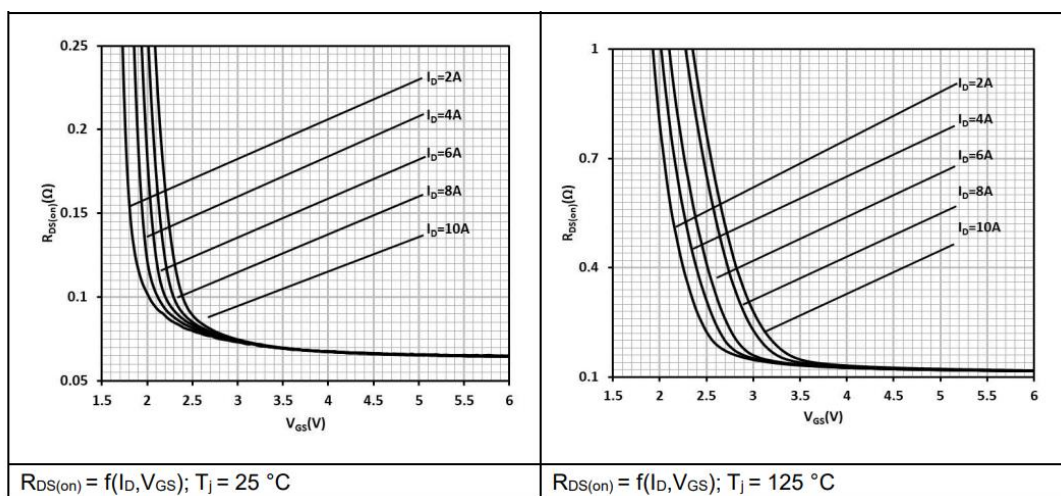


图 6 InnoGaN导通电阻变化曲线

4.4 反向导通特性

Si MOSFET依靠体二极管实现反向导通。二极管在正向导通到反向截止的过程中，由于电荷储存效应，会流过反向电流，称为二极管的反向恢复。这个过程会带来额外的损耗和噪声，妨碍电路的效率提升和EMI设计。GaN HEMT不存在体二极管，依靠自身沟道实现反向导通，因此避免了反向恢复带来的问题。

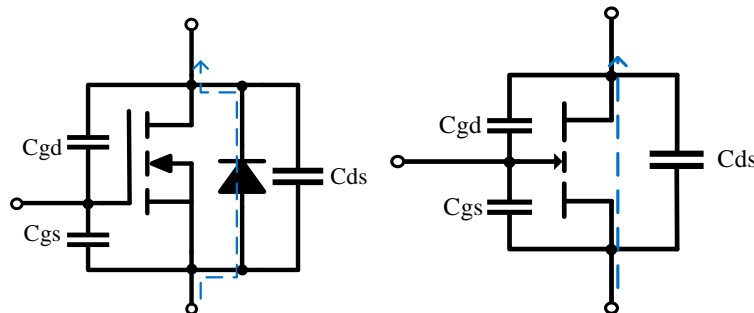


图 7 Si MOSFET与GaN HEMT反向导通路径对比

对于GaN HEMT而言，当 $V_{gs} > V_{th}$ 时，2DEG恢复，器件正向导通。在器件内部，S极与D极的结构基本对称。当 V_{gd} 大于G、D端的阈值电压时，2DEG也会恢复，器件也能导通。G、D端的阈值电压以 $V_{th_{gd}}$ 来表示， $V_{th_{gd}} \approx V_{th}$ 。

器件关断时， $V_{gs} = 0$ 。外部电流通过 C_{ds} 建立电压 V_{sd} 。当 $V_{sd} = V_{gd} > V_{th_{gd}}$ 时，器件反向导通，导通压降 $V_{sd} = V_{th_{gd}} + I_d \cdot R_{dson}$ 。若器件使用负压关断，即 $V_{gs} < 0$ ，则 $V_{gd} = V_{gs} + V_{sd}$ ，同样当 $V_{gd} > V_{th_{gd}}$ 时反向导通，压降为 $V_{sd} = -V_{gs} + V_{th_{gd}} + I_d \cdot R_{dson}$ 。

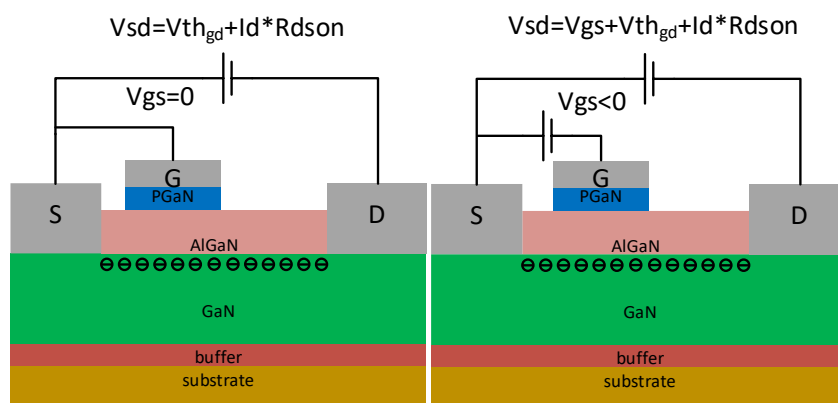


图 8 InnoGaN的反向导通原理

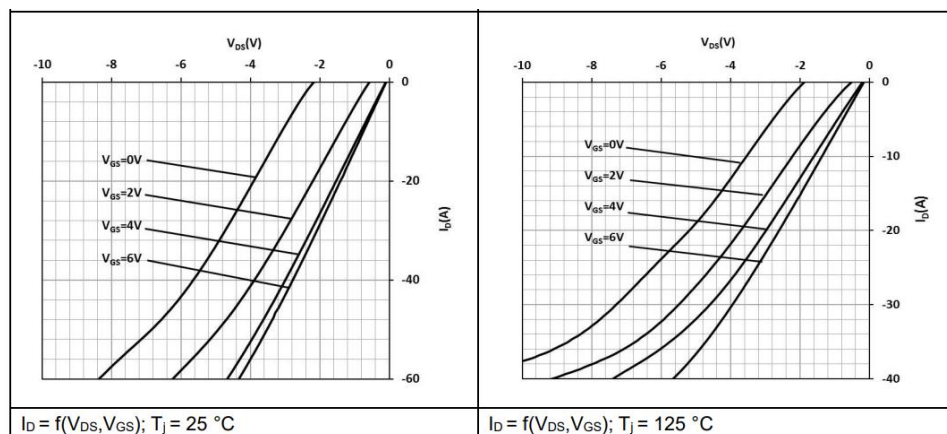


图 9 InnoGaN反向导通特性

GaN HEMT反向导通期间的损耗需要从导通压降和死区时间两方面来说明。一方面 GaN HEMT的反向压降 V_{sd} 比Si MOSFET的体二极管压升高，但另一方面GaN HEMT的 $Co(tr)$ 仅为Si MOSFET的1/5，可以显著缩短死区时间。在一个LLC设计实例中，InnoGaN方案的死区时间仅为Si MOSFET的1/4，总体效率提升0.25-0.75%。

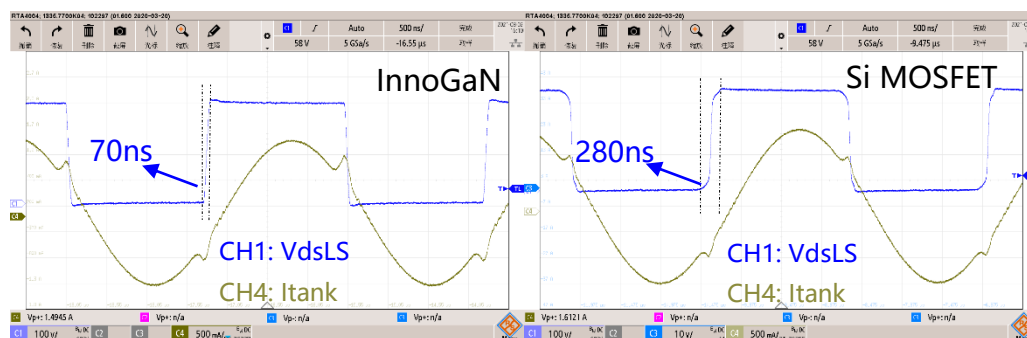


图 10 LLC电路波形对比

历史版本

日期	版本	备注	作者
2023/11/23	1.0	第一版	AE 团队



Note:

There is a dangerous voltage on the demo board, and exposure to high voltage may lead to safety problems such as injury or death.

Proper operating and safety procedures must be adhered to and used only for laboratory evaluation demonstrations and not directly to end-user equipment.



Reminder:

This product contains parts that are susceptible to electrostatic discharge (ESD). When using this product, be sure to follow antistatic procedures.



Disclaimer:

Innoscence reserves the right to make changes to the products or specifications described in this document at any time. All information in this document, including descriptions of product features and performance, is subject to change without notice. INNOIC ACCEPTS SURBIT ACCEPTS NO LIABILITY ARISING OUT OF THE USE OF ANY EQUIPMENT OR CIRCUIT DESCRIBED HEREIN. The performance specifications and operating parameters of the products described in this article are determined in a stand-alone state and are not guaranteed to be performed in the same manner when installed in the customer's product. Samples are not suitable for extreme environmental conditions. We make no representations or warranties, express or implied, as to the accuracy or completeness of the statements, technical information and advice contained herein and expressly disclaim any liability for any direct