Esercizio 1

Descrivere il ruolo del **registro istruzione** e del **registro indirizzo** nell'architettura di processore. Quali registri di **Mic2** rivestono le funzioni di registro istruzione e di registro indirizzo?

Il registro istruzione (IR) è un registro dedicato del processore, presente in tutte le architetture, e memorizza tutta o parte dell'istruzione macchina in corso di elaborazione. Il registro indirizzo, anche esso presente in tutte le architetture di processore, contiene l'indirizzo della memoria-istruzioni dove risiede la successiva istruzione macchina da prelevare ed eseguire. In Mic2 ci sono due registri istruzione MBR1 e MBR2, il registro indirizzo invece è il PC.

Esercizio 2

Si consideri il seguente frammento di codice assemblativo IJVM dove le clausole .constants e .end_constants delimitano il pool delle costanti del programma. Scrivere nel riquadro lasciato vuoto il valore macchina del simbolo method, assumendo che il frammento sia allocato in memoria istruzioni a partire dal byte numero 400 e che il pool delle costanti sia allocato a partire dalla parola numero 1080?

#CONSTANT POOL

```
.constants
```

```
k 0xFA42E032
method 0x000A31F0
length 0x0804AF07
```

.end constants

```
#IJVM CODE
iload i
iload j
invokevirtual method
```

0x0001

istore a

Esercizio 3

Il formato è composto da un campo di codice operativo di 8 bit e da un campo operando di 16 bit.

Esercizio 4

Rispettando l'ordine di lettura e l'associatività classica delle operazioni aritmetiche scrivere in linguaggio assemblativo IJVM le istruzioni per svolgere il seguente calcolo: (a+k) -3+i+j*k, dove a, i, j e k sono variabili di programma. Si assuma che il set IJVM disponga delle seguenti istruzioni aritmetiche: IADD, ISUB, IMUL per svolgere rispettivamente la somma, la sottrazione e la moltiplicazione tra valori interi.

```
iload a; iload k; iadd; bipush -3; iadd; iload i; iadd; iload j;
iload k; imul; iadd
```

Esercizio 5

Riscrivere la seguente sequenza di micro-istruzioni inserendo degli stalli nel data-path (bubble) al fine di risolvere eventuali conflitti nell'architettura pipeline Mic3.

```
m1: Z=TOS; if(Z) goto m4
m2: PC = H = H + LV; fetch
```

è stato considerato corretto anche l'inserimento di tre nop tra m2 e m3, qualora lo studente si fosse focalizzato sulla latenza della memoria istruzioni. In realtà gli hazard causati dalle letture in memoria istruzioni in presenza di una IFU non sono stati trattati nel corso e nemmeno il libro di testo li tratta. La soluzione sopra non riguarda quindi gli stalli della IFU assumendo che ci siano altri meccanismi hardware per risolverli. Il numero di bubble inseriti tra m2 e m3 il minimo essenziale affinché siano risolti i conflitti tra le micro-istruzioni anche qualora la IFU fornisse immediatamente in MBR1 e MBR2 gli operandi.

Esercizio 6

Considerare la componente IFU di Mic2. Descrivere il ruolo dei registri MBR1 e MBR2. Descrivere inoltre le situazioni nelle quali si possono verificare degli stalli nel data-path di Mic2 dovuti al ritardo della IFU.

MBR1 ha Il ruolo di fornire al data-path gli operandi IJVM di 1 byte e gli opcode delle istruzioni macchina. MBR2 ha il ruolo di fornire al data-path gli operandi IJVM di 2 byte. *Per quando riguarda le situazioni di stallo lo studente avrebbe dovuto descrivere cosa succede in caso di salti nel programma IJVM*.

Esercizio 7

Cosa è una porta nella tecnica di I/O denominata port-mapped?

	, , , , , , , , , , , , , , , , , , , ,
	un indirizzo della memoria RAM riservato alla comunicazione con un dispositivo di I/O, quale una tastiera o un display a caratteri;
	un valore nel campo di una istruzione macchina in o out col quale l'istruzione accede ad una risorsa di un dispositivo di I/O;
	un indirizzo logico appartenente ad uno spazio di indirizzi di memorizzazione dedicati alle risorse dei dispositivi di I/O;
	un campo dell'unità DMA necessario al dispositivo per avviare il trasferimento dei dati;
	un valore usato dalle istruzioni ISA per indicare una porta fisica del computer (quale una porta USB, seriale o thunderbolt) sulla quale avviare il trasferimento dati.
Ne	e rcizio 8 Il'indirizzamento della memoria indiretto a registro cosa contiene il registro indicato nel campo Il'istruzione?
	il valore dell'operando □ un indirizzo di memoria □ il nome di un registro □ un offset da mmare ad un valore base al fine di formare l'indirizzo dell'operando
Ese	ercizio 9
Со	sa contiene la ROM dell'unità di accodamento di Mic4?

□ le micro-operazioni pendenti in attesa di lancio; □ i campi necessari per la decodifica delle istruzioni IJVM; □ i percorsi di esecuzione in micro-operazioni; □ le micro-operazioni pendenti in attesa

di lancio; \square le micro-operazioni delle istruzioni IJVM già decodificate; \square le indicazioni per gestire gli stalli dovuti a conflitti nella pipeline.			
Se Lo	Mic-4 può essere soggetta a stalli? SI NO Se si è risposto SI allora dire in quali situazioni in Mic4 possono verificarsi degli stalli. Lo studente avrebbe dovuto descrivere principalmente gli stalli tra l'unità di accodamento e l'unità di decodifica che si verificano in seguito al rilevamento da parte della prima unità di una micro-operazione di salto.		
Esercizio 10			
Considerare un sistema di Memoria Virtuale basato sulla tecnica della paginazione:			
	la sua implementazione è un compito del Sistema Operativo;		
	il programmatore deve occuparsi manualmente del trasferimento delle pagine di uso frequente in memoria RAM;		
	il programma è suddiviso in porzioni, gli overlay; questi risiedono su disco;		
	un programma è composto da pagine;		
	la RAM è suddivisa in pagine;		
	il programma è suddiviso in page-frame		
	una pagina di programma può essere contenuta in più page-frame;		
	la tecnica della paginazione non distingue tra dati e testo di un programma;		
	nella tabella delle pagine alcune informazioni specificano se una pagina contiene testo o dati.		

La risposta tre non è considerata corretta perché la tecnica che usa gli overlay indica una precisa infrastruttura per l'implementazione della memoria virtuale che si distingue dalla tecnica di paginazione.