

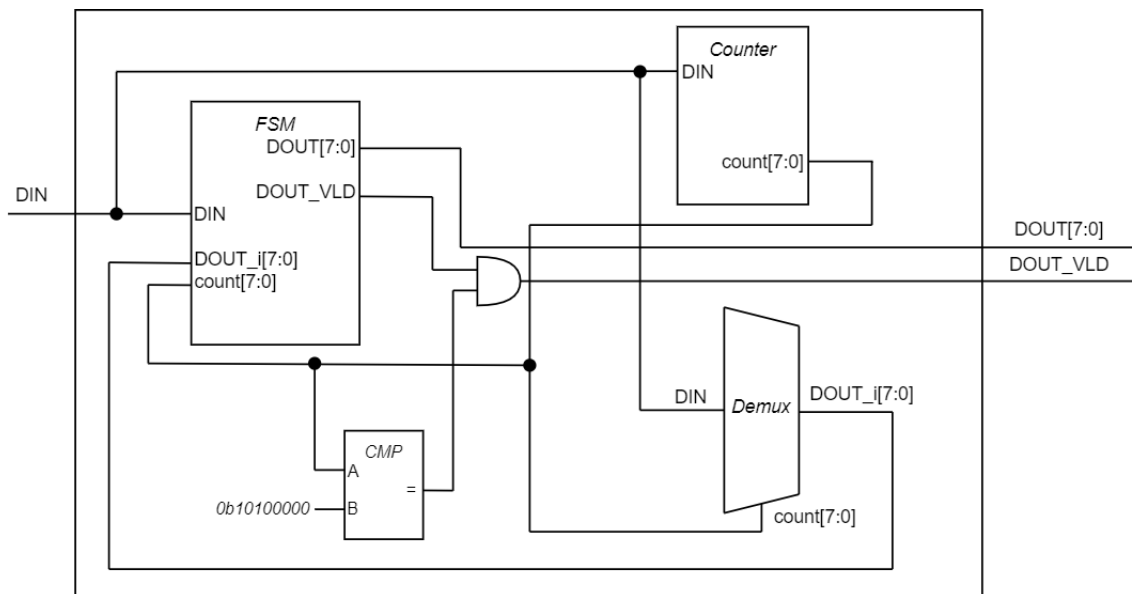
Projekt

## UART - přijímací část

INC - Návrh číslicových systémů

2020/2021

# 1 Architektura navrženého obvodu



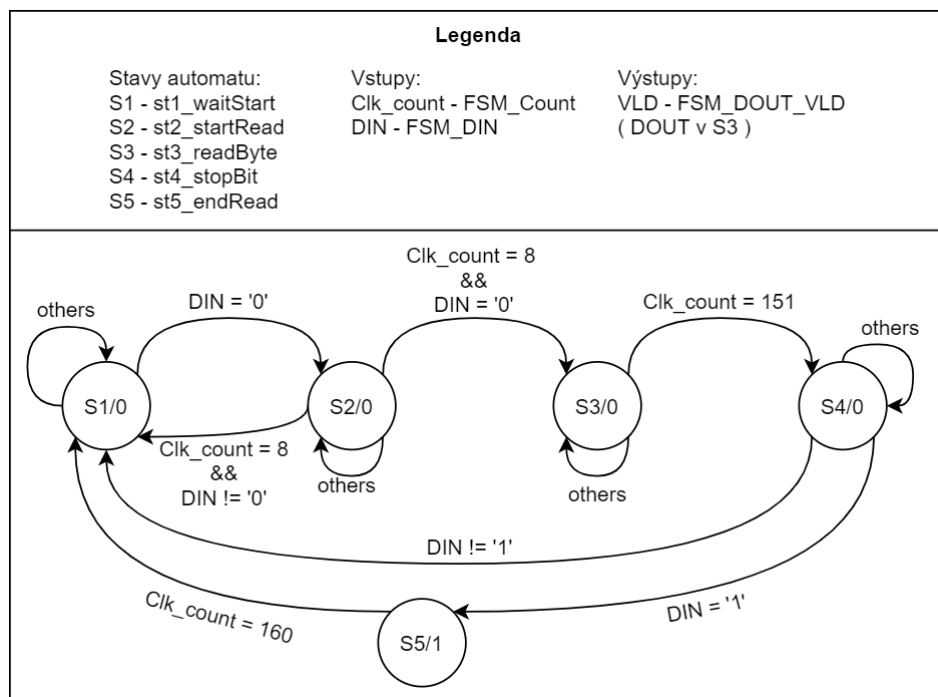
Obr. 1: Schéma obvodu

## 1.1 Popis funkce

Obvod využívá stavového automatu, který mění stavy na základě hodnoty čítače a DIN. Jakmile čítač bude mít hodnotu:

- násobku  $16 + 8$  (24, 40, 56...) - příslušný bit DOUT je nastaven na hodnotu vstupu DIN.
- 160 - DOUT\_VLD je nastaven do log. 1 na 1 clk

## 2 Návrh automatu (Finite State Machine)



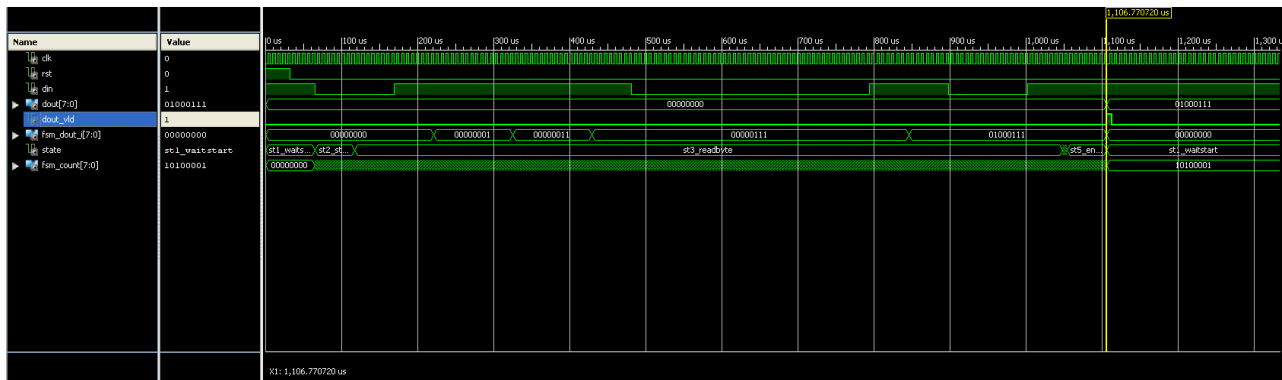
Obr. 2: Schéma automatu

### 2.1 Popis funkce

Stavový automat přechází mezi stavy na základě hodnot DIN a Clk\_count. Jakmile klesne hodnota DIN na log.0, tak přechází do stavu S2 a zároveň začne počítat čítač - Clk\_count.

Po 8 clk periodách se přečte hodnota DIN (start bit) a pokud je log.0, tak přechází do stavu S3. Ve stavu S3 se přečte přenesené slovo (1 bit každých 16 clk cyklů) a následně přechází do stavu S4, kde proběhne kontrola stop bitu. Pokud vše proběhlo v pořádku, tak ve stavu S5 je nastaveno DOUT\_VLD do log.1 na 1 clk periodu a následně přechází zpět do stavu S1, kde čeká na přenos dalšího slova.

### 3 Simulace



Obr. 3: Snímek simulace při přenosu 1 slova