



BLG 322E – Computer Architecture

Assignment 3

Due Date: 19.04.2017, **Wednesday**, 16.30.

QUESTION:

A CPU with 8-bit data bus, has two Interrupt Request inputs (**IRQ1**, **IRQ2**) and only one Interrupt Acknowledgement output (**INTA**). All signals are active at “1”.

If the CPU receives a request from IRQ1, it works with vectored interrupts and reads the interrupt vector number after the acknowledgement (**INTA**=1) of the interrupt when its Data acknowledgement input (**DACK**) is “1”.

If the request comes from IRQ2, the CPU does not read a vector number and works in autovectored mode. There is not an Interrupt acknowledge output related to IRQ2.

IRQ1 has higher priority than the IRQ2.

In this system there are four interrupt sources (A1, B1, B2, C1) of three different types (A, B, C).

- **Type A:** This device (A1) has an Interrupt Request output (**IRQ**), an Interrupt Acknowledgement input (**INTA**), and 8-bit vector number output (**VN**). 10 ns after the interrupt has been acknowledged (**INTA**=1) the device outputs its vector number at the **VN** and removes its request (**IRQ**=0).
- **Type B:** These devices (B1, B2) have an Interrupt Request output (**IRQ**). They don't have an interrupt acknowledge input and a vector number output.
- **Type C:** This device (C1) has an Interrupt Request output (**IRQ**) and an Interrupt Acknowledgement input (**INTA**). They don't have a vector number output.

A1 and C1 are connected over a serial priority controller (daisy chain) to the CPU. Priority (precedence) order of the devices is $A1 > C1 > B1 > B2$.

- a) Design and draw the system with the CPU, 4 devices (A1, B1, B2, C1) and the necessary circuitry. You have to decide how and to which input (IRQ1 or IRQ2) of the CPU should be the interrupt sources connected. First, show the links of the daisy chain as a box. Then design and draw the internal structure of one link (stage) of the daisy chain using logical gates.
- b) How does the CPU determine the start address of the interrupt service routine to be run if the interrupt source is a device of type A, of type B or of type C?
- c) Assume that the devices C1 and B1 assert their interrupt requests at the same time. Show step by step all the signals that are sent in the system until the requests of both devices has been fulfilled.

Submission: You should type your name and student ID at the top of the paper and sign it. You must put your homework into submission box inside the faculty secretariat before the due date.

Late submissions are not accepted.

Assignments have to be made individually. If any plagiarism issue is detected, disciplinary regulations of the university are applied.

Note: If you have a problem about the homework, you may make contact with the responsible research assistant of the assignment (muluyagmur@itu.edu.tr).



BLG 322 – Bilgisayar Mimarisi Ödev 3

Teslim Tarihi: 19.04.2017, **Çarşamba**, 16.30

SORU:

Veri yolu 8 bit olan bir MiB'in iki adet Kesme İsteği girişi (**IRQ1**, **IRQ2**) ve sadece bir adet Kesme Kabul çıkışı (**INTA**) bulunmaktadır. Tüm işaretler "1"de etkindir.

Eğer IRQ1 girişinden kesme isteği gelirse MiB vektörlü yöntemle göre çalışmakta ve kesme isteğini kabul ettikten sonra (INTA=1) Veri Kabul girişi (**DACK**) "1" olduğunda vektör numarasını okumaktadır.

Eğer kesme isteği IRQ2 girişinden gelirse MiB vektör numarası okumamakta, otovektörlü yöntemle göre çalışmaktadır. MiB'de IRQ2 girişine ilişkin bir Kesme Kabul çıkışı bulunmamaktadır.

IRQ1 girişinden gelen isteklerin önceliği IRQ2'den gelenlerden daha yüksektir.

Bu sistemde üç farklı tipte (A, B, C) dört adet kesme kaynağı (A1, B1, B2, C1) bulunmaktadır.

- **Tip A:** Bu cihazların (A1) bir Kesme İsteği çıkışı (**IRQ**), bir Kesme Kabul girişi (**INTA**) ve 8-bitlik vektör numarası çıkışı (**VN**) bulunmaktadır. Kesme isteği kabul edildikten (**INTA=1**) 10 ns sonra cihaz vektör numarasını **VN** hatlarından çıkartır ve kesme isteğinden vazgeçer (**IRQ=0**).
- **Tip B:** Bu cihazların (B1, B2) bir Kesme İsteği çıkışı (**IRQ**) bulunur. Bu cihazlarda Kesme kabul girişi ve vektör numarası çıkışı bulunmaz.
- **Tip C:** Bu cihazların (C1) bir Kesme İsteği çıkışı (**IRQ**) ve bir Kesme Kabul girişi (**INTA**) bulunur. Bu cihazların vektör numarası çıkışları bulunmaz.

A1 ve C1 cihazları MiB'e bir seri kesme öncelik devresi (papatya zinciri "daisy chain") üzerinden bağlanmıştır. Cihazların öncelik sırası $A1 > C1 > B1 > B2$ şeklindedir.

- a) Bir MiB, 4 cihaz (A1, B1, B2, C1) ve gerekli sayısal devrelerden oluşan sistemi tasarlayarak çiziniz. Kesme kaynaklarının MiB'in hangi kesme isteği girişlerine (IRQ1 veya IRQ2) nasıl bağlanacağına karar vermeniz gereklidir. Önce papatya zincirinin halkalarını sadece blok şeklinde gösteriniz. Daha sonra papatya zincirinin bir halkasının iç yapısını lojik kapılar kullanarak tasarlayıp çiziniz.
- b) MiB bu sistemde kesme hizmet programının başlangıç adresini nasıl belirler? Kesme kaynağının Tip **A**, Tip **B** ve Tip **C** olması durumuna göre yanıtlayınız.
- c) Eğer C1 ve B1 cihazları aynı anda kesme isteğinde bulunursa her iki kesme isteği karşılanıncaya kadar bu sistemde iletilen işaretleri adım adım yazınız.

Ödevin Teslimi: Adınızı ve öğrenci numaranızı kağıdın üst kısmına yazıp imzalamalısınız. Ödevinizi teslim tarihinden önce fakülte sekreterliğindeki kutuya atmalısınız.

Geç teslim edilen ödevler kabul edilmeyecektir.

Ödevler tek kişiliktir. Kopya belirlenmesi durumunda kopyaya karışan tüm öğrenciler hakkında üniversitenin yönetmelikleri uyarınca disiplin işlemi uygulanır.

Not: Ödev hakkında bir sorunuz varsa ilgili ders yardımcısı ile iletişime geçebilirsiniz (muluyagmur@itu.edu.tr).