

2019春 《電子技術A》

數字电路复习纲要

jsy

数字电路复习纲要

一、数制与逻辑代数

二、门电路和组合逻辑电路

三、触发器与时序逻辑电路

四、555集成定时器及应用

五、A/D与D/A转换

一、数制与逻辑代数

（一）数制

2、8、16、2-10（BCD）进制及其编码；

（二）逻辑代数

基本逻辑关系：与、或、非；

常用逻辑关系：与非、或非、异或、同或；

逻辑代数的基本定律（特别：吸收律、摩根定律）；

逻辑代数基本运算法则（代入、反演、对偶）；

逻辑函数——逻辑函数的表示方法：真值表、逻辑表达式、逻辑图、卡诺图；

不同表示法之间的相互转换（最小项的概念、卡诺图的画法）；

逻辑函数的化简方法：公式法、卡诺图法（特别：“画圈”原则）；



二、门电路和组合逻辑电路

(一) 门电路

基本门电路：与、或、非、与非、或非、与或非、异或门；

TTL 与非门：基本工作原理、电压传输特性、主要参数；

其它常用TTL 门：三态门、OC 门（符号与工作原理）；

不同系列逻辑门连接注意事项：电平兼容性、扇出系数是否超标；

(二) 组合逻辑电路

分析与设计的方法及步骤：

加法器（半加、全加）；

编码器（二进制、十进制、优先编码器）；

译码器（二进制、十进制、七段显示译码器、集成二进制译码器74LS139、

74LS138 功能及应用）；

多路数据选择器（74LS153 — 4 选1、**74LS151** — 8 选1 的功能及其应用）

数据分配器



三、触发器与时序逻辑电路

(一) 触发器

工作原理、符号、功能表

R-S 触发器 (基本R-S 触发器、同步R-S 触发器)

J-K 触发器 (边沿型)

D 触发器 (边沿型)

T 触发器 (无产品)

触发器逻辑功能转换

(二) 时序逻辑电路

寄存器

数据寄存器

移位寄存器

中规模集成寄存器74LS194

计数器

同步、异步

二进制、十进制、N 进制

加法、减法

中规模集成计数器74LS90 / 74LS161 应用

脉冲分配器 (移位寄存器型、计数器型) ;



四、555 集成定时器及应用

(一) 555 集成定时器工作原理

(二) 555 集成定时器应用

单稳态触发器（定时器、触发器）

多谐振荡器（方波脉冲发生器、报警器）

双稳态触发器（施密特触发器）



五、A/D 与 D/A 转换

(一) A/D 转换器

工作原理

主要参数与技术指标

(二) D/A 转换器

工作原理

主要参数与技术指标



2019.05.19