

## Лекции № 6.

До конца семестра остаются 5 лекций, и в ходе них нам необходимо рассмотреть материал, представленный в третьей части конспекта лекций [1]. Рассматривая аналоговую электронику, мы подошли, наконец, к интегральным схемам. Теперь можно сказать, что мы приступаем к рассмотрению основ схемотехники аналоговых интегральных схем (АИС). Общие сведения об АИС приведены в п. 6.1 [1], Ч. 3.

Темой данной лекции являются «Базовые ячейки АИС» (п. 6.2 [1], Ч. 3). Они представляют собой достаточно простые схемотехнические решения, которые часто используются в усилительных каскадах АИС для повышения их эффективности (проще для повышения коэффициента усиления мощности). Дело в том, что в силу особенностей конструкции биполярные транзисторы полупроводниковых интегральных схем (как эпитаксиально-планарные, так и изопланарные) имеют относительно невысокий статический коэффициент передачи тока базы  $\beta \approx 100$ . При таком значении  $\beta$  для получения необходимого усиления может потребоваться достаточно большое количество каскадов, что естественно заметно увеличивает площадь, занимаемую усилителем на подложке. Для уменьшения числа каскадов необходимо увеличивать эффективность каждого каскада, т.е. повышать коэффициент  $\beta$ .

Наиболее очевидным способом повышения  $\beta$  является использование так называемых составных транзисторов (п. 6.2.1 [1], Ч. 3). Полученная для схемы Дарлингтона формула  $\beta \approx \beta_1 \beta_2$  позволяет рассчитывать на коэффициент  $\beta$  составного транзистора порядка  $10^4$ . Однако из-за достаточно сильной зависимости  $\beta$  от величины тока эмиттера не удастся обеспечить работу обоих транзисторов в оптимальном режиме. В результате не удастся получить  $\beta$  составного транзистора больше двух-трех тысяч. Но, с учетом того, что коэффициент усиления мощности  $K_P$  пропорционален  $\beta^2$ , удастся получить  $K_P$  порядка  $10^6$ .

В АИС широко используются различные схемы генераторов стабильного тока (ГСТ) (п. 6.2.2 [1], Ч. 3). При этом они как правило используются не по прямому назначению (для стабилизации тока в нагрузке), а как элемент схемы с очень высоким дифференциальным сопротивлением, причем используются они чаще всего в качестве динамической нагрузки усилительных каскадов (п. 6.2.3 [1], Ч. 3). Использование каскадов с динамической нагрузкой позволяет еще на порядок повысить коэффициент усиления мощности.

Наконец, четвертая базовая ячейка АИС представляет собой схему сдвига потенциальных уровней (п. 6.2.4 [1], Ч. 3). Необходимость включения таких схем между каскадами обусловлена невозможностью

использования в полупроводниковых интегральных схемах разделительных конденсаторов из-за их большой площади. В результате высокий уровень потенциала, поступающий с выхода предыдущего каскада, необходимо понизить до необходимого уровня для подачи на вход последующего каскада. Эту задачу и выполняют схемы сдвига потенциальных уровней, которые реализуются чаще всего в виде нелинейных делителей напряжения.

Внимательно изучите предложенный материал с тем, чтобы в дальнейшем, изучая реальные схемы усилительных каскадов, вы могли бы безошибочно определить тот или иной тип базовой ячейки АИС и ее функциональное назначение.