

ЭЛЕКТРОНИКА

Контрольное индивидуальное задание

Контрольное задание состоит из трех задач и имеет 30 вариантов, различающихся исходными данными и условиями решаемых задач. **Номер варианта задания каждого студента соответствует его порядковому номеру в списке группы.**

Первая задача посвящена разработке топологии гибридной интегральной схемы на основе бескорпусного операционного усилителя. Условия задачи и методические указания к ее решению, а также рекомендуемая литература приведены ниже.

Контрольное задание должно быть аккуратно оформлено в тетради. Допускается оформление задания в виде «вордовского» файла на ПК.

ЗАДАЧА 1

Дано: На рис. 1 представлены схемы различных аналоговых устройств на основе операционного усилителя. Номер схемы и значения ее элементов, а также способ напыления тонких пленок приведены для каждого варианта в таблице исходных данных. Обозначение выводов и размеры бескорпусного операционного усилителя приведены на рис. 2.

Требуется: Разработать топологию тонкопленочной гибридной интегральной схемы, реализующей данное устройство на основе бескорпусного операционного усилителя, и нарисовать чертеж топологии в масштабе 10:1.

Методические указания

1. Изучить особенности конструкции тонкопленочных гибридных интегральных схем и основные способы напыления тонких пленок, используемые при их создании [1, п. 9.6 и п. 8.2.7]; [2, п. 6.1, 6.6]; [4, п.5.2, 5.4].

2. Нарисовать схему заданного аналогового устройства, привести обозначения выводов и размеры бескорпусного операционного усилителя.

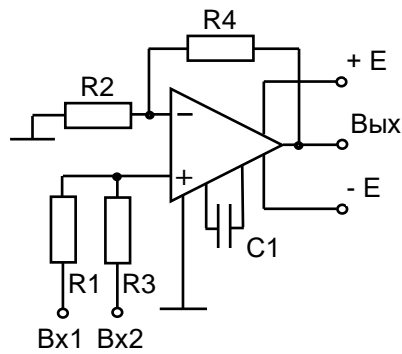
3. Разработка топологии гибридной интегральной схемы, т.е. схемы (плана) расположения всех элементов, соединительных проводников и контактных площадок на подложке включает два основных этапа.

На первом этапе для заданного способа напыления тонких пленок выбираются материалы для создания резистивных пленок и диэлектрической изоляции обкладок конденсаторов и производится расчет основных топологических параметров резисторов и конденсаторов. Определяются форма и размеры резисторов и конденсаторов, а также выбираются размеры подложки.

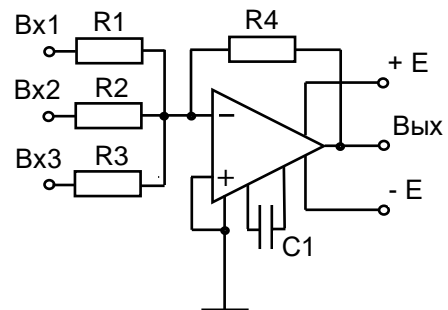
На втором этапе на подложке выбираются места для расположения пленочных элементов и операционного усилителя, места для контактных площадок под внешние выводы и под выводы операционного усилителя, выбирается конфигурация соединительных пленочных проводников, указываются соединения выводов операционного усилителя с контактными площадками.

Исходные данные к задаче 1

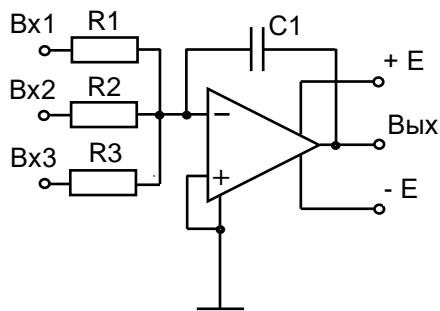
№ вар	№ схемы	Элементы схемы						Способ напыления
		<i>R1</i> кОм	<i>R2</i> кОм	<i>R3</i> кОм	<i>R4</i> кОм	<i>C1</i> пФ	<i>C2</i> пФ	
1	1	5	10	10	100	100	-	Катодное
2	2	10	20	30	200	100	-	Термическое
3	3	10	10	10	-	30 000	-	Катодное
4	4	10	20	20	100	20 000	-	Термическое
5	5	20	20	20	40	5 000	2 500	Катодное
6	6	20	40	20	40	5 000	5 000	Термическое
7	7	10	10	10	-	500	20 000	Катодное
8	8	10	100	20	-	10 000	-	Термическое
9	9	10	1	100	-	10 000	10 000	Катодное
10	10	2	10	50	-	30 000	-	Термическое
11	11	20	4	100	100	10 000	10 000	Катодное
12	12	10	10	1	1	100	-	Термическое
13	13	10	10	100	100	100	-	Катодное
14	14	10	100	-	-	50 000	50 000	Термическое
15	15	10	100	100	-	100	-	Катодное
16	1	5	10	10	100	100	-	Термическое
17	2	10	20	30	200	100	-	Катодное
18	3	10	10	10	-	30 000	-	Термическое
19	4	10	20	20	100	20 000	-	Катодное
20	5	20	20	20	40	5 000	2 500	Термическое
21	6	20	40	20	40	5 000	5 000	Катодное
22	7	10	10	10	-	500	20 000	Термическое
23	8	10	100	20	-	10 000	-	Катодное
24	9	10	1	100	-	10 000	10 000	Термическое
25	10	2	10	50	-	30 000	-	Катодное
26	11	20	4	100	100	10 000	10 000	Термическое
27	12	10	10	1	1	100	-	Катодное
28	13	10	10	100	100	100	-	Термическое
29	14	10	100	-	-	50 000	50 000	Катодное
30	15	10	100	100	-	100	-	Термическое



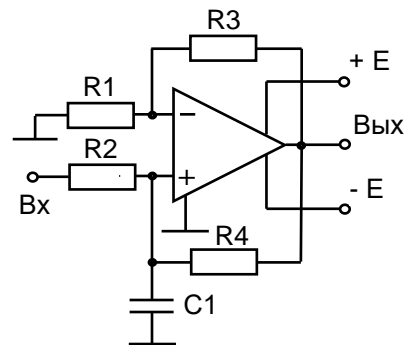
1. Неинвертирующий сумматор



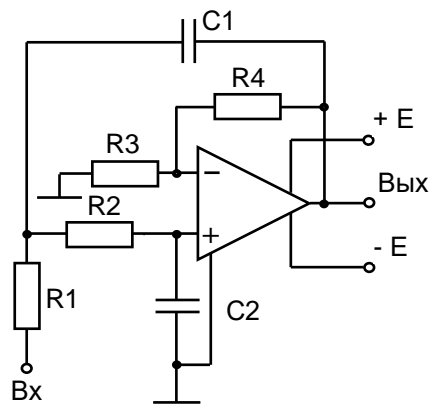
2. Инвертирующий сумматор



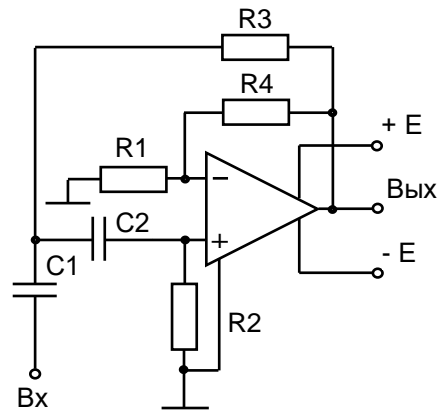
3. Суммирующий интегратор



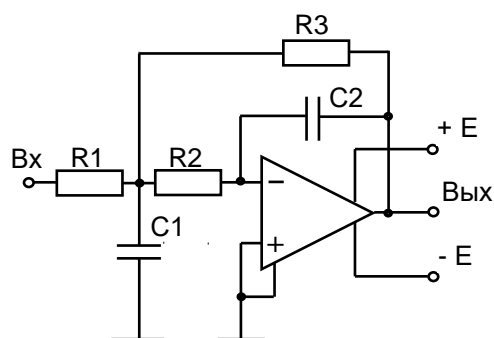
4. Неинвертирующий интегратор



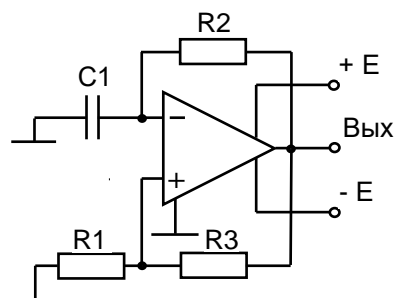
5. Неинвертирующий ФНЧ



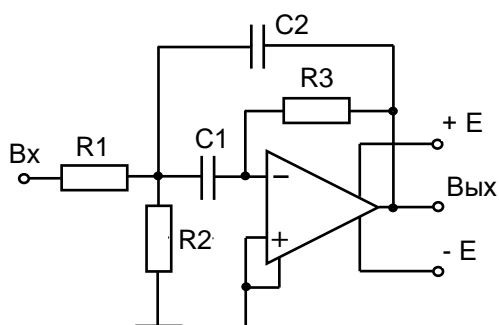
6. Неинвертирующий ФВЧ



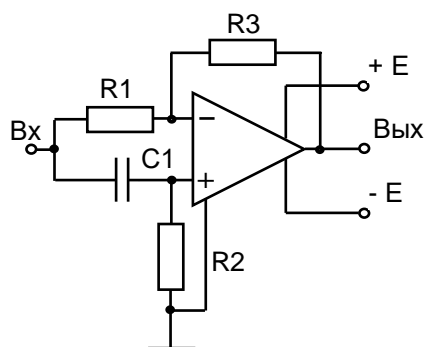
7. Инвертирующий ФНЧ



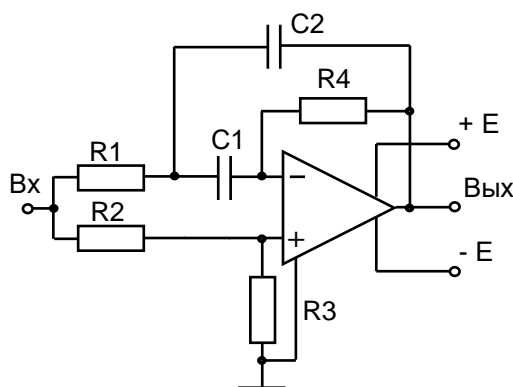
8. Генератор
прямоугольных импульсов



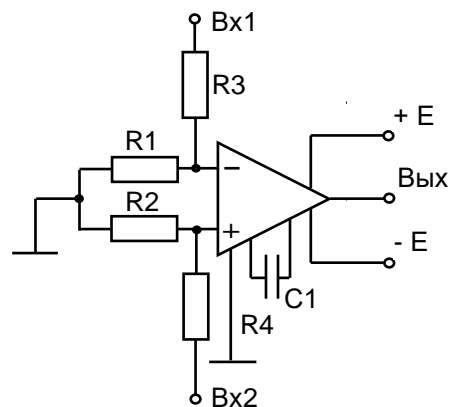
9. Инвертирующий
полосовой фильтр



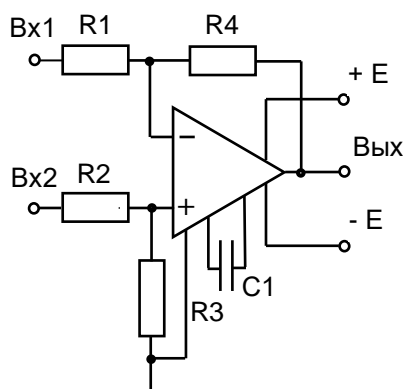
10. Фазовращатель



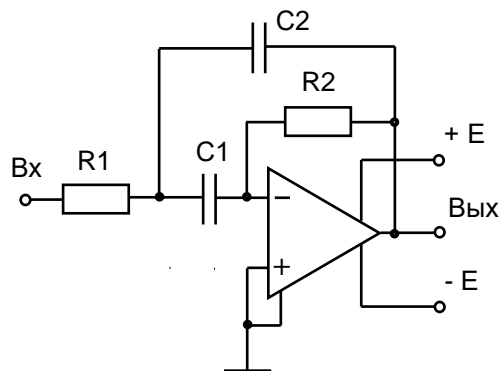
11. Режекторный фильтр



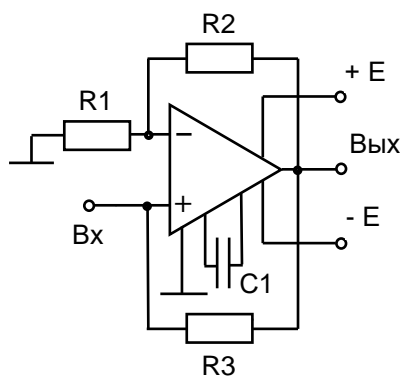
12. Компаратор напряжения



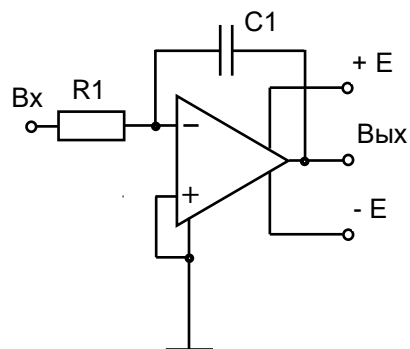
13. Дифференциальный усилитель



14. Избирательный RC-усилитель



15. Конвертор отрицательного сопротивления



16. Инвертирующий интегратор

Рис. 1. Схемы аналоговых устройств

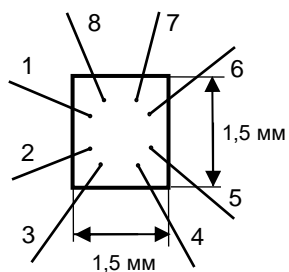
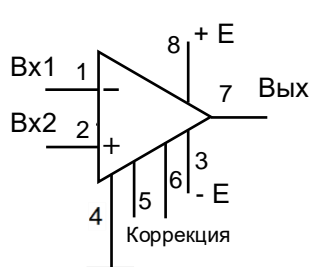


Рис. 2. Обозначения выводов и размеры бескорпусного операционного усилителя

4. При выборе материалов резистивной и диэлектрической пленок следует исходить из того, что для обеспечения максимальной степени интеграции резисторы и конденсаторы должны занимать на подложке минимальную площадь. Поэтому, чем выше сопротивления используемых в заданной схеме резисторов, тем большее удельное поверхностное сопротивление ρ_s должен иметь выбранный материал. Выбрав материал резистивной пленки и определив с помощью таблицы 1 его удельное сопротивление*, необходимо в соответствии с выражением [4, (5.2)] определить коэффициенты формы резисторов K_ϕ . При выборе материала следует также иметь в виду, что резисторы с $K_\phi < 0,1$ и $K_\phi > 50$ не используются.

Аналогичным образом следует выбрать материал диэлектрической пленки для изоляции обкладок конденсаторов и с помощью таблицы 2 определить его удельную емкость $C_0 = 0,0885 \varepsilon / d$ *. По формуле [4, (5.3)] необходимо определить площади перекрытия обкладок конденсаторов S .

5. Выбор формы резисторов зависит от коэффициента формы: при $K_\phi \leq 10$ резисторы имеют прямоугольную форму, при больших K_ϕ резисторы выполняются в форме меандра [4, рис. 5.1, 5.2]. При определении размеров резисторов следует исходить из минимально допустимой ширины резистивной пленки, равной $b_{\min} = 100$ мкм и определить длину резистора. В тех случаях, когда полученная длина резистора оказывается меньше минимально допустимой длины, равной $l_{\min} = 500$ мкм, следует задаваться минимальной длиной и определять ширину резистора.

Пленочные конденсаторы могут иметь как прямоугольную (квадратную) форму, так и более сложную форму, например, Г- или П-образную. Выбор формы диктуется удобством расположения элементов на подложке. При выборе размеров конденсатора следует учитывать, что нижняя обкладка конденсатора должна выступать за край верхней не менее чем на 200 мкм, а диэлектрическая пленка должна выступать за край нижней обкладки не менее чем на 100 мкм.

После того, как определены размеры всех пленочных элементов, необходимо вычислить суммарную площадь элементов схемы (включая площади операционного усилителя и контактных площадок) S_Σ и определить примерную площадь подложки $S_{\text{п}}$, полагая $S_{\text{п}} = (2...3)S_\Sigma$. С помощью таблицы 3 следует выбрать стандартную подложку, размеры которой соответствуют полученной площади $S_{\text{п}}$.

* В тех случаях, когда заданные в таблицах значения ρ_s и C_0 имеют определенный диапазон изменения, можно выбирать любое значение из этого диапазона, полагая, что данное значение обеспечивается необходимым выбором длительности процесса напыления и, соответственно, толщиной напыляемой пленки.

Материалы пленочных резисторов**Таблица 1**

Материал	Удельное сопротивление ρ_s , Ом / квадрат	Способ напыления
Нихром Сплав РС3001 Кермет	300 1 000...2 000 3 000...10 000	Термическое
Тантал Нитрид тантала Сплав РС3710	20...100 200 300...3 000	Катодное

Диэлектрики пленочных конденсаторов**Таблица 2**

Материал	Удельная емкость C_0 , пФ / см ²	Способ напыления
Моноксид кремния Моноксид германия	5 000...10 000 5 000...15 000	Термическое
Двуокись кремния Оксид тантала	20 000 50 000...100 000	Катодное

Размеры подложек гибридных интегральных схем**Таблица 3**

Длина, мм	10	12	16	20	24	30	48	60
Ширина, мм	8	10	10	16	20	24	30	48

6. При выборе расположения элементов на подложке и реализации соединений между элементами следует иметь в виду, что контактные площадки под внешние выводы схемы должны располагаться вдоль длинных сторон подложки не ближе 1 мм от ее края. Также не ближе 1 мм от края подложки должны располагаться все элементы схемы и пленочные соединительные проводники. Толщина пленочных проводников должна быть не менее 50 мкм, пересечение между ними не допускаются. Расстояние между пленочными элементами (включая проводники) должно быть не менее 200 мкм. Контактные площадки должны иметь размер не менее 400х400 мкм.

Навесные элементы (операционный усилитель) располагаются в специальных местах не ближе 500 мкм от пленочных элементов и 600 мкм от контактных площадок. Проволочные выводы навесных элементов, длина которых должна быть не менее 600 мкм и не более 5 мм, присоединяются к контактным площадкам. При этом допускается прохождение проволочных выводов над пленочными элементами и соединительными проводниками, а изгибы и пересечения проволочных выводов между собой не допускаются. К одной контактной площадке может быть присоединен только один вывод навесного элемента. Все электрические соединения пленочных и навесных элементов должны соответствовать заданной схеме аналогового устройства.

7. Изобразить на миллиметровке топологию разработанной гибридной интегральной схемы в масштабе 10:1 и обозначить элементы схемы, контактные площадки под внешние выводы и выводы операционного усилителя. Допускается изображение топологии с помощью графических редакторов на ПК.

8. Для примера на рис. 3 представлена топология гибридной интегральной схемы, реализующей на основе бескорпусного операционного усилителя инвертирующий интегратор (схема 16 на рис. 1).

ЛИТЕРАТУРА

1. Электронные, квантовые приборы и микроэлектроника: Учебное пособие для вузов / Под ред. Н.Д. Федорова. М.: Радио и связь, 2002.
2. Петров К.С. Радиоматериалы, радиокомпоненты и электроника: Учебное пособие. СПб: Питер, 2006.
3. Бочаров Е.И., Гогоберидзе Г.Б., Першин Ю.М., Петров К.С., Штагер А.П. Электронные твердотельные приборы и микроэлектроника: Конспект лекций / СПбГУТ. СПб, 2003. Ч.1.
4. Бочаров Е.И., Гогоберидзе Г.Б., Першин Ю.М., Петров К.С. Электронные твердотельные приборы и микроэлектроника: Конспект лекций / СПбГУТ. СПб, 2003. Ч.2.
5. Бочаров Е.И., Гогоберидзе Г.Б., Першин Ю.М., Петров К.С. Электронные твердотельные приборы и микроэлектроника: Конспект лекций / СПбГУТ. СПб, 2004. Ч.3.

