

告衆

姓名

使用班级: 网络空间安全学院 2019 级

班级

试题	一	二	三	四	五	总分
得分						

阮

[illegible]

- 密封线内不答题

- D、2MB

12. 中断允许触发器()。

- A. 表示外设是否提出了中断请求 B. CPU 是否响应了中断请求
C. 开放或者关闭可屏蔽硬中断 D. CPU 是否在进行中断处理

13. 若二进制数为 10010.01, 则相应的十进制数为()。

- A. 21.25 B. 21.05 C. 18.05 D. 18.25

14. 总线中的地址线的作用是()。

- A. 用于选择存储器单元或 I/O 设备接口的地址
B. 用于选择进行信息传输的设备
C. 用于选择存储器单元
D. 用于外设的寻址

15. 每访问一次 CRT 显示器的字符发生器, 获得()

- A. 一个字符的 ASCII 编码 B. 一个字符的横向一行点阵代码
C. 一个字符的全部点阵代码 D. 一个字符的纵向一列点阵代码

二、判断题(请将判断结果填于下面表格中, 每题 2 分, 共计 20 分)

1	2	3	4	5	6	7	8	9	10

- 程序计数器 PC 的位数决定了数据总线的宽带。
- 隐地址是指不出现在指令中的地址。
- DMA 是直接依靠硬件实现主存与 I/O 间的数据传送, 传送期间不需 CPU 程序干预。
- 一种编码体制中, 各组合代码间的不同位数称距离, 其最大距离为该编码的码距;
- $X=0.10110$, $Y=-0.1111$, 则 X/Y , 商为 1.010001, 余数为 -0.10001×2^{-5} 。

6. 在加法进位中, 本位和是指本位操作数加上低位进位所得的数。

7. MDR 在输出时, 可以输出到 DB 也可以输出到 ALB 的 A 选择器。

8. 主存之间的数据传送过程为 M(源) \rightarrow DB \rightarrow MDR \rightarrow DB \rightarrow M(目的)。

9. 是否是输入、输出设备, 判断方法主要是看数据的流向。

10. 计算机的三级存储体系分别是 Cache(高速缓存)、主存和辅存, 且存储速度依次变慢。

三、填空题(每空 1 分, 共计 10 分)

- 动态存储器的刷新方式有三种, 分别是_____、_____和异步刷新。
- 设有 7 位信息码 0110101, 则最低位增设奇校验位后的全部 8 位代码为_____。
- CPU 控制器分为_____、_____两种。
- 中断向量表是用来存放_____。
- 运算结果若超出机器数的表示范围, 称为_____。
- 分辨率为 1024×768 的显示器, 最大颜色深度为 256 色, 则其显存容量至少为_____KB。
- 假设有一个带符号的二进制数原码为 X, 若其补码表示为 11101, 则 X 的反码是_____。
- 8 位整数补码的取值范围是_____。

四、计算题(每题 5 分, 共 20 分)

- 计算机存储系统按字节编址, 其中 Cache 可以分成 16 块, 每块的大小固定为 128 字节。在主存和 Cache 之间采用 8 路组相联(每组 8 块)映射方式, 主存的第 608 号单元对应的组号和块标记分别是什么? 写出计算过程。

2. 某双面磁盘, 5 个盘片, 每面有 300 道, 内层磁道周长为 50mm, 内道每 0.5mm 划分为 1 个扇区 (50B), 内层位密度 1200b/mm, 转速 3000r/m;

(1) 该磁盘存储容量是多少? (非格式化和格式化)

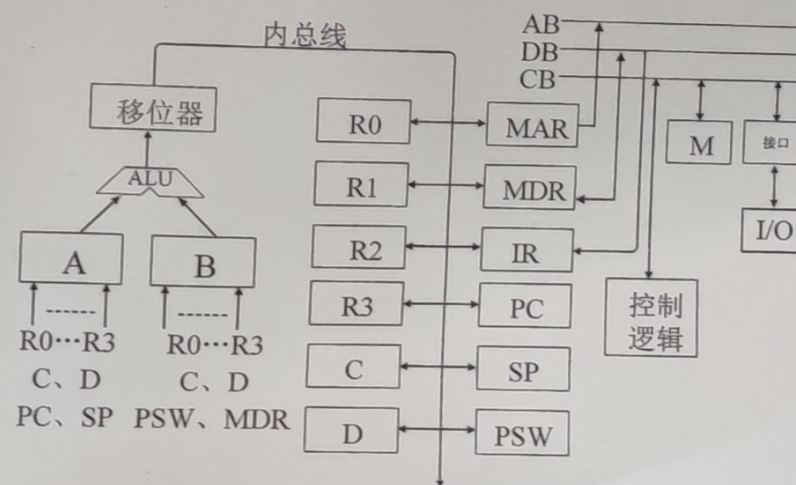
(2) 磁盘的数据带宽是多少?

3. 欲写入 8 位有效信息 01101101, 试将它编为海明校验码 (分组采用偶校验), 并解释说明其编码方法。

4. 假设某程序由 200 个指令组成, 平均 CPI 为 16 (即平均每条指令所需的时钟周期为 16), CPU 通过执行该程序实现数据输出, 每次可并行输出 4KB 的数据, 若 CPU 主频为 32MHz, 求 IO 的带宽。

五、综合题 (第 1 题 10 分, 第 2 题 10 分, 共 20 分)

1、如图所示为模型机 CPU 的数据通路结构图。请利用该图所涉及的知识完成如下各题。(10 分)



学号

姓名

班级

院

题
答
不
内
线
封
密

(1) 若要将 M 的某个存储单元的数据, 传送到 R 的一个存储单元中, 请写出各个部件之间完整的详细传送路径。(2 分)

(2) 写出 AND -(R0), R1 指令流程 (4 分)

(3) 写出下列寄存器的功能: PC, IR, MAR, MDR (4 分)

2、某半导体存储器, 按字节编址。其中, 0000H~ 07FFH 为 ROM 区, 选用 EPROM 芯片 (2KB/片); 0800H~13FFH 为 RAM 区, 选用 RAM 芯片 (2KB/片和 1KB/片)。地址总线 A15~A0 (低)。

(1) 给出地址分配和片选逻辑。(5 分)

(2) 画出该存储器逻辑框图 (各芯片信号线的连接及片选逻辑电路, 片选低电平有效)。(5 分)