دستور کار دوازدهم آزمایشگاه ریزپردازنده و زبان اسمبلی امیرحسین ادواری 98243020 – زهرا حیدری 98243020

بخش تحليلي

-1

(Ĩ

صفحه بندی یا paging حافظه یک روش مدیریت حافظه است که با فریم بندی رم حافظه مورد نیاز برنامه ها ذیل واحدهای تقسیم ناپذیری به نام page تخصیص داده میشود. با این حساب به طور کلی برنامه ها برای دسترسی به حافظه شماره page مورد نظر و نیز offset آنرا می دهند. توسط یک روال ترجمه (که معمولا واحد سخت افزاری خاص خود را دارد (mmu)) آدرس خطی (آدرسی که توسط برنامه تولید می شود) به آدرس اهرس اورس افظه ایک می شود.

ر ل

- Directory :ورودی Directory صفحه
 - Page table : ورودی جدول صفحه
 - Offset : آدرس Offset صفحه حافظه

31	52	2	12	=	0
	Directory	Page table		Offset	

(پ

Feature	Paging	Segmentation
Size	4K bytes	Any size
Levels of privilege	2	4
Base address	4K-byte aligned	Any address
Dirty bit	Yes	No
Access bit	Yes	Yes
Present bit	Yes	Yes
Read/write protection	Yes	Yes

- صفحه بندی: از سایز 4k بایتی استفاده می شود برای paging و 2 سطح دسترسی دارد. dirty bit دارد که نشان می دهد آن بلاک modify شده یا خیر. آدرس هایش مضربی از 4 هستند. بیش آدرس دارند.
- قطعه بندی : می تواند هر سایزی داشته باشد . دارای 4 سطح دسترسی می باشد . آدرس بیس نمی خواهد یعنی آدرس هایش می تواند هر شکلی باشند . dirty bit هم ندارد. هر دو present و protection و bit bit دارند و قابلیت

(2

(Ĩ

memory segment در ثبات قطعه اطلاعات مربوط به مکانDescriptor segment , طول و سطح دسترسی هارا مشخص می کند . در واقع دو بخش segment و Base و Base

31									BYTE ADDR
SEGMENT BASE 150		SEGMENT LIMIT 150						0	
BASE 312	24 G D 0 AVL LIMIT 1916	Р	DPL	S	TYPE	Α	BASE 231	16	+4
BASE LIMIT	Base Address of the segment The length of the segment								
P DPL	Present Bit 1 = Present 0 = Not Present								
S	Descriptor Privilege Level 0 - 3 Segment Descriptor 0 = System Descriptor 1 = Code or Data Segment Descriptor								
TYPE	Type of Segment (3 bits: X, E, R/W)								
A	Accessed Bit								
G	Granularity Bit 1 = Segment length is page granular 0 = Segment length is byte granular								
D	Default Operation Size (code segment descriptors only) 1 = 32-bit segment 0 = 16-bit segment								
0	Bit must be zero for compatibility with future processors								
AVL	Available field for user or OS								
Note:	In a maximum-size segment (i.e., a segment with G=1 and segment limit 190 = FFFFFH), the lowest 12 bits of the segment base should be zero (i.e., segment base 11000 = 000H).					est			

- پایه (base) : آدرس پایه ی
 - segment : طول Limit -
- G: بیت granularity: اگر 1 باشد طول segment به صورت G: پیت granularity است (4 گیگابایت در مراحل 4k)

اگر 0 باشد طول segment به صورت

- P: بیت حضور اگر P باشد حاضر اگر P باشد عدم حضور
 - DPL : سطح امتياز
- S: T : اگر SEGMENT : اگر SEGMENT : اگر SEGMENT . SEGMENT . اگر SEGMENT
 - A: بیت دسترسی
 - D : اندازه عملیات پیش فرض

(ب

در جریان تکامل پردازنده شکاف پهنای باند حافظه ایجاد می شود که به این معنی است که حافظه سریع یا کافی را ندارد . برای حل این چالش باید با اجرای مناسب کانال های حافظه بیشتری پیاده سازی کرد و نصب ظرفیت بالاتر ram و ram با سرعت بیشتر می باشد . بنا بر این سرورها باید وارد عمل شوند تا ram در Server Memory Subsystem های بیشتری با Server Memory Subsystem در یهنای باند وجود داشته باشد .

(3

تفاوت ها: دستورات SSE از آرایه REGISTER جداگانه برای عملیات روی داده استفاده می کنند .دستور های MMX رجیستر های مشترک دارند . دستورهای single instruction Multiple Data SMID دستورهایی هستند که هر کدام روی چند دیتا operate می کنند .

SSE و MMX دو نوع از دستورات SIMD هستند . در حالی که MMX با SSE و INTEGER و SSE با Float کار می کند .

شباهت ها : هر دوی این فناوری ها برا عملیات های ریاضی خاص مثل کار با ماتریکس ها پیاده سازی شده اند . در هر دوی این تکنولوژی ها ، کارایی واحد FPUبه صورت قابل ملاحضه ای کاهش می یابد . هر دوی این سیستم های ، به سیستم های این سیستم های این سیستم های SIMD معروف هستند .