

Instituição: Instituto Federal de Educação, Ciência e Tecnologia - Paraíba (IFPB).

Disciplina: Microprocessadores e microcontroladores.

Professor: Fagner de Araujo Pereira.

Aluno (a): _____

Exercício avaliativo 2 (Peso 30 pontos)

1. Quais as diferenças entre microprocessadores e microcontroladores?

O microcontrolador é um circuito integrado programável que contém todos os componentes de um computador (CPU, memória, portas de entrada e saída, conversores A/D e D/A, etc).

Por outro lado, um microprocessador, mesmo sendo considerado uma poderosa máquina de computação, não é capaz, por si só, de se comunicar com o ambiente externo, sendo necessária a adição de circuitos especiais, chamados periféricos, tais como sistema de entrada e saída de dados, vias de comunicação e memória externa, apenas para citar alguns exemplos.

2. Microprocessadores com uma arquitetura ARM, em geral, necessitam de menos transistores do que microprocessadores CISC, como os da arquitetura x86, comumente encontrada em computadores pessoais. Explique como essa característica impacta positivamente na eficiência energética de dispositivos que se utilizam dessa arquitetura.

Menos transistores significa menos componentes para alimentar, o que reflete na redução do consumo de energia, aumentando a eficiência energética.

3. Explique porque o sistema de gerenciamento de interrupções da arquitetura ARM é do tipo preemptivo.

Porque o sistema pode interromper o atendimento de uma interrupção em execução com o objetivo de atender outra interrupção com maior prioridade que a primeira, retornando ao atendimento em seguida.

4. Explique porque o conjunto de instruções ARM difere da definição pura de uma máquina RISC.

O conjunto apresenta tempo de execução de ciclo variável para determinadas instruções, possui um deslocador de bits em linha (Barrel Shifter), levando a instruções mais complexas, possui um conjunto de instruções que permite que o núcleo ARM execute instruções de 16 ou 32 bits de comprimento com execução condicional de instruções (uma instrução é executada apenas quando uma condição específica é atendida), além de ter instruções aprimoradas como instruções de processamento digital de sinais, que suportam operações de saturação e multiplicações rápidas de 16×16 bits.

5. Qual a finalidade do Barrel Shifter na arquitetura ARM?

Processar (deslocando bits) previamente um dos registradores de entrada antes de ser utilizado por uma instrução. Isso expande a capacidade de muitas instruções para melhorar o desempenho do núcleo e a densidade do código.

6. Quais os perfis de processadores que compõem a família ARM Cortex?

A, M e R

7. Quais as principais características dos núcleos Cortex-M3/M4?

- Projeto de pipeline de três estágios;
- Arquitetura Harvard com espaço de memória unificado;
- Endereçamento de 32 bits, suportando 4 GB de espaço em memória;
- Interfaces de barramento no chip baseadas na tecnologia ARM AMBA (Advanced Microcontroller Bus Architecture), que permite operações de barramento em paralelo para maior produtividade;
- Um controlador de interrupção chamado NVIC (Nested Vectored Interrupt Controller), dando suporte a até 240 solicitações de interrupção e de 8 a 256 níveis de prioridade (dependendo da implementação real do dispositivo);
- Suporte a vários recursos para implementação de sistema operacional, como cronômetro de sistema, ponteiro de pilha dupla, unidade de gerenciamento de memória, etc;
- Suporte ao modo de suspensão e vários recursos de baixo consumo de energia;
- Suporte para uma unidade de proteção de memória (MPU – Memory Protection Unit) opcional para fornecer recursos de proteção de memória, como memória programável ou controle de permissão de acesso;
- Suporte para acesso a bits de dados em duas regiões específicas da memória usando o recurso chamado Bit Band;
- A opção de ser usado em modelos de processador único ou multiprocessador.

8. Explique como um processador ARM Cortex-M3/M4 pode sair do estado Thumb não privilegiado para o Thumb privilegiado.

Por meio de uma interrupção, já que o modo Handler é sempre privilegiado, o processador pode habilitar os privilégios do modo Thread.

9. Porque os registradores do banco ARM são agrupados em dois grupos, chamados de *low registers* e *high registers*?

Devido ao espaço disponível limitado no conjunto de instruções, muitas instruções de 16 bits de comprimento podem acessar apenas os registradores baixos (*low registers*). Os registradores altos (R8 a R12) podem ser usados com instruções de 32 bits e alguns com instruções de 16 bits.

10. Porque controlador de interrupções ARM é chamado de controlador vetorado e aninhado?

O NVIC é vetorado pois os endereços das rotinas de atendimento às interrupções são armazenado em uma tabela chamada de tabela de vetores de interrupção. O NVIC é chamado de aninhado por possui características preemptivas.

11. O que significa dizer que a latência de interrupção do Cortex-M3 e Cortex-M4 requer apenas 12 ciclos de clock?

Significa que o processador leva 12 ciclos de clock para o iniciar o atendimento a uma solicitação de interrupção.

12. Explique como ocorre o processo de boot de um processador Cortex M3/M4.

Após o reset, os processadores Cortex-M leem automaticamente as duas primeiras palavras da memória. Depois que essas duas palavras são lidas, o processador configura o MSP como primeira palavra e o Contador de Programas (PC) com a segunda palavra. A segunda palavra é o vetor de reset. Então, o processador passa a executar o manipulador de reset a partir do endereço armazenado no PC. Dentro do manipulador de reset há uma chamada para a função `main()`, de onde o processador passa a executar o programa do usuário.