

Exercício avaliativo 2

Instituição: Instituto Federal de Educação, Ciência e Tecnologia - Paraíba (IFPB). *Disciplina:* Microprocessadores e microcontroladores.

Professor: Fagner de Araujo Pereira.

Aluno (a): _____

Exercício avaliativo 2 (Peso 30 pontos)

| 4 0 | 1.0 | | 1 | | 1 2 |
|------|-------------------|---------------------|-----------------|--------------------|---------|
| 1 (| litais as diferen | cas entre micro | processadores e | microcontrola | dores/ |
| ≖. ∨ | dais as afferen | ças circi e imici o | processauores e | IIIICI OCOIICI OIG | uoi cs. |

- **2.** Microprocessadores com uma arquitetura *ARM*, em geral, necessitam de menos transistores do que microprocessadores *CISC*, como os da arquitetura x86, comumente encontrada em computadores pessoais. Explique como essa característica impacta positivamente na eficiência energética de dispositivos que se utilizam dessa arquitetura.
- 3. Explique porque o sistema de gerenciamento de interrupções da arquitetura ARM é do tipo preemptivo.
- 4. Explique porque o conjunto de instruções ARM difere da definição pura de uma máquina RISC.
- **5.** Qual a finalidade do *Barrel Shifter* na arquitetura ARM?
- 6. Quais os perfis de processadores que compõem a família ARM Cortex?
- 7. Quais as principais características dos núcleos Cortex-M3/M4?
- **8.** Explique como um processador ARM Cortex-M3/M4 pode sair do estado Thumb não privilegiado para o Thumb privilegiado.
- **9.** Porque os registradores do banco ARM são agrupados em dois grupos, chamados de *low registers* e *high registers*?
- 10. Porque controlador de interrupções ARM é chamado de controlador vetorado e aninhado?
- **11.** O que significa dizer que a latência de interrupção do Cortex-M3 e Cortex-M4 requer apenas 12 ciclos de clock?
- 12. Explique como ocorre o processo de boot de um processador Cortex M3/M4.