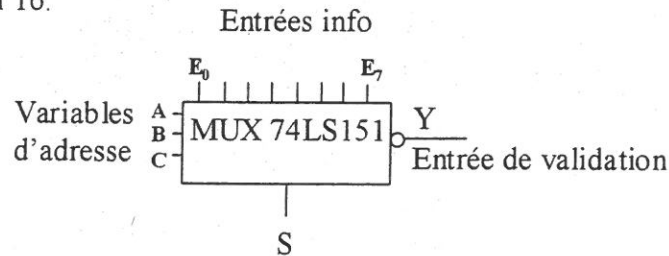


I. GENERATION DE FONCTIONS BOOLEENNES A PARTIR DE MULTIPLEXEURS ET DE DECODEURS

1) Multiplexeurs.

- Donner l'équation d'un multiplexeur 8 voies.
- Générer la fonction logique $F = a.b.c.d + a.\bar{b}.\bar{c} + a.\bar{c}.\bar{d} + \bar{a}.b.\bar{c}.\bar{d}$ en utilisant :
 - 1 multiplexeur 16 voies.
 - 1 multiplexeur 8 voies.
- On souhaite réaliser un multiplexeur 1 parmi 16 à partir de boîtiers 74LS151 qui sont des multiplexeurs 1 parmi 8, sans utiliser aucune autre porte ou composant. Réaliser le câblage des entrées d'informations et des variables d'adresse des multiplexeurs que vous utiliserez pour réaliser le multiplexeur 1 parmi 16.



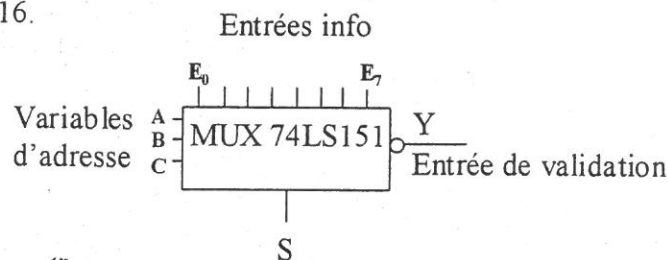
2) Décodeur

- Rappeler les équations de sortie d'un décodeur 3 vers 8.
- Générer les fonctions suivantes :
 - $F1 = a.b.\bar{c} + a.\bar{b}.c$
 - $F2 = a.b + \bar{a}.b.c$
 - $F3 = \bar{a}.b.c + \bar{a}.b.\bar{c} + a.\bar{b}.\bar{c}$
- Réaliser un décodeur 5 vers 32 à partir de décodeurs 3 vers 8 possédant une entrée de validation V (V=1 : circuit sélectionné, V=0 : circuit désélectionné, les huit sorties restent à 0 quelles que soient les entrées A, B, C).

I. GENERATION DE FONCTIONS BOOLEENNES A PARTIR DE MULTIPLEXEURS ET DE DECODEURS

1) Multiplexeurs.

- Donner l'équation d'un multiplexeur 8 voies.
- Générer la fonction logique $F = a.b.c.d + a.\bar{b}.\bar{c} + a.\bar{c}.\bar{d} + \bar{a}.b.\bar{c}.\bar{d}$ en utilisant :
 - 1 multiplexeur 16 voies.
 - 1 multiplexeur 8 voies.
- On souhaite réaliser un multiplexeur 1 parmi 16 à partir de boîtiers 74LS151 qui sont des multiplexeurs 1 parmi 8, sans utiliser aucune autre porte ou composant. Réaliser le câblage des entrées d'informations et des variables d'adresse des multiplexeurs que vous utiliserez pour réaliser le multiplexeur 1 parmi 16.



2) Décodeur

- Rappeler les équations de sortie d'un décodeur 3 vers 8.
- Générer les fonctions suivantes :
 - $F1 = a.b.\bar{c} + a.\bar{b}.c$
 - $F2 = a.b + \bar{a}.b.c$
 - $F3 = \bar{a}.b.c + \bar{a}.b.\bar{c} + a.\bar{b}.\bar{c}$
- Réaliser un décodeur 5 vers 32 à partir de décodeurs 3 vers 8 possédant une entrée de validation V (V=1 : circuit sélectionné, V=0 : circuit désélectionné, les huit sorties restent à 0 quelles que soient les entrées A, B, C).