

Conception d'un amplificateur basé sur la structure de base d'un AOP

A LIRE ATTENTIVEMENT LES CONSEILS CI-DESSOUS :

Le travail proposé se déroule sur 4 séances. Le montage sera conservé tout le long des TP puis démonté à la fin de la dernière séance et les composants rangés.

L'évaluation se fera à partir de 4 notes :

**3 comptes rendus manuscrit à rendre la semaine suivant la fin de chaque partie réalisée
et la création d'une data-sheet du l'amplificateur.**

Les comptes rendus pour chacune des parties devront comprendre :

- Une introduction définissant ce que l'on étudie dans cette partie et la raison de cette étude.
- Une partie théorique réalisée préalablement au TP.
- Une partie pratique dont l'analyse s'appuiera sur la partie et théorique afin de confronter les résultats expérimentaux obtenus à ceux attendus.
- Une conclusion qui devra expliquer à quoi ces résultats pourront servir.

Le circuit à étudier

Ces TP portent sur l'étude d'un circuit amplificateur construit à partir de transistors bipolaires. Classiquement un AOP est composé de 3 étages.

Les étages « paire différentielle » et « gain en tension » sont représentés sur la Figure 1.

Quant à l'étage de « puissance » ou étage « push-pull » pour simplifier le travail il ne sera câblé que lorsque l'étude des deux premiers étages sera terminée (Figures 3 et 4).

Les améliorations des performances du circuit (augmentation de l'impédance d'entrée en mode différentiel, l'augmentation de la dynamique de l'amplificateur à travers la mise en place de charges actives, la protection contre les courts-circuits en sortie, adaptation en fonction de la tension de polarisation appliquées, ...) ne seront pas abordées.

Partie 1 - Etude de la polarisation du circuit et détermination des paramètres dynamiques des transistors

Partie théorique :

Calculer les points de polarisation des 4 transistors du circuit donné Figure 1 ainsi que la valeur à donner à R11 pour que le circuit ne présente aucun off-set en sortie.

Puis en déduire les paramètres dynamiques de chacun d'eux. (on supposera par exemple que $\beta=180$).

Partie pratique

- Réaliser le montage du circuit. La paire différentielle sera réalisée à partir de deux transistors PNP appairés issus d'un circuit intégré SSM2220 dont le brochage est donné figure 2. Le reste du montage par commodité sera réalisé avec des transistors NPN Q2N2222 ou équivalent.

Vérifier les points de fonctionnement et la valeur de R11. Puis trouver une solution pour mesurer les gains en courant continu des transistors de ce circuit.

- Etude d'un transistor NPN. (*Pour cette étude le transistor Q4 sera enlevé du circuit*).

On souhaite réaliser l'étude du gain statique en courant d'un transistor en fonction de son courant collecteur pour une tension émetteur collecteur donnée.

En utilisant le traceur de caractéristique HAMEG à votre disposition mesurer à la valeur de la tension émetteur-collecteur de Q4 dans le montage et pour différentes valeurs du courant collecteur :

Le gain statique

Le courant de base

La tension base-émetteur

Tracer la variation du gain statique β en fonction de la valeur du courant de collecteur pour cette tension émetteur-collecteur constante.

Pour interpréter ce résultat tracer $I_B=f(V_{BE})$ et $I_C=f(V_{BE})$ et relever les facteurs d'idéalité de la jonction.

Partie 2 Etude de la variation de polarisation des transistors constituant la paire différentielle et réalisation du miroir de courant.

Partie théorique :

Concevoir le miroir de courant devant remplacer R1 et délivrant un courant identique à celui qui parcourait R1.

En remplaçant R1 par le miroir dans l'étude théorique de la paire différentielle.

Exprimer et tracer l'évolution des tensions continues sur les collecteurs de Q1 et Q2 en fonction d'une tension continue appliquée simultanément (mode commun en continu) sur les deux entrées de la paire différentielle. En déduire l'évolution de l'off-set en sortie du circuit.

Exprimer et tracer l'évolution des tensions continues sur les collecteurs de Q1 et Q2 en fonction de deux tensions continues opposées appliquées simultanément sur les deux entrées de la paire différentielle (mode différentiel en continu). En déduire l'évolution de l'off-set en sortie du circuit.

Partie pratique :

Avec la résistance R1 :

Etude en mode commun en appliquant V_{in} simultanément sur les deux entrées relever les variations de tension sur les collecteurs : $V_{C1} = f(V_{in})$, $V_{C2} = f(V_{in})$, $V_{out} = f(V_{in})$ et $V_E = f(V_{in})$. Expliquer les différences obtenues avec la théorie.

Même mesures en appliquant V_{in} sur une des entrées (l'autre étant mise à la masse).

Comment peut-on à partir de ces résultats remonter au résultat associé au mode différentiel (les tensions d'entrées ont des tensions parfaitement opposées) ?

Avec le miroir de courant :

Après avoir réalisé le miroir qui remplace R1 réaliser les mêmes mesures que précédemment.

Partie 3 - Etude de l'amplificateur en dynamique

Partie théorique

Réaliser le schéma équivalent petit signal du circuit en mode différentiel puis déterminer les entrées plus et moins de l'amplificateur, calculer ses impédances d'entrée et de sortie et tracer le diagramme de Bode théorique sans et avec une capacité de compensation de 10 pF, puis de 10 nF.

Dans le cas d'une contre-réaction positive unitaire en déduire pour ces trois cas la marge de gain ou la marge de phase.

Calculer la valeur du slew rate dans le cas d'une capacité de 10pF, puis d'une capacité de 10 nF.

Partie pratique

Mesurer et tracer le diagramme de Bode de votre circuit, sans et avec la capacité de compensation.

Mesurer les impédances d'entrée et de sortie du circuit.

Puis réaliser une contre réaction positive unitaire de votre amplificateur avec et sans la capacité de compensation.

Réaliser la mesure du slew rate et de la dynamique maximale de votre amplificateur.

Partie 4 - Réalisation du datasheet

Les séances de TP terminées réaliser le datasheet (en anglais) de votre l'amplificateur incluant les limites d'utilisation de l'amplificateur réalisé : dynamique maximale, slew rate, gain, ...

Vous pouvez vous inspirer des datasheet des AOP standard

J'ai fini mon travail et j'ai du temps

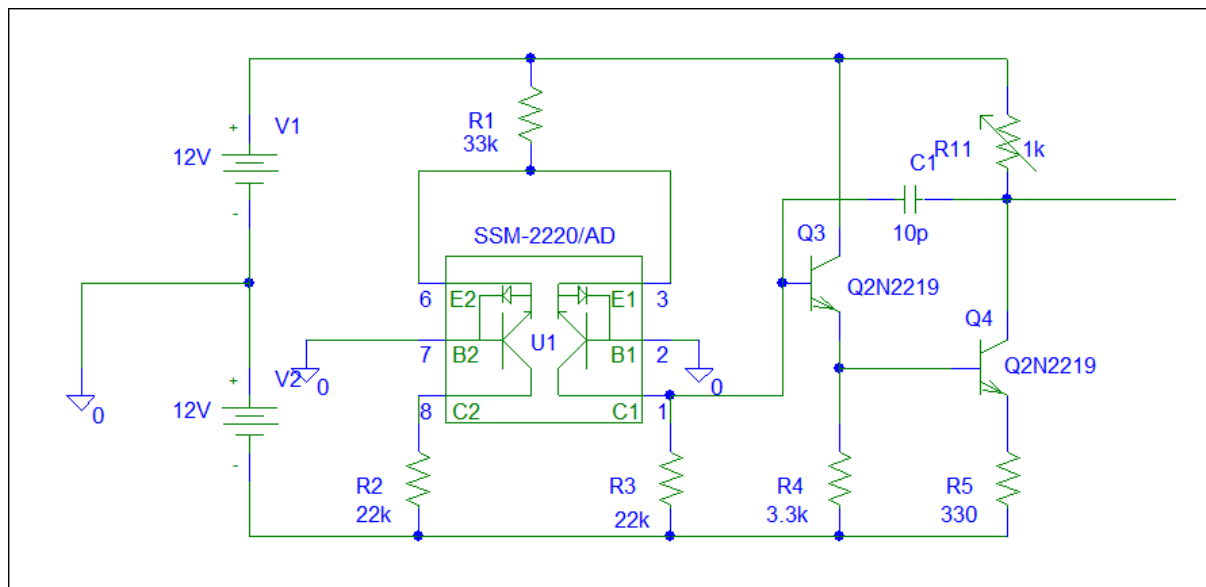
Réalisation de l'étage de puissance

Attention dans cette partie il est important de vérifier les puissances dissipées.

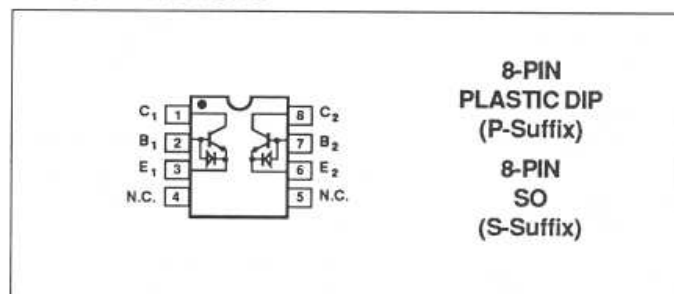
Cet étage de puissance utilise une configuration push-pull, Figure 3. Il est destiné à amplifier le courant de sortie et permettre une impédance de sortie de l'amplificateur opérationnel faible. Réaliser dans un premier temps le montage seul et observer la forme d'onde obtenue à partir d'une sinusoïde appliquée en entrée. Quel est le gain en tension du montage ? Quel est le gain en courant ? Quel est le rôle des résistances de $47\ \Omega$?

Pour éviter la distorsion de croisement on utilise un transistor de compensation.

Le schéma complet de l'étage de gain et du push-pull est donné figure 4. Analyser ce circuit et le réaliser.

FIGURES**Figure 1** : Etage différentiel et étage de gain de l'amplificateur

Remarque : Une erreur sur le document fourni par le fabricant fait apparaître des transistors NPN alors qu'ils sont de type PNP.

PIN CONNECTIONS**Figure 2** : Brochage du SSM 2220.

Remarque : Une erreur sur le document fourni par le fabricant fait apparaître des transistors NPN alors qu'ils sont de type PNP.

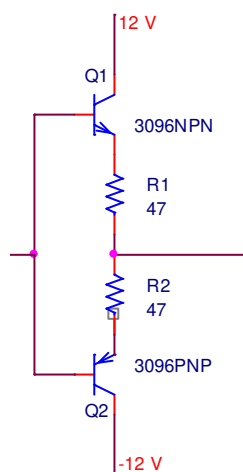


Figure 3 :
Structure push-pull élémentaire.
l'amplificateur.

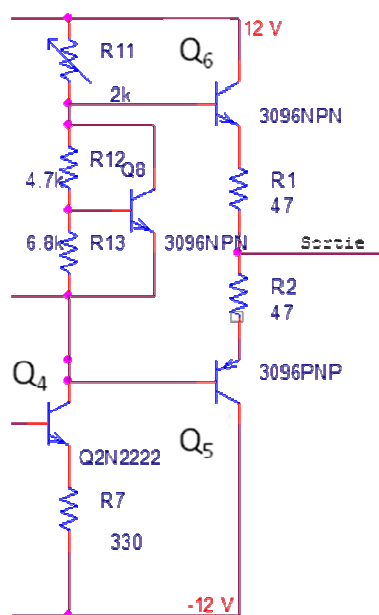


Figure 4 :
Etage de gain (Q4) et de puissance de