

כותרת:

מבנה הצגה ובדיקת פרויקט מסכם

גוף ההודעה:

שלום לכולם

להלן הוראות לקראת הצגה ובדיקת פרויקט מסכם בקורס (מצ"ב קובץ המכיל את גוף ההודעה, קובץ זה נמצא גם באתר המודל תחת לשונית "פרויקט מסכם"). קישור לקובץ שיבוץ סטודנטים לתחנות בדיקה של מטלת המעבדה נמצא במודל תחת לשונית פרויקט מסכם (הקובץ מכיל חלון זמן של 30 דקות ברוטו ומוגדר לכל זוג – לא יהיו חריגות ולכן נדרשת הכנה מקדימה הכוללת "חזרה גנרלית" בצורה מקצועית כחלק מדרישות הפרויקט). **הצגת הפרויקט תתקיים פיזית באוניברסיטה – מועד בדיקת השלמה לא תתקיים, זאת אחריותכם.**

מועד הצגת הפרויקט הוא 17/8/22 בשעה 16:00 במעבדה 104-, 120- בהתאם לקובץ השיבוץ

ישנן שתי תיבות הגשה, אחת עבור קובץ zip כמפורט בהגדרת הפרויקט והשנייה תיבת הגשה VPL נפרדת עבור קובצי קוד המקור של תכן ה-DUT של ה-MCU שמיועד להיצר לשבב ה-FPGA (העתק של תוכן תיקיית DUT שהוגש בקובץ zip). הגשות אלו הן עד לתאריך 17/8 בשעה 12:00 - הגשה באיחור מכל סיבה שהיא לא תתקבל באחריותכם.

לפני הגיע חלון זמן הבדיקה שלכם, נדרש מכל זוג להכין מבעוד מועד את כל התוכנות הנדרשות (Quartus, ModelSim, MARS) + חיבורי חומרה נדרשים.

(3) שלב הבדיקה:

חלק 0 [משך 5 דקות]: בתחילת המפגש המדריך יבקש מכם בזמן אמת להוריד מתיבת ההגשה VPL האישית שלכם במודל את תיקיית ההגשה ולחלץ ממנה בזמן אמת את קובצי התכנון של תכן המערכת (קובצי המקור של תכן ה-DUT) ולאחר מכן לטעון אותם ל-Quartus.

חלק 1 [משך 7 דקות]: הורדת קוד בדיקה מהמודל בזמן אמת לצורך ביצוע סעיף 8 בהגדרת הפרויקט באופן יסודי (test1, test2 – לכל אחד קיימים זוג קבצים בינאריים dmemory.hex, program.hex). המדריך יבחן את התוצאות המתקבלות של תכן ה-MCU (לבדיקת המעטפת הנדרשת של שרשרת התכנון).
Test2 – בדיקה כוללת של כל הדרישות (כולל נושא טיימרים)
Test1 – בדיקה כוללת של כל הדרישות ללא נושא טיימרים

חלק 2 [משך 5 דקות לכל סטודנט = משך 10 דקות]:
תשאלו ע"י המדריך בנפרד, שאלת אלגוריתם+קוד+תיאוריה בנושא המטלה ע"י המדריך המבוססות על הסביבות Quartus, ModelSim, MARS לפי הצורך.

חלק 3 [משך 5 דקות]: המדריך יבחן את תוכן תיקיית ההגשה במודל בהתאם לדרישות הפרויקט.

שימו לב, תפעול מסורבל של הנדרש יהיה על אחריותכם בלבד ועל חשבון זמן הבדיקה, עם כל המשתמע מכך. לאחר הזמן המוקצה המדריך יעבור לזוג הבא.

(4) **תנאי לקבלת ציון בקורס (וקבלת התואר בכלל), הינה החזרת ערכת ה-FPGA שלימה, למחסן (בכפוף לנוהל חתימה על ציוד מעבדה הנמצא במודל, הכולל אחריות כספית על כל פריט בציוד).**

בברכת הצלחה