



Universidad Carlos III de Madrid

1er curso Grado en Telemática Electrónica Digital (1^{er} parcial)

18 de Mayo de 2009

Apellidos _____ Nombre _____ Grupo _____

NOTAS IMPORTANTES:

Cada problema o cuestión se entregan por separado. No mezcle las soluciones en una misma hoja.

En cada hoja que entregue debe figurar el nombre y el grupo al que pertenece

Cuestión 1 (0.75 punto)

Sean $A = 11000001_2$ y $B = 00111110_2$. Se pide:

- Represente A en Octal, Hexadecimal y código BCD natural
- Suponga que A y B representan números sin signo.
 - Determine los valores decimales de A y B
 - Realice en binario la operación $A+B$.
 - Indique si se produce desbordamiento al realizar la operación anterior. Razone su respuesta
- Suponga ahora que A y B son números representados en complemento a 2
 - Determine los valores enteros de A y B
 - Realice en binario la operación $A+B$
 - Indique si se produce desbordamiento al realizar la operación anterior. Razone su respuesta

Problema 1 (1.75 punto)

Un circuito tiene 4 entradas (A, B, C y D) de un bit y 1 salida S de un bit. S vale '1' cuando el n° codificado en binario natural con ABCD es 0, 1 o un número primo, en caso contrario es '0'.

- Obtenga las dos formas canónicas para la función S
- Obtenga expresiones simplificadas de S en forma de suma de productos y de productos de sumas
- Implemente la función lógica que expresa S utilizando únicamente puertas NOR de dos entradas.
- Implemente la función lógica que expresa S utilizando un decodificador 4:16 con salidas activas a nivel alto.
- Implemente la función lógica que expresa S utilizando un MUX4 y lógica adicional.
- Implemente la función lógica que expresa S utilizando un MUX8 y lógica adicional

No se permitirá calculadora

Tiempo: 1h15'

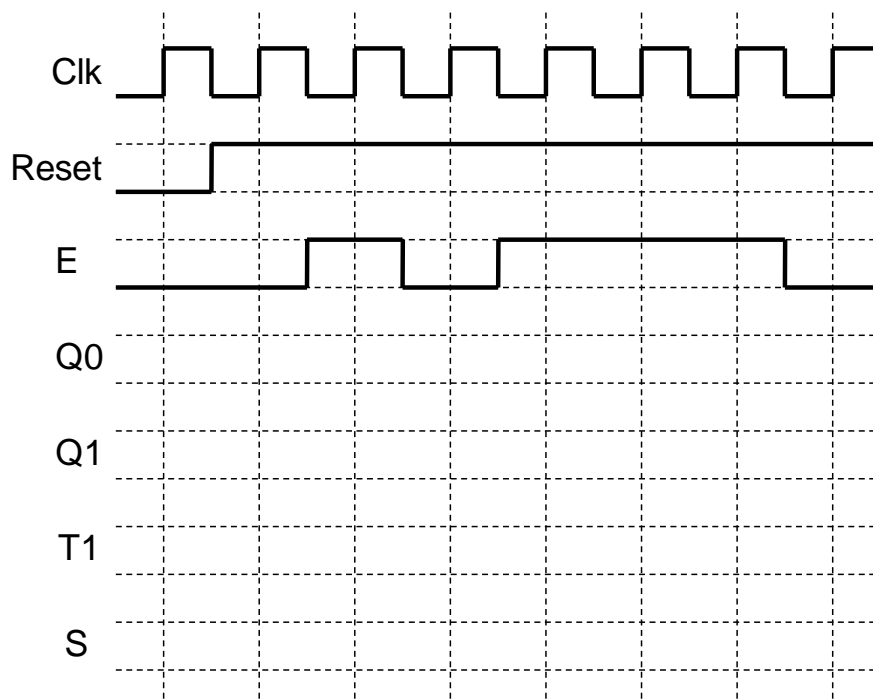
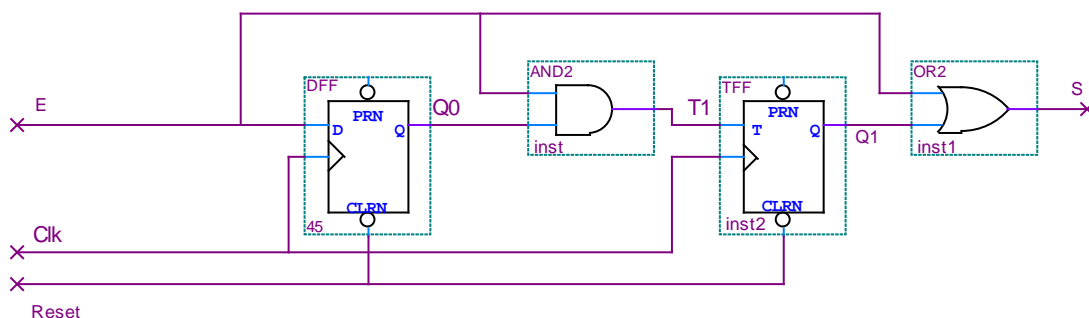


Apellidos _____ Nombre _____ Grupo _____

Cuestión 1.- (1 punto, 20 min)

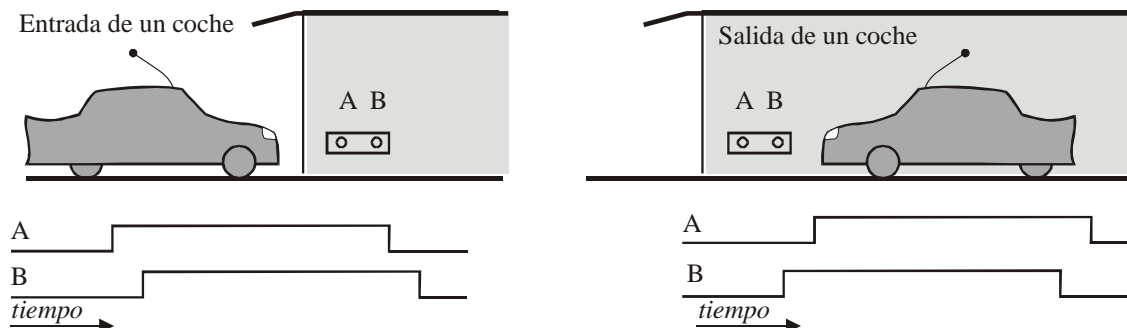
Dado el circuito de la figura:

- Rellenar el cronograma adjunto, utilizando las variables intermedias necesarias.
- Razonar si se trata de un circuito de Moore o de Mealy



Cuestión 2- (1,25 puntos, 25 min)

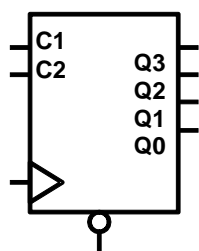
Se quiere diseñar un contador de coches a la entrada de un parking para encender el aviso de “Completo” cuando se ocupan todas las plazas. Para ello se instala un sistema de dos fotodetectores horizontales, A y B situados como se ve en la figura.



Cuando un coche entra al parking se activa el detector A antes que el B. Las señales que se generan en AB son $\Rightarrow 10...11...01...00$ considerando que el fotodetector genera un '0' lógico cuando no tiene obstáculo, y un '1' cuando tiene un coche delante. Cuando un coche sale, en AB se genera la secuencia $\Rightarrow 01...11...10...00$, como se ve en la figura.

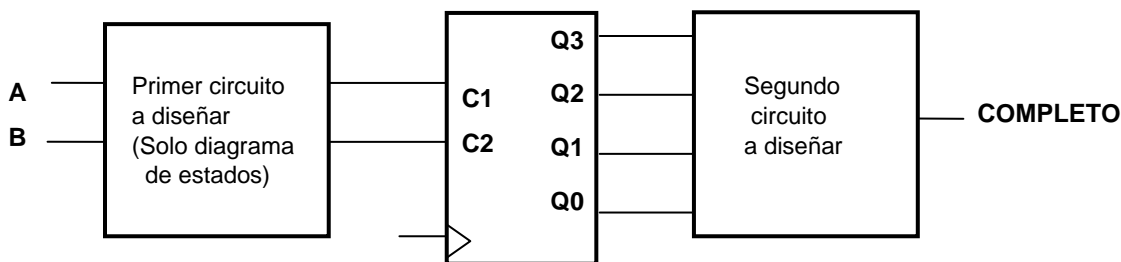
Asumir que el camino de entrada y de salida del aparcamiento es el mismo, y por tanto no pueden entrar y salir coches a la vez.

Se dispone de un contador síncrono de 4 bits, como el de la figura, con dos entradas de control, C1 y C2. El comportamiento de dicho contador según el valor de las entradas de control es el siguiente:



C1	C2	
0	0	No cuenta
0	1	Cuenta descendente
1	0	Cuenta ascendente
1	1	No cuenta

- Dibuje el diagrama de estados de Mealy del circuito de control que controla las señales C1 y C2 del contador. Dicho circuito debe detectar las secuencias correctas de las entradas A y B del sensor. En caso de que se dé una secuencia incorrecta, se volverá al estado inicial.
- Diseñar el circuito que hay que poner a la salida del contador para que se encienda el aviso de “Completo” cuando hayan pasado 5 coches o más.

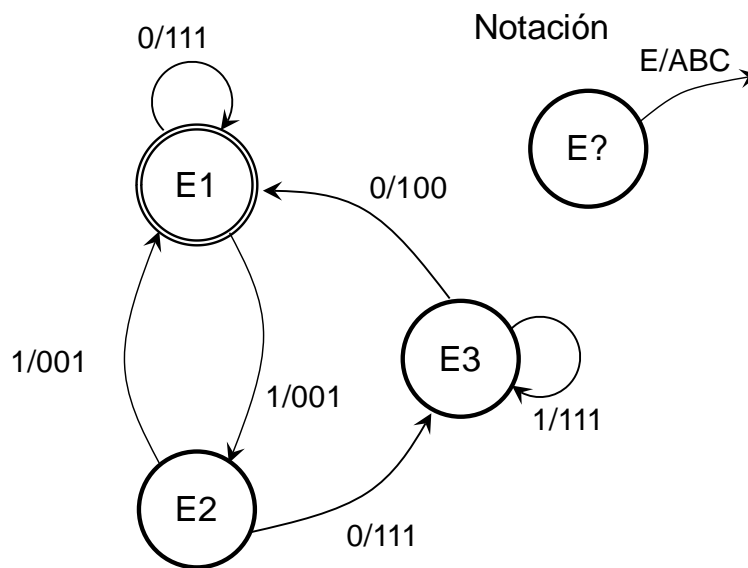


Cuestión 3- (1,25 puntos, 35 min)

A partir del diagrama de estados de la figura, construir un circuito secuencial síncrono utilizando biestables D y puertas lógicas. Se considerará que el estado de reset del circuito es E1. El circuito tiene una entrada E y salidas A, B y C. Realizar la asignación de estados ordenada en binario natural. Asumir que los estados no utilizados son imposibles, y por tanto, sus transiciones son indiferentes.

Seguir los siguientes pasos:

- Asignación de estados
- Tabla de transiciones
- Simplificación de funciones de estado y de salida.
- Esquema de biestables y puertas, incluyendo las señales de reloj y reset.



Cuestión 1

a) $A = 11000001_2 = 301_8 = C1_{16} = 193_{10} = 0001.1001.0011_{eco}$

b) $A = 11000001_2 = 128 + 64 + 1 = 193$

$B = 00111110_2 = 32 + 16 + 8 + 4 + 2 = 62$

$$\begin{array}{r} 11000001 \\ + 00111110 \\ \hline \end{array}$$

$11111111 = 255$ No hay desbordamiento, el resultado se puede representar con 8 bits

c) $A = 11000001 = -128 + 64 + 1 = -63$

$B = 00111110 = 32 + 16 + 8 + 4 + 2 = 62$

El resultado de la suma es el mismo salvo que se interpreta en C2:

$$11111111 = -128 + 64 + 32 + 16 + 8 + 4 + 2 + 1 = -128 + 127 = -1$$

No hay desbordamiento. No puede haberlo sumando dos números de distinto signo.

Problema 1

a) $S = \sum_4 (0, 1, 2, 3, 5, 7, 11, 13)$

$S = \prod_4 (4, 6, 8, 9, 10, 12, 14, 15)$

b)

AB \ CD	00	01	11	10
00	1	1	1	1
01	0	1	1	0
11	0	1	0	0
10	0	0	1	0

$$f = \bar{A}\bar{B} + \bar{A}D + B\bar{C}D + \bar{B}CD$$

AB \ CD	00	01	11	10
00	1	1	1	1
01	0	1	1	0
11	0	1	0	0
10	0	0	1	0

$$f = (\bar{B} + D)(\bar{A} + D)(\bar{A} + B + C)(\bar{A} + \bar{B} + \bar{C})$$

* También se puede hacer siguiendo el otro convenio para maxitérminos

$S = \prod_4 (0, 1, 3, 5, 6, 7, 9, 11)$

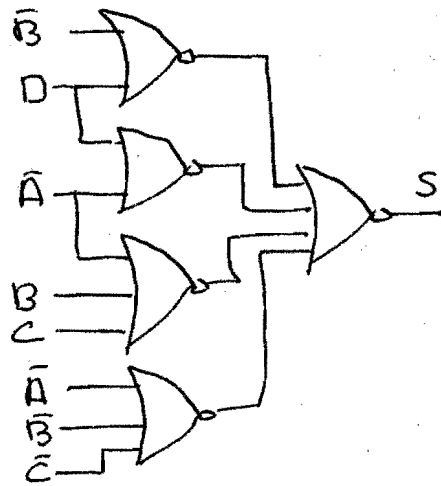
AB \ CD	00	01	11	10
00	0	0	0	1
01	1	0	0	0
11	1	1	1	1
10	1	0	0	1

$$f = (\bar{B} + D)(\bar{A} + D)(\bar{A} + \bar{B} + \bar{C})(\bar{A} + B + C)$$

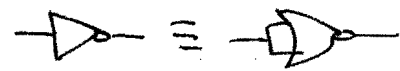
c) Para hacer el circuito con puertas NOR, partimos de la expresión SOP.

$$S = (\bar{B} + 0)(\bar{A} + 0)(\bar{A} + B + C)(\bar{A} + \bar{B} + \bar{C}) =$$

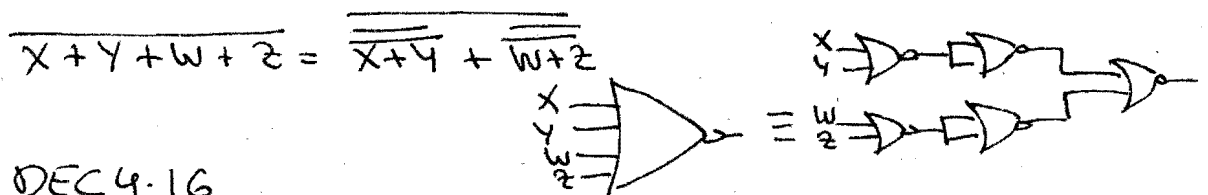
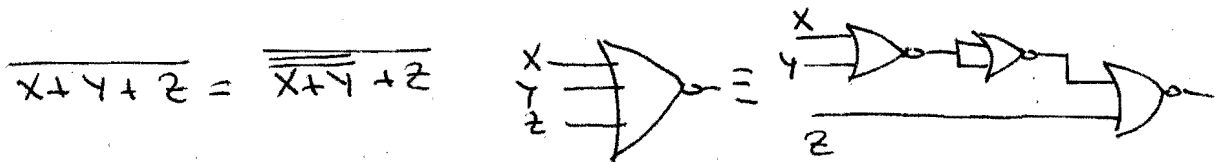
$$= \overline{(\bar{B} + 0) + (\bar{A} + 0) + (\bar{A} + B + C) + (\bar{A} + \bar{B} + \bar{C})} \quad \text{De Morgan}$$



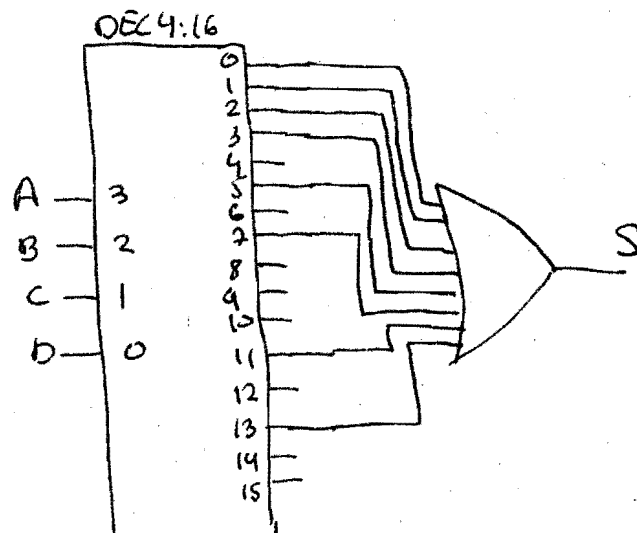
Para los inversores:



Para usar puertas NOR de 2 entradas:



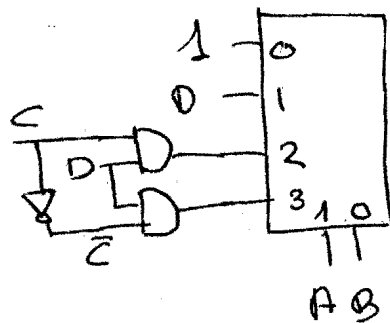
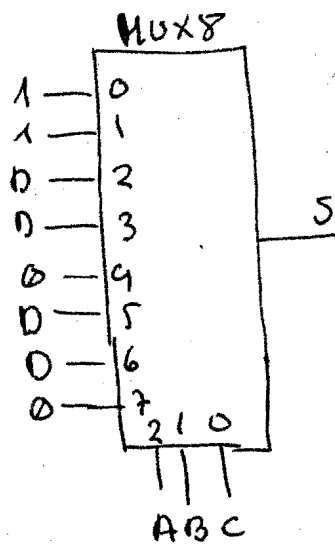
d) DEC 4:16



e)

f)

ABCD	S	S(D)	S(C,D)
0000	1	1	1
0001	1		
0010	1	1	
0011	1		
0100	0	0	0
0101	1	0	
0110	0		
0111	1		
1000	0	0	CD
1001	0	0	
1010	0		
1011	1		
1100	0	0	$\bar{C}D$
1101	1	0	
1110	0		
1111	0		





Universidad Carlos III de Madrid

1er curso Grado en Telemática Electrónica Digital (2º parcial)

18 de Mayo de 2009

Apellidos _____

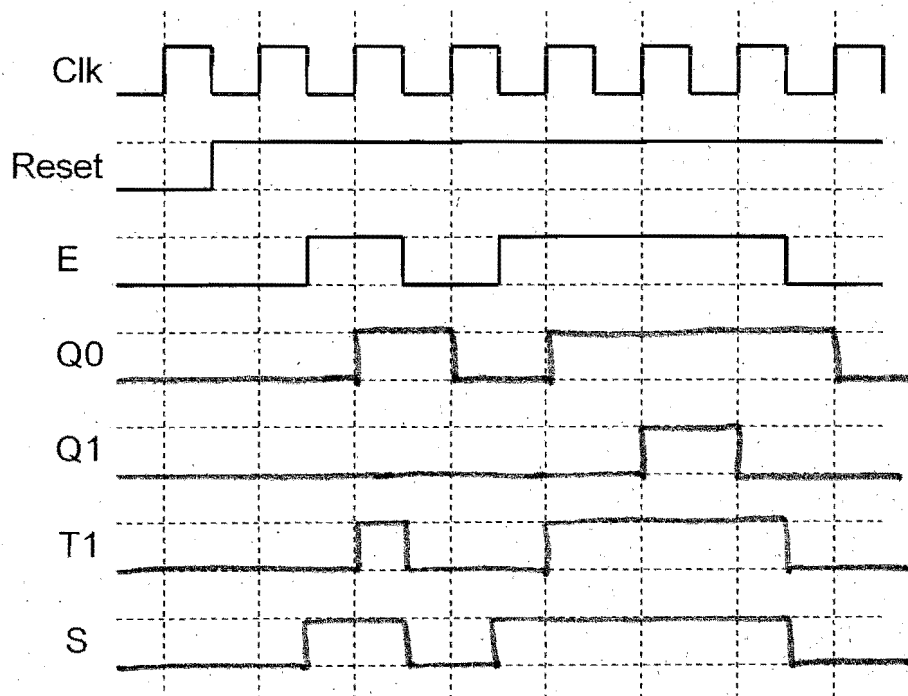
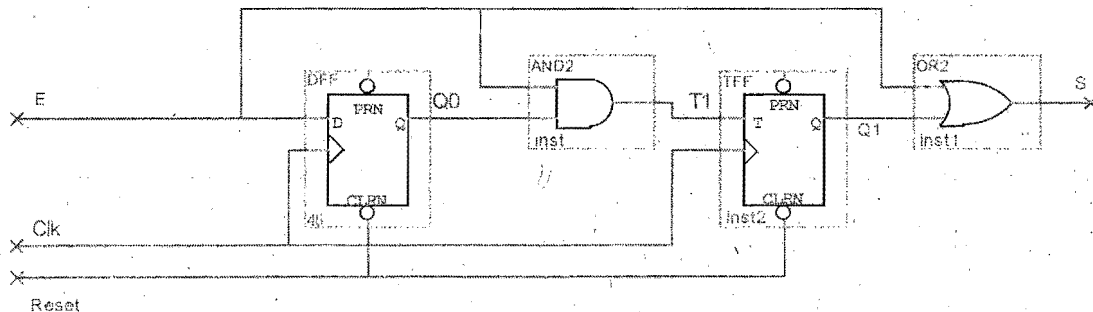
Nombre _____

Grupo _____

Cuestión 1.- (1 punto, 20 min)

Dado el circuito de la figura:

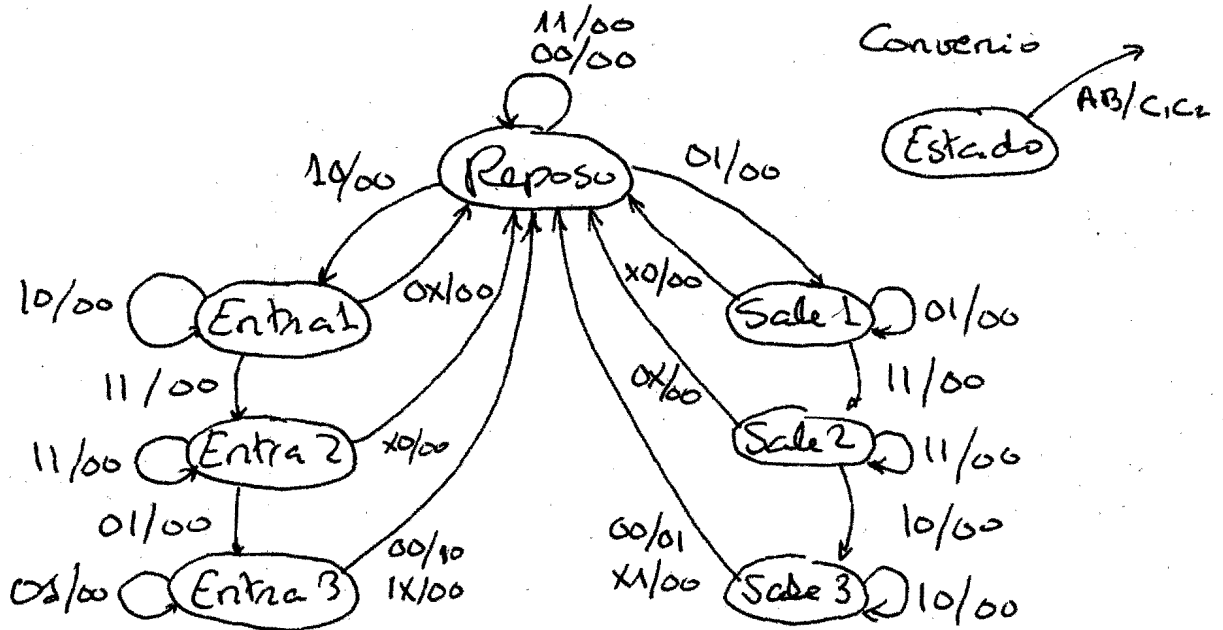
- Rellenar el cronograma adjunto, utilizando las variables intermedias necesarias.
- Razonar si se trata de un circuito de Moore o de Mealy



El circuito es de Mealy, ya que la salida depende de la entrada, además del estado.

Cuestión 2

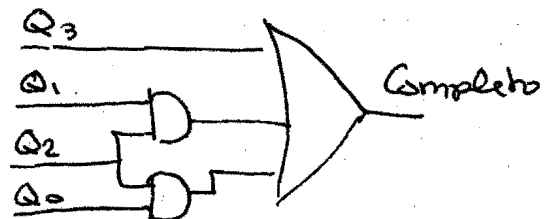
- a) El circuito pedido es un detector de las secuencias 10,11,01,00 y 01,11,10,00. Cuando se detecta la primera hay que incrementar el contador ($C_1C_2 = 10$) y a que ha entrado un coche, y si se detecta la segunda hay que decrementar ($C_1C_2 = 01$)



- b) Hay que diseñar un detector ≥ 5

$Q_3Q_2 \backslash Q_1Q_0$	00	01	11	10
00	0	0	0	0
01	0	1	1	1
11	1	1	1	1
10	1	1	1	1

$$\text{Completo} = Q_3 + Q_2Q_0 + Q_2Q_1$$



Cuestión 3

a) Asignación de estados

3 estados \Rightarrow 2 biestables

Estado	Q_1, Q_0
E1	0 0
E2	0 1
E3	1 0

b) Tabla de transiciones

Estado	Q_1, Q_0, E	Estado'	Q_1', Q_0'	A	B	C
E1	0 0 0	E1	0 0	1	1	1
	1	E2	0 1	0	0	1
E2	0 1 0	E3	1 0	1	1	1
	1	E1	0 0	0	0	1
E3	1 0 0	E1	0 0	1	0	0
	1	E3	1 0	1	1	1
Resto	1 1 X	X	X X	X	X	X

c)

$Q_1 \backslash Q_0 E$	00	01	11	10
0	0	0	0	1
1	0	1	X	X
0	0	1	0	0
1	0	0	X	X
0	1	0	0	1
1	1	1	X	X
0	1	0	0	1
1	0	1	X	X
0	1	1	1	1
1	0	1	X	X

$$D_1 = Q_1 E + Q_0 \bar{E}$$

$$Q_0 = \bar{Q}_1 \bar{Q}_0 E$$

$$A = Q_1 + \bar{E}$$

$$B = \bar{Q}_1 \bar{E} + Q_1 E$$

$$C = \bar{Q}_1 + E$$

d) $E \rightarrow \neg E$

