



Tiempo: 1h15'

No se permite el uso de calculadora

**Cuestión 1 (0,75 puntos)**

Dados los números:

A=36

B=-28

1) Codifíquelos en binario:

a) Complemento a 1 de 7 bits

b) Complemento a 2 de 7 bits

2) Realice las siguientes operaciones en binario con los números expresados en complemento a 2 de 7 bits, indicando razonadamente si hay desbordamiento:

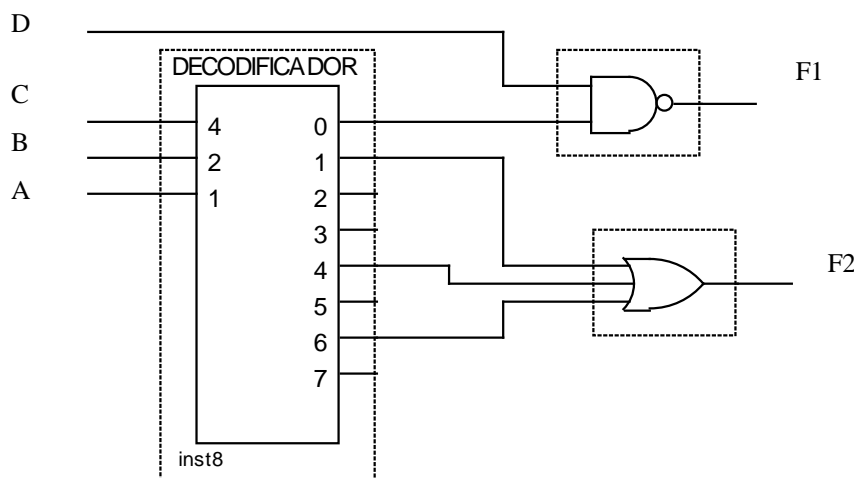
a) A – B

b) A + B

3) Representar A y B con 12 bits, en complemento a 2.

**Problema 1 (2,25 puntos)**

El siguiente circuito dispone de 4 entradas (D, C, B, A) y dos salidas F1 y F2.



a) Obtener la tabla de verdad del circuito.

**Para los siguientes apartados considerar::**

$$F1(D, C, B, A) = \sum_4 (2, 3, 6, 7, 8, 9, 11, 12, 13, 15)$$

$$F2(D, C, B, A)_2 = \sum_4 (0, 2, 4, 8, 10, 12)$$

b) Obtener una expresión lógica simplificada de F1 en forma de productos de suma.

c) Obtener una expresión lógica simplificada de F2 en forma de suma de productos.

d) Implementar F1 con puertas NAND de 2 entradas

e) Implementar F2 con un MUX de 8 entradas de datos y el mínimo número de puertas.

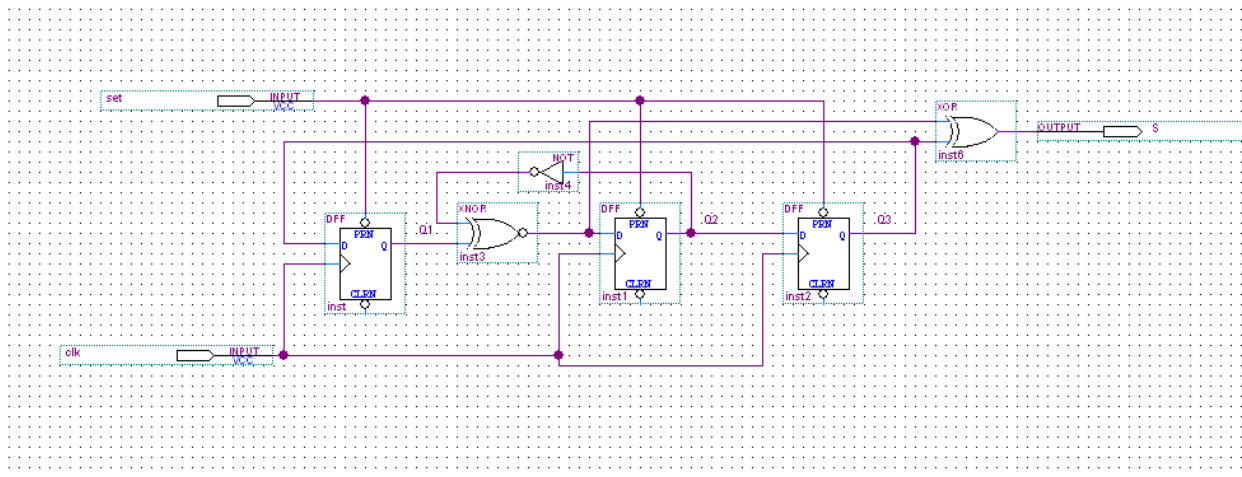
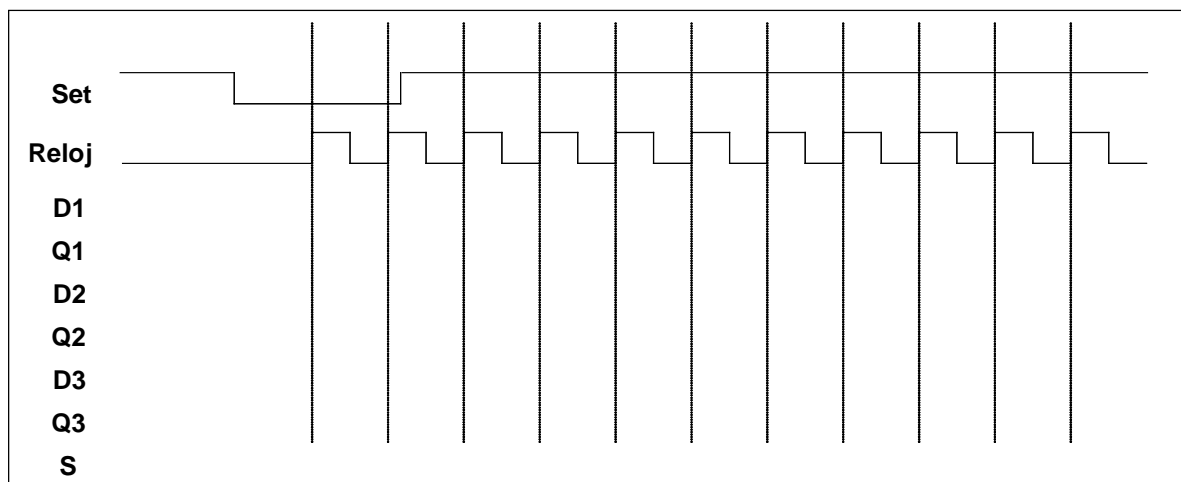
Tiempo: 1h30'

*Apellidos* \_\_\_\_\_ *Nombre* \_\_\_\_\_ *Grupo* \_\_\_\_\_

**Cuestión 2 (0,75 puntos)**

Para el circuito de la figura

1. Indique la función lógica que determina la entrada D para cada uno de los biestables
2. Dibuje la evolución de la salida, S, y los biestables internos en el cronograma adjunto.

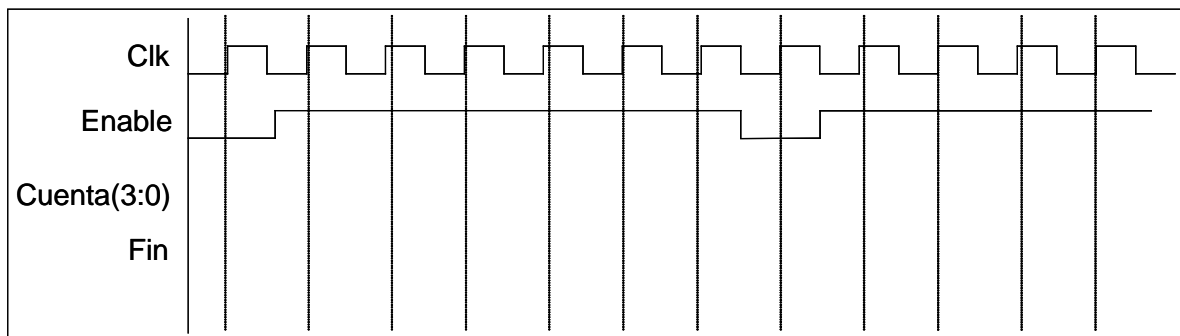

$$D1 =$$
$$\mathbf{D2} =$$
$$\mathbf{D3} =$$




### Cuestión 3 (1 punto)

Diseñe un circuito secuencial que realiza la función de temporizador. El circuito es un contador que recibe un reloj de 20 kHz y que cuenta 300  $\mu$ s; por lo tanto debe contar de 0 a 5 (6 ciclos) de forma continua mientras esté habilitado.

Las entradas del circuito son el reloj (Clk), el reset asíncrono (Reset), la señal de habilitación (Enable). La salida del circuito es una señal que indica que han pasado 300  $\mu$ s y que corresponde al instante en que la cuenta ha llegado a 5.



Se pide:

- Complete el cronograma adjunto, suponiendo que el valor inicial de la cuenta es 0
- Diseñe el contador utilizando biestables T con entrada T, entrada Enable y entrada Clear (síncrono). (Además estos biestables son síncronos con la señal de reloj y tienen señal de inicialización asíncrona).

### Problema 2 (1,75 puntos)

Se quiere diseñar la lógica de control para la iluminación de un pasillo. El pasillo podrá estar a oscuras, con baja iluminación o con alta iluminación.

Para esto, dispondremos de un pulsador situado en cada uno de los extremos del pasillo. Al presionar un pulsador se produce un 1 lógico a su salida.

Para cada uno de los extremos del pasillo, el pulsador controlará el cambio de iluminación, siguiendo la secuencia: apagado, encendido con baja iluminación, con alta iluminación, apagado, etc.

Si, por casualidad, se presionan los dos pulsadores simultáneamente, esta situación no hará que cambie la iluminación.

Para este circuito se dispondrá de 2 entradas P1 y P2 (para los 2 pulsadores) y de 2 salidas L1 y L2 (para el control luz: apagado, baja o alta iluminación)

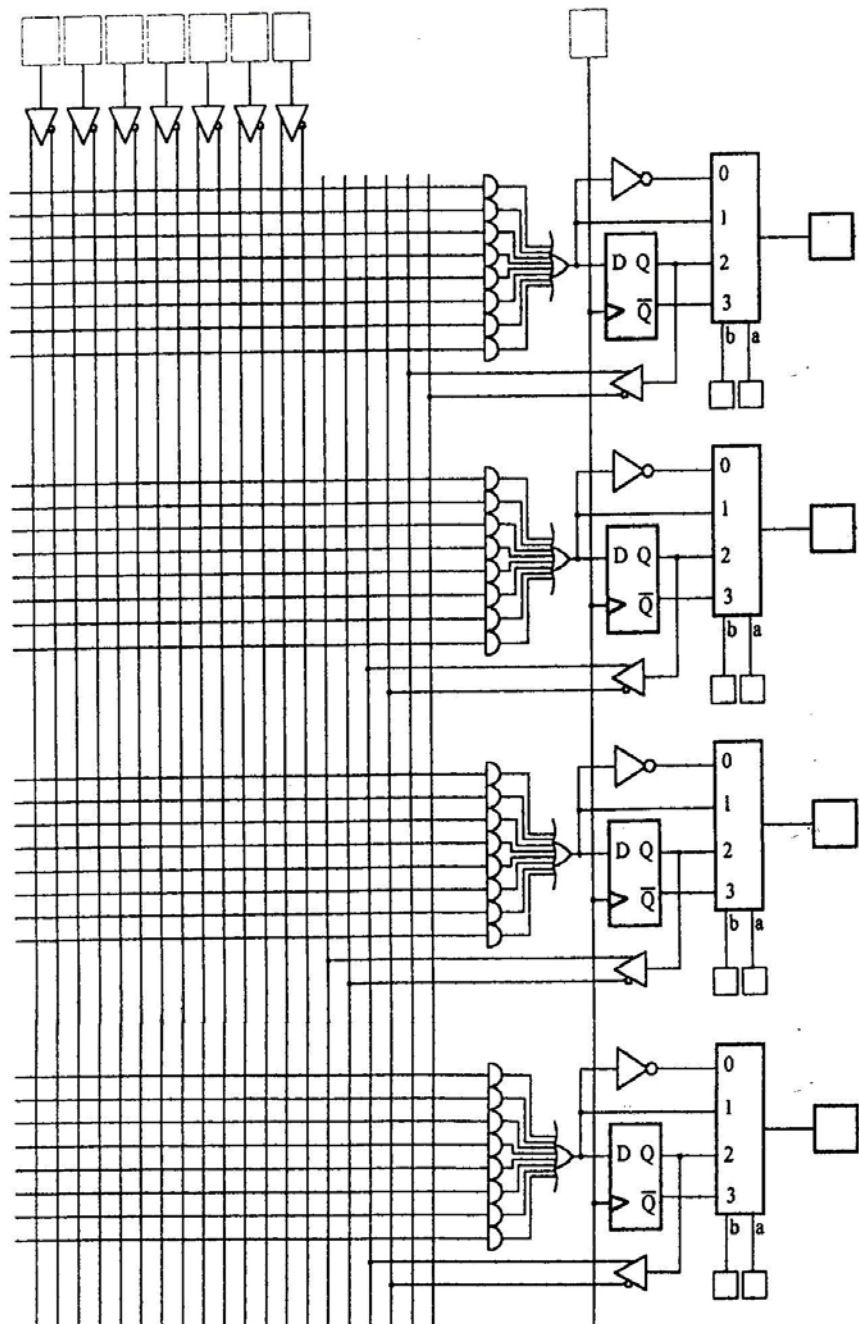
Se pide:

- El diagrama de estados según el modelo de Moore. Especificar claramente el significado de cada estado.
- Asignación (codificación) de estados.
- La tabla de transiciones para biestables de tipo D.
- Simplificar las funciones de estado y de salida.
- Esquema de biestables y puertas, incluyendo las señales de reloj y reset.

### Cuestión 4 (1 punto)

Se desea implementar mediante la PAL de la figura, un transcodificador de Johnson de 6 bits a Binario de 4 bits. La transcodificación se realizará según la secuencia marcada en la tabla adjunta.

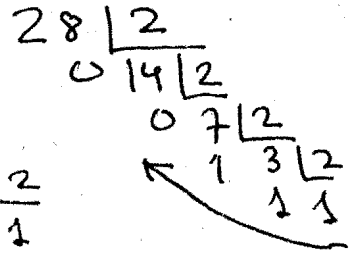
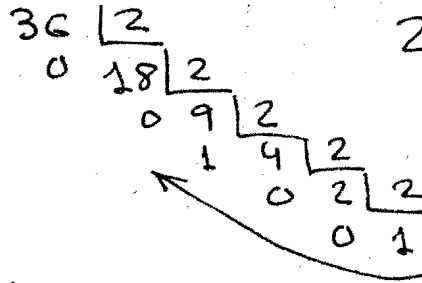
- Completar la tabla de verdad
- Señalar mediante un punto grueso todas las conexiones que deberán realizarse en el plano AND
- Escribir el valor de los bits de configuración de las celdas de salida, teniendo en cuenta que 'b' es el bit de más peso.

[illegible]

## Cuestión 1

$$36_{10} = 100100_2$$

$$28_{10} = 011100_2$$



1)  $36 \equiv 0100100_{C1} = 0100100_{C2}$

$-28 \equiv 1100011_{C1} = 1100100_{C2}$

2)

$$\begin{array}{r} A \quad 0100100 \\ - B + 1100100 \\ \hline 10001000 \\ \downarrow \end{array}$$

Acarrues (se desprecia)

No hay desbordamiento. No puede haberlo si los números tienen distinto signo

$$\begin{array}{r} A \quad 0100100 \\ B + 0011100 \\ \hline 1000000 \end{array}$$

Hay desbordamiento. Al sumar dos números positivos sale un resultado negativo.

3)  $A = 000000100100_{C2}$

$B = 11111100100_{C2}$

Se aplica extensión de signo a la codificación de 7 bits en  $C2$

# Problema 1

a)  $F_1 = \overline{D} \cdot \overline{C} \cdot \overline{B} \cdot \overline{A}$

$DCBA = 1000 \Rightarrow F_1 = 0$

$F_2 = \overline{C} \overline{B} A + C \overline{B} \overline{A} + C B \overline{A}$

$\downarrow \quad \quad \downarrow \quad \quad \downarrow$   
 $\begin{matrix} 001 & 100 & 110 \\ \text{III} & \text{III} & \text{III} \\ 1,9 & 4,12 & 6,14 \end{matrix}$

DCBA	F <sub>1</sub>	F <sub>2</sub>
0000	1	0
0001	1	1
0010	1	0
0011	1	0
0100	1	1
0101	1	0
0110	1	1
0111	1	0
1000	0	0
1001	1	1
1010	1	0
1011	1	0
1100	1	1
1101	1	0
1110	1	1
1111	1	0

b) F<sub>1</sub>

DC \ BA	00	01	11	10
00	0	0	1	1
01	0	0	1	1
11	1	1	1	0
10	1	1	1	0

$F_1 = (D+B)(\overline{D} + \overline{B} + A)$

$F_1 = \overline{D}B + D\overline{B} + \overline{D}A + B\overline{D} + \overline{B}A + \overline{D}B$

c) F<sub>2</sub>

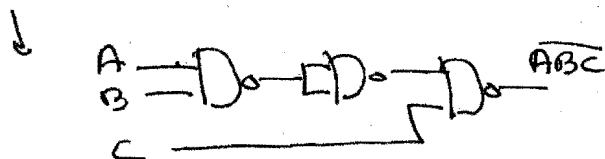
DC \ BA	00	01	11	10
00	1	0	0	1
01	1	0	0	0
11	1	0	0	0
10	1	0	0	1

$F_2 = \overline{B} \overline{A} + \overline{C} \overline{A}$

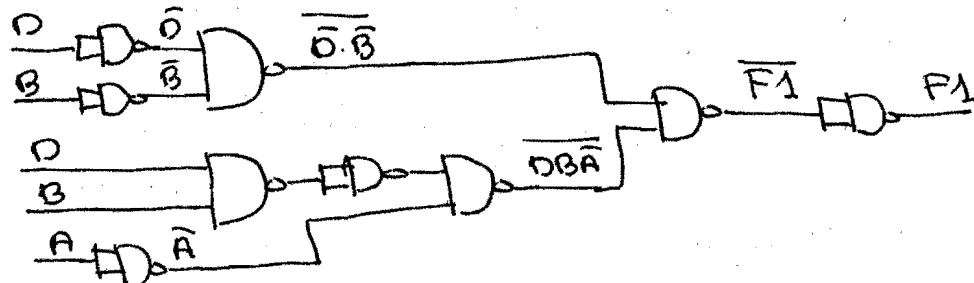
$$\begin{aligned}
 d) \quad F_1 &= (D+B)(\bar{D}+\bar{B}+A) = \\
 &= \overline{\overline{(D+B)(\bar{D}+\bar{B}+A)}} \quad \left. \begin{array}{l} \text{negamos dos veces} \\ \text{Demorgan} \end{array} \right\} \\
 &= \overline{\bar{D}\bar{B} + D\bar{B}\bar{A}} = \\
 &= \overline{\bar{D}\bar{B}} \cdot \overline{D\bar{B}\bar{A}} \quad \left. \begin{array}{l} \text{Demorgan otra vez} \end{array} \right\}
 \end{aligned}$$

Necesitamos una NAND de 3 entradas:

$$\overline{ABC} = \overline{\overline{AB} \cdot C} \rightarrow 2 \text{ NAND2 y 1 inversor}$$

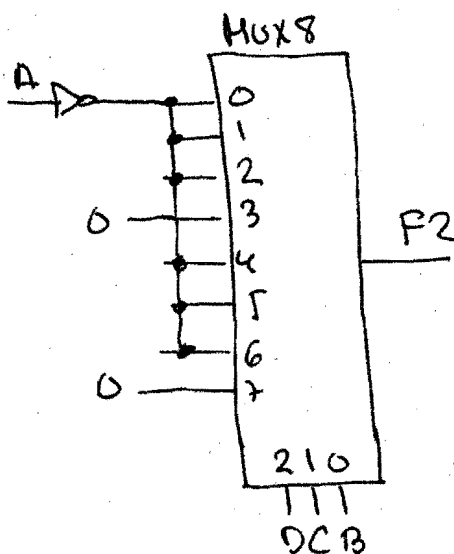


F1.



e)

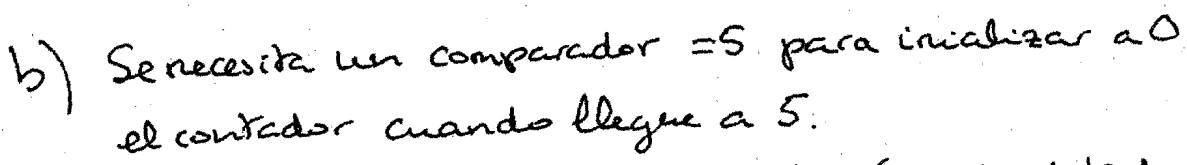
DCBA	F2	F2(A)
0000	1	$\bar{A}$
0001	0	
0010	1	$\bar{A}$
0011	0	
0100	1	$\bar{A}$
0101	0	
0110	0	0
0111	0	
1000	1	$\bar{A}$
1001	0	
1010	1	$\bar{A}$
1011	0	
1100	1	$\bar{A}$
1101	0	
1110	0	
1111	0	0



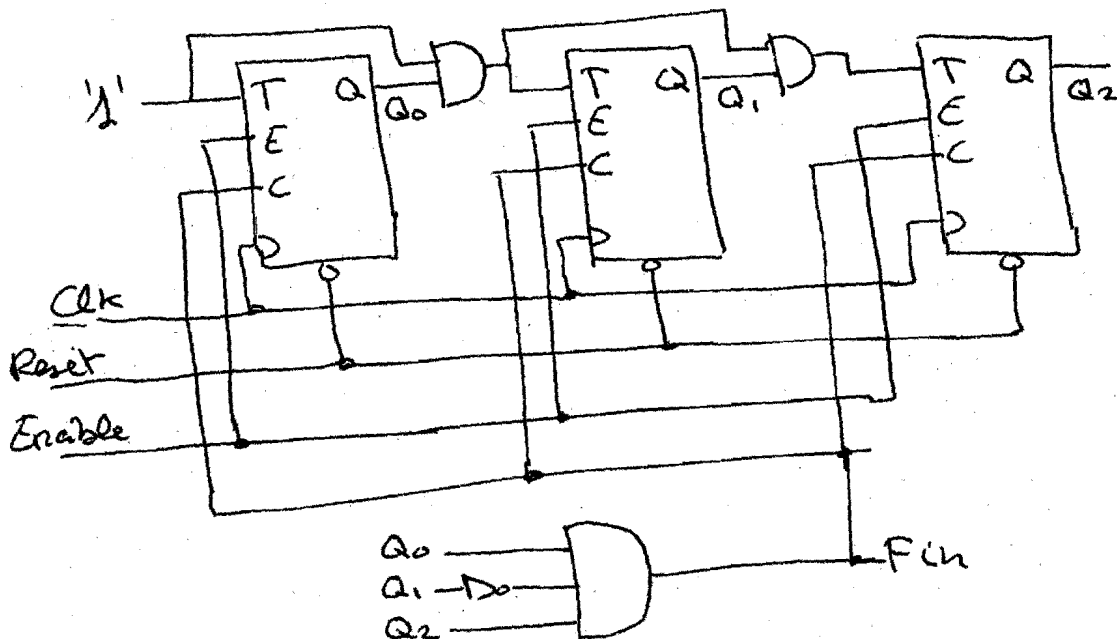
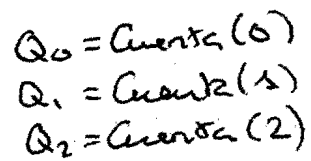




a) Chromogama

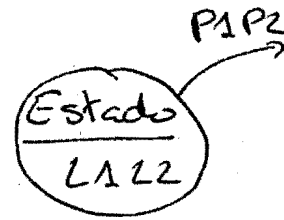
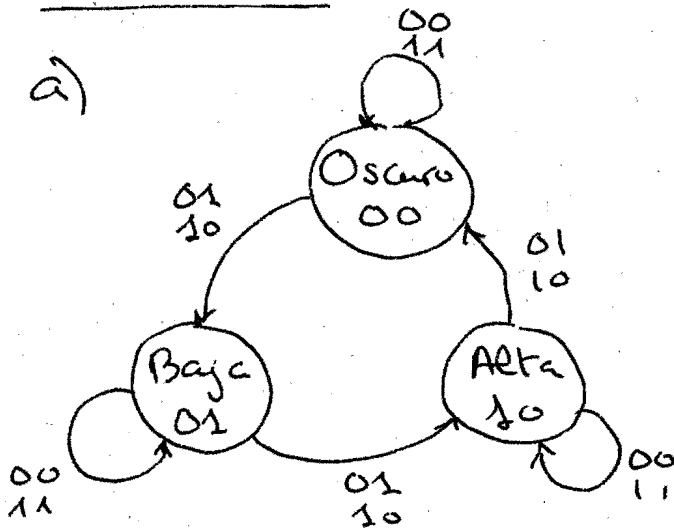


Usamos un contador de 3bits usando la celda básica del contador.



## Problema 2

a)



Como nos dan la codificación de las salidas, la escogemos para que luego coincida con los biestados.

b)

Estado	$Q_1$	$Q_0$	$L_1$	$L_2$
Oscuro	0	0	0	0
Baja	0	1	0	1
Alta	1	0	1	0

$$L_1 = Q_1$$

$$L_2 = Q_0$$

c)

Estado	$Q_1$	$Q_0$	$P_2$	$P_1$	$D_1 = D_0$ $Q_1' Q_0'$
Oscuro	0	0	0	0	0 0
			0	1	0 1
			1	0	0 1
			1	1	0 0
Baja	0	1	0	0	0 1
			0	1	1 0
			1	0	1 0
			1	1	0 1
Alta	1	0	0	0	1 0
			0	1	0 0
			1	0	0 0
			1	1	1 0
Resto					X X

$P_2 P_1$ $Q_1 Q_0$	00	01	11	10
00	0	0	0	0
01	0	1	0	1
11	X	X	X	X
10	1	0	1	0

$$D_1 = Q_1 \bar{P}_2 \bar{P}_1 + Q_0 \bar{P}_2 P_1 + Q_1 P_2 P_1 + Q_0 P_2 \bar{P}_1$$

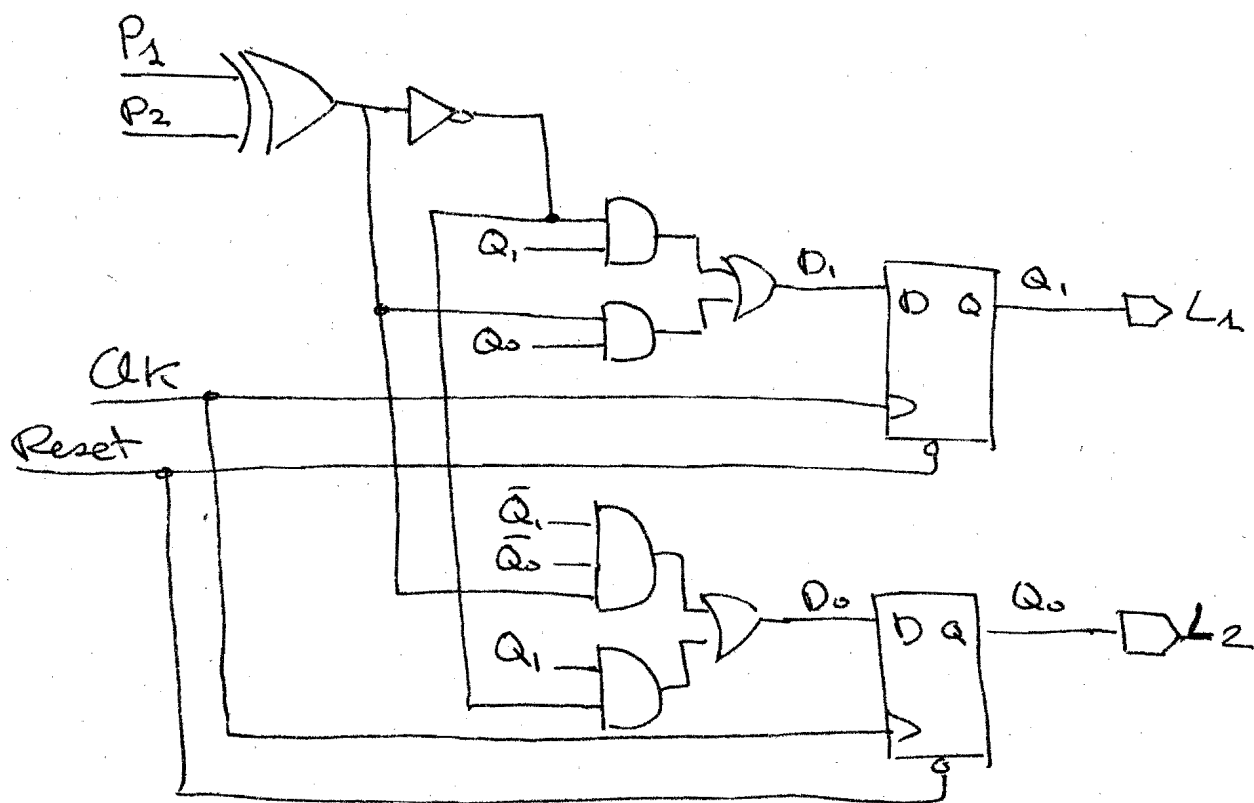
$$= Q_1 (\bar{P}_2 \bar{P}_1) + Q_0 (P_2 \bar{P}_1)$$

$P_2 P_1$ $Q_1 Q_0$	00	01	11	10
00	0	1	0	1
01	1	0	1	0
11	X	X	X	X
10	0	0	0	0

$$D_0 = \bar{Q}_1 \bar{Q}_0 \bar{P}_2 P_1 + \bar{Q}_1 \bar{Q}_0 P_2 \bar{P}_1 + Q_1 \bar{P}_2 \bar{P}_1 + Q_1 P_2 P_1 =$$

$$= \bar{Q}_1 \bar{Q}_0 (P_2 \oplus P_1) + Q_1 (P_2 \oplus P_1)$$

e)



### Cuestión 4 (1 punto)

Se desea implementar mediante la PAL de la figura, un transcodificador de Johnson de 6 bits a Binario de 4 bits. La transcodificación se realizará según la secuencia marcada en la tabla adjunta.

- Completar la tabla de verdad
- Señalar mediante un punto grueso todas las conexiones que deberán realizarse en el plano AND
- Escribir el valor de los bits de configuración de las celdas de salida, teniendo en cuenta que 'b' es el bit de más peso.

[illegible]