



Nombre: _____ **Grupo:** _____

Apellidos: _____

Cuestión 1 (0,75 puntos)

Realizar las conversiones siguientes:

- 101410 a binario natural, octal y hexadecimal
- 1110001012 a BCD
- 101011100₂ y 010010011₂ a decimal, suponiendo que los números dados vienen expresados en convenio de **complemento a 2**.
- Realizar la operación 33₁₀ - 28₁₀ mediante una suma binaria de 8 bits, expresando los números complemento a 2. Indicar razonadamente si se produce acarreo y/o desbordamiento.

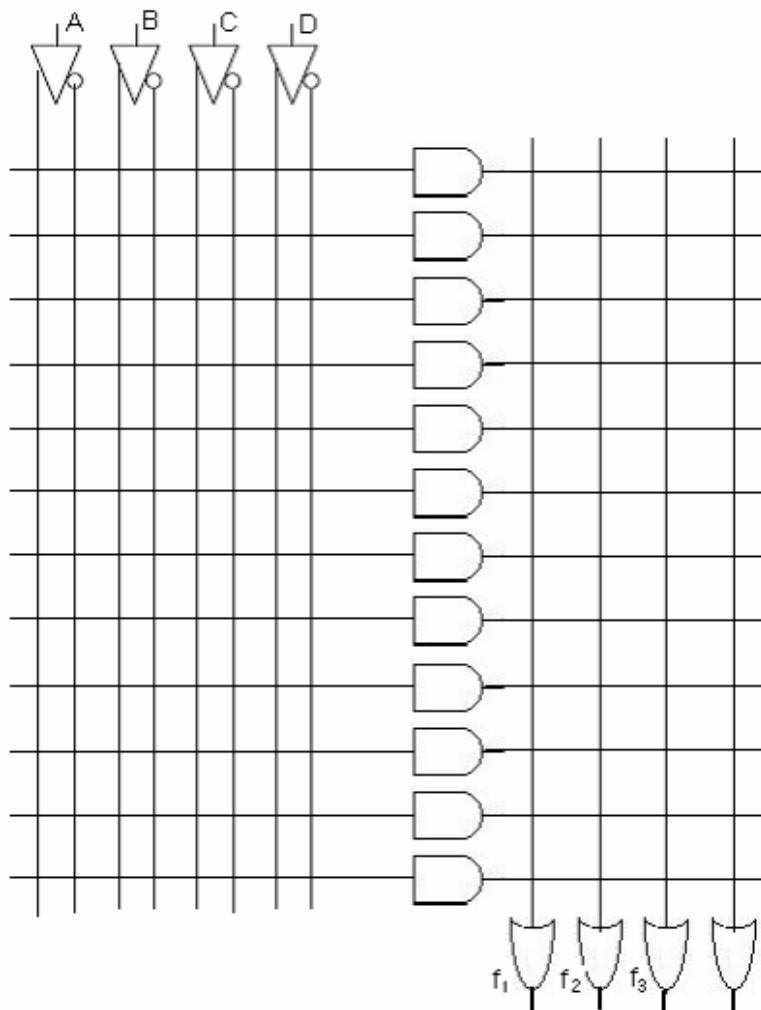
Cuestión 2 (0,75 puntos)

Implementar en la PLA de la figura las funciones lógicas:

$$f_1 = ABC' + ABD + AD + B'C$$

$$f_2 = ABC' + B'C$$

$$f_3 = ABD$$





Nombre: _____ **Grupo:** _____

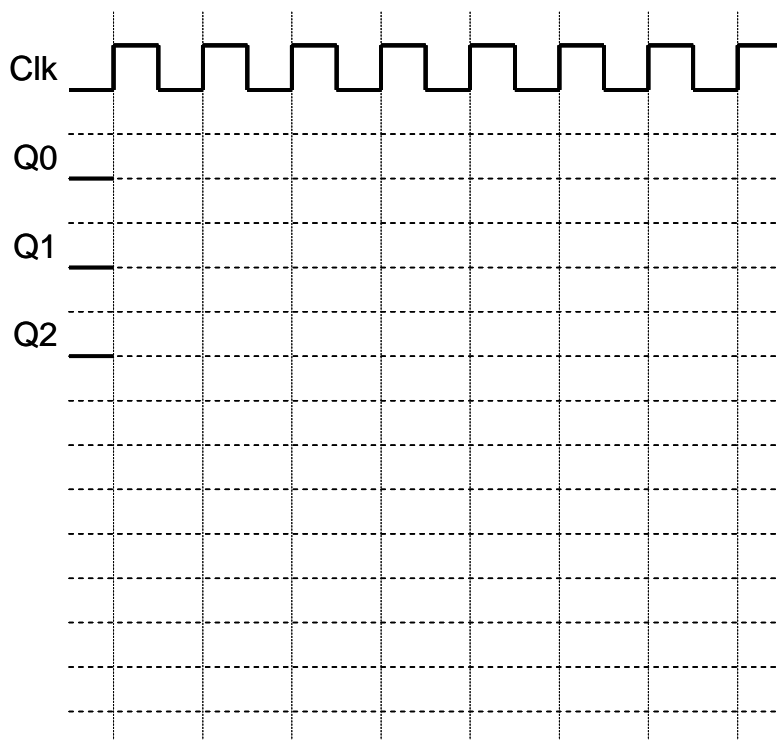
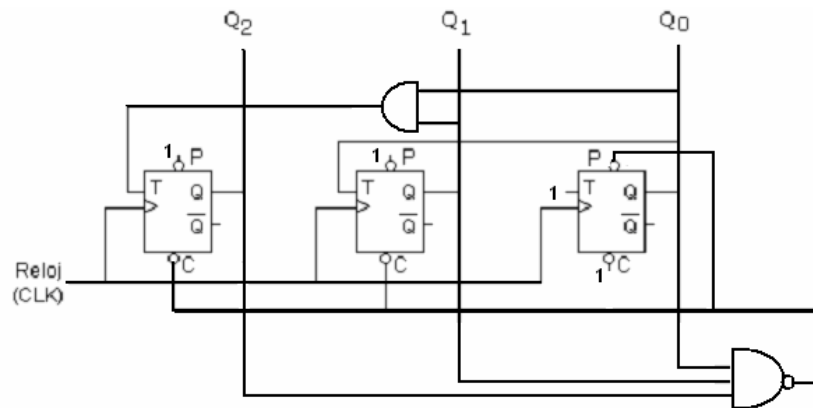
Apellidos: _____

Cuestión 3 (0,75 puntos)

Diseñar un contador síncrono ascendente módulo 10.

Cuestión 4 (0,75 puntos)

Para el circuito de la figura, rellenar el cronograma adjunto, utilizando las variables intermedias que sean precisas. El cronograma de esta cuestión se dibujará en esta misma hoja.





Problema 1 (2,5 puntos)

El Museo de Arte Moderno de Tokio desea implementar un sistema de alarma que garantice la seguridad e integridad de sus piezas más valiosas ubicadas en la sala central. Para ello ha montado cuatro sistemas de detección y alarma, basados en distintos fenómenos físicos, de modo que se aumente la fiabilidad del sistema sin generar falsas alarmas debidas a las propias visitas al Museo. Los detectores son los siguientes: (S) Sísmico, (I) Infrarrojo, (L) Haz de luz Láser, (A) Audio-frecuencia.

Las reglas de funcionamiento del sistema de alarma se presentan a continuación según su orden de prevalencia:

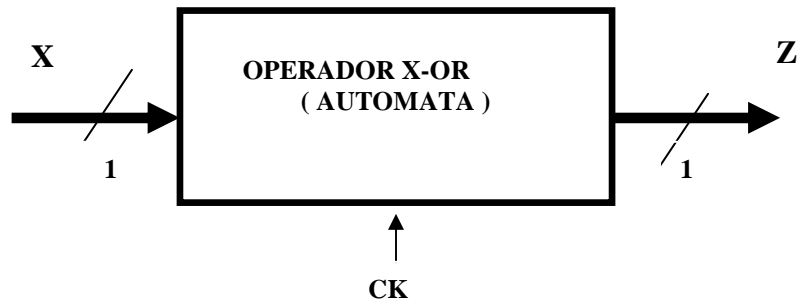
- La activación de cualquiera de los sensores por si solo no debe considerarse una alarma.
- El haz de luz láser y el barrido infrarrojo nunca se producen juntos para no interferirse entre ambos.
- Se activara la señal (PRE) de prealarma si dos detectores son activados al mismo tiempo, excepto si uno de ellos es el sísmico, dada las características sísmicas de la zona.
- Con tres eventos de disparo, se activa la señal (ALARM).

Desarrolle el HW necesario para la implementación del sistema descrito:

- a) Tabla de la verdad de las señales de salida PRE y ALARM en función de S, I, L, A.
- b) Expresar PRE en su primera forma canónica y ALARM en su segunda forma canónica.
- c) Simplificación por Karnaugh de las funciones anteriores.
- d) Implementación con puertas NAND de las salidas PRE y ALARM en un único circuito minimizando el número de componentes.
- e) Implementación con un UNICO decodificador 4:16 de las señales PRE y ALARM.

Problema 2 (2,5 puntos)

Se desea diseñar un circuito secuencial síncrono mediante un **autómata de Mealy** que realice la **operación lógica OR EXCLUSIVA (X-OR)** con **datos de 3 bits serie** introducidos por la entrada **X**, entregando el resultado por la salida **Z** como indica el diagrama siguiente.



La salida **Z** está normalmente a nivel bajo y durante la entrada del tercer bit del dato se mostrará el resultado de la operación en la salida **Z**. A continuación pasará a un estado de INICIO y quedará preparado para recibir un nuevo dato de 3 bits.

Ejemplo del funcionamiento:

$X \rightarrow 0\ 1\ 0\ 1\ 1\ 0\ 1\ 1\ \dots$
 $Y \rightarrow 0\ 0\ 1\ 0\ 0\ 0\ 0\ 0\ \dots$

Se pide:

- Diagrama de Transición de Estados.
- Tabla de Transición de Estados y Salidas del circuito, utilizando biestables tipo D.
- Funciones de Excitación y de Salida simplificadas.
- Esquema del circuito.



Problema 3 (2 puntos)

Un microprocesador tiene un espacio de direccionamiento de 1 Gb y un tamaño de palabra 32 bits. Se le quiere poner una memoria de 48 Mb, compuesta por 16Mb de ROM en la parte baja y 32Mb de RAM a continuación.

Se dispone de un número ilimitado de los siguientes circuitos de memoria:

- RAM de capacidad 8Mx32 bits
- RAM de capacidad 16Mx16 bits
- ROM de capacidad 8Mx8 bits

Se pide:

- a) Determinar el tamaño del bus de direcciones del microprocesador, y el tamaño del bus de direcciones de cada uno de los posibles circuitos de memoria.
- b) Determinar cuántos circuitos de memoria de cada tipo son necesarios, utilizando el menor número de dispositivos posible.
- c) Mapa de la memoria, con la dirección inicial y final de cada bloque en hexadecimal.
- d) Esquema de la memoria, utilizando un decodificador y las puertas lógicas necesarias. Suponga que los circuitos de memoria se activan por nivel alto. No olvide conectar las señales WE y OE.