

# طراحی پردازنده ۲۲ بیتی با معماری RISC-V

نام استاد کار آموزی: دکتر میرزاکوچکی

نام دانشجو: آروین دلاوری

#### خلاصه کار آموزی

- $\frac{1}{2}$  طراحی یک پردازنده  $\frac{1}{2}$  بیتی تحت  $\frac{1}{2}$  معماری  $\frac{1}{2}$   $\frac{1}{2}$  قابل برنامه نویسی به زبان  $\frac{1}{2}$  و اسمبلی.
- ویژگی ها: پردازنده دارای عملگر ضرب کننده تقریبی با خطای قابل تنظیم برای عملیات های پردازش تصویر و هوش مصنوعی

#### معرفی محل کار آموزی

- پژوهشکده الکترونیک دانشگاه علم و صنعت ایران
- آزمایشگاه طراحی مدار مجتمع دیجیتال
- نوع فعالیت: طراحی، شبیه سازی و پیاده سازی مدار های مجتمع دیجیتال با استفاده از زبان های توصیف سخت افزار و برد های FPGA، با استفاده از نرم افزار های برنامه نویسی توصیف سخت افزار و سنتز مدار های دیجیتال

### فرایندهای تولید در محل کار آموزی

۱- طراحی پردازنده در سطح معماری و رسم بلوک دایگرام بعد از انجام مطالعات در زمینه معماری مورد نظر

7- برنامه نویسی RTL و شبیه سازی آن با استفاده از زبان توصیف سخت افزار Verilog

۳- سنتز و تبدیل کد پردازنده به طرح فیزیکی تراشه با استفاده از ابزار های موجود برای انجام فرآیند GDSII

#### ویژگی ها/مزایای فرآیند تولید

- محاسبات تقریبی، موضوع جدید و مورد بحثی در طراحی دیجیتال میباشد که هدف از بررسی و تحقیق در این زمینه، بهبود سرعت، مساحت و توان مصرفی طرح های دیجیتال مورد استفاده در واحد های پردازشگر میباشد. با جایگزینی واحد های محاسباتی تقریبی با میزان خطای منطقی و قابل قبول، به جای واحد های محاسباتی دقیق ما به مزایای دیگری مانند سرعت و یا توان مصرفی کمتر دست پیدا می کنیم. بعد از مطالعه مقالات متعدد و تحقیقات در رابطه با عملیات های ریاضی تقریبی که این روزه در پردازنده ها و واحد های پردازشگر هوش مصنوعی و پردازش تصویر استفاده میشود، ما اقدام به بهبود یکی از طرح های ارائه شده در مقاله ای بین المللی کردیم و حاصل آن طراحی ضرب کننده جدیدی شد که میزان خطای آن توسط كاربر قابل كنترل مىباشد.
- بعد از طراحی ضرب کننده، ما اقدام به طراحی یک پروسسور ۳۲ بیتی با معماری RISC-V کردیم که از مزیای طراحی ماژولار، پایپلاین ۵ مرحله ای و واحد کنترل غیر متمرکز بهره میبرد که باعث دسترسی به فرکانس ۲۵۰ مگاهرتزی در پردازنده شد که عدد قابل قبول و مناسبی برای پروسسور های مصرفی در پروژه های میکروکنترلری و سیستم های نهفته میباشد. در نهایت ضرب کننده تقریبی در معماری پردازنده طراحی شده، قرار گرفته شد و مورد استفاده قرار گرفت.
  - .c.s y 3/3 83 (d.m. 13/3 8 9 cm 203)

شکل ا طرح فیزیکی پردازنده

### شرح فعالیت انجام شده و نتایج

- طراحی مدار ضرب کننده تقریبی با خطای قابل کنترل
- بررسی ضرب کننده در الگوریتم پردازش تصویر و مقایسه نتیج با مقالات معتبر
  - طراحی و رسم بلوک دیاگرام پردازنده
- طراحی پردازنده کامل به همراه ضرب کننده تقریبی با خطای قابل کنترل با استفاده از زبان توصیف سخت فزار Veriloa
- تست و شبیه سازی پردازنده با اجرای برنامه های مختلف به زبان اسمبلی
- تطبیق پردازنده با کامپایلر استاندارد  $\mathbf{C}$  برای اجرای برنامه به زبان  $\mathbf{GCC}$
- طراحی و تولید یک نرم افزار کامل جهت اجرای برنامه کاربر به زبان C و اسمبلی روی پردازنده، منطبق با سیستم عامل های ویندوز و لینوکس
- سنتز، چیدمان و رسم اتصالات نهایی جهت طراحی فیزیکی تراشه ریزپردازنده

## کاستی ها/ چالش های صنعتی موجود

۱- کمبود منابع و مراجع آموزشی کامل و رایگان در زمینه طراحی پردازنده

۲- عدم وجود بستر مناسب برای صنعت نیمه هادی و طراحی دیجیتال در کشور، در مرحله ساخت و تولید

۳– عدم دسترسی به نرم افزار های تخصصی و صنعتی سنتز و تبدیل به مدار مجتمع فشرده

### دستاوردها/پیشنهادها برای رفع چالش ها

۱- تهیه نرم افزار های حرفه ای و صنعتی طراحی دیجیتال توسط دانشگاه ها
۲- در نظر گرفتن آموزش های منطبق با تکنولوژی روز در زمینه طراحی دیجیتال

۳- تهیه برد های FPGA و پردازشی نسل جدید

در مراکز آموزش عالی