

6. 时序逻辑电路

6.1 时序逻辑电路的基本概念

6.2 同步时序逻辑电路的分析

6.3 同步时序逻辑电路的设计

6.4 异步时序逻辑电路的分析

6.5 若干典型的时序逻辑电路

6.6 简单的时序可编程逻辑器件GAL

6.7 用Verilog描述时序逻辑电路

教学基本要求

- 1、熟练掌握时序逻辑电路的**描述方式及其相互转换。**
- 2、熟练掌握时序逻辑电路的**分析方法**
- 3、熟练掌握时序逻辑电路的**设计方法**
- 4、熟练掌握典型时序逻辑电路**计数器、寄存器、移位寄存器**的逻辑功能及其应用。
- 5、正确理解时序可编程器件的原理及其应用。
- 6、学会用Verilog HDL设计时序电路及时序可编程逻辑器件的方法。

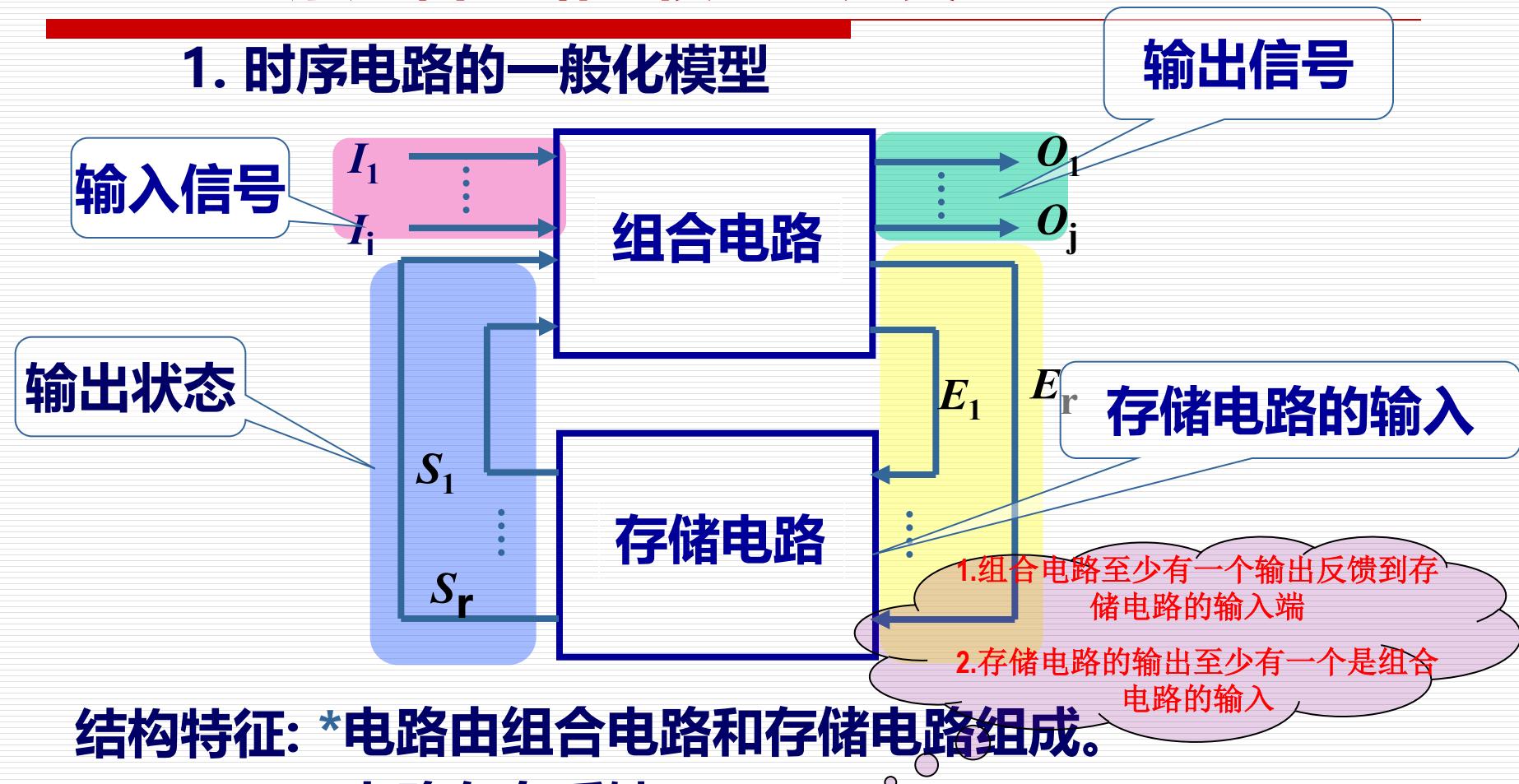
6.1 时序逻辑电路的基本概念

6.1.1 时序逻辑电路的模型与分类

6.1.2 时序电路逻辑功能的表达

6.1.1 时序逻辑电路的模型与分类

1. 时序电路的一般化模型



结构特征: ***电路由组合电路和存储电路组成。**
***电路存在反馈。**

***时序电路在任一时刻的输出不仅仅取决于当前输入信号, 还与电路以前的状态有关 (时序电路是状态依赖的)**

6.1.1 时序逻辑电路的模型与分类

输出方程: $O = f_1(I, S)$

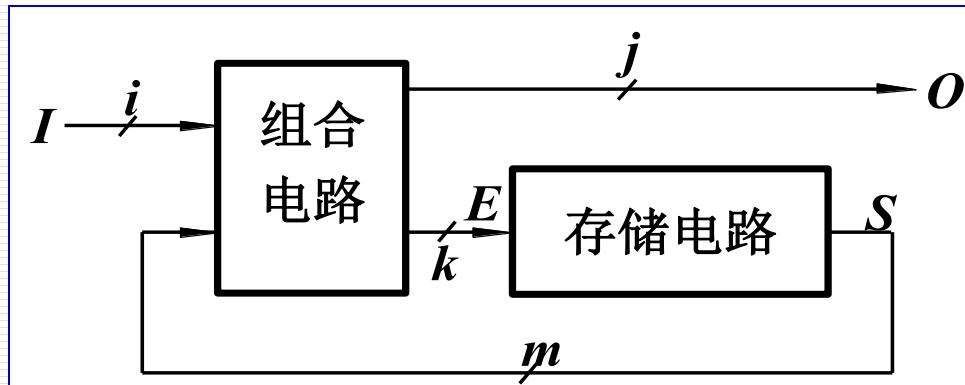
表达输出信号与输入信号、状态变量的关系式

激励方程: $E = f_2(I, S)$

表达了激励信号与输入信号、状态变量的关系式

状态方程: $S^{n+1} = f_3(E, S^n)$

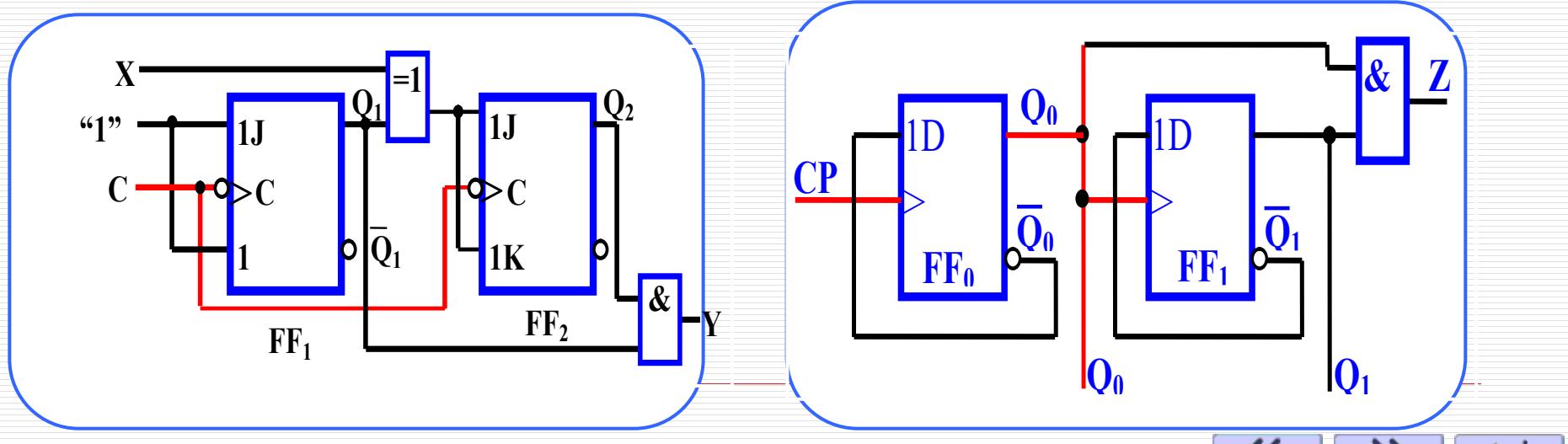
表达存储电路从现态到次态的转换关系式



2、异步时序电路与同步时序电路

按脉冲控制方式,可分为异步时序电路和同步时序电路:

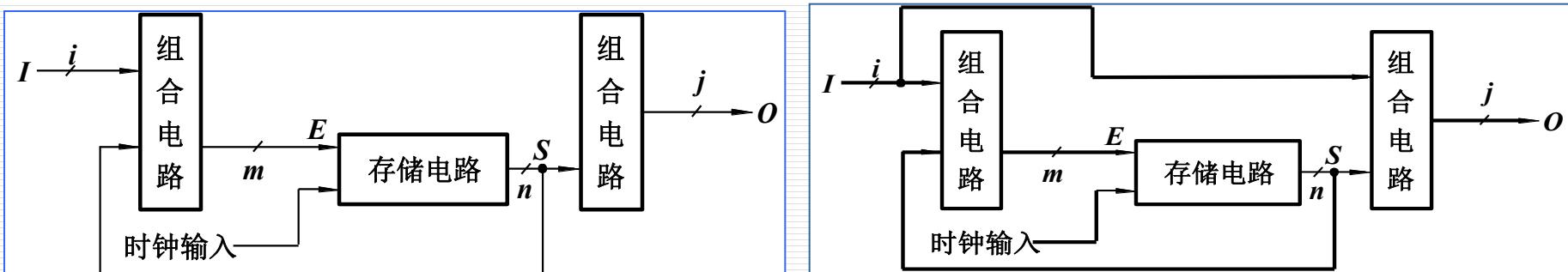
时序电路 {
 同步: 有一个统一的时钟同步脉冲,存储电路状态的
 转换是在同一时钟脉冲源的同一边沿作用下
 同步动作。【注意: 时钟脉冲的间隔要保证电路响
 应周期得以完成】
 异步: 没有统一的时钟脉冲



3.米利型和穆尔型时序电路

从输出信号的特点分类：

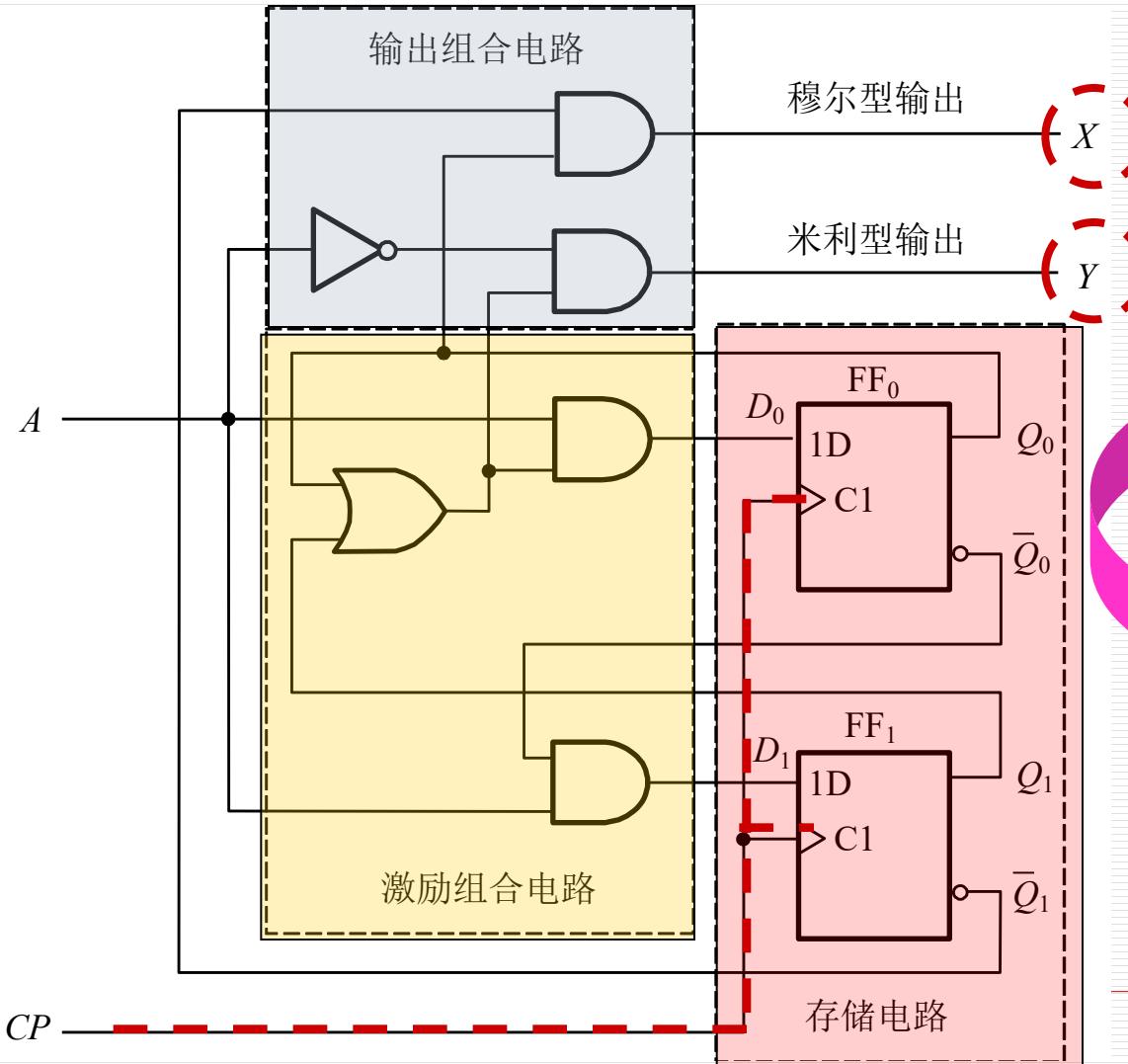
时序电路 穆尔(moor)型: $Z = F_1 [Q^n]$
电路的输出仅与电路状态有关
米利(mealy)型: $Z = F_1 [X, Q^n]$
电路的输出与外输入有关



米利型时序逻辑电路中，可能存在一个或多个穆尔型输出。

6.1.2 时序电路功能的表达方法

1. 逻辑方程组



输出方程

$$X = \bar{Q}_1 Q_0$$

$$Y = (Q_0 + Q_1)A$$

激励方程组

$$D_0 = (Q_0 + Q_1)A$$

$$D_1 = \bar{Q}_0 A$$

状态方程组

$$Q_1^{n+1} = D$$

$$Q_0^{n+1} = (Q_0^n + Q_1^n)A$$

$$Q_1^{n+1} = \bar{Q}_0^n A$$

组合电路特性

状态转换特性

2. 根据方程组列出状态转换真值表

输出方程

$$X = \bar{Q}_1 Q_0$$

$$Y = (Q_0 + Q_1) \bar{A}$$

状态方程组

$$Q_1^{n+1} = \bar{Q}_0^n A$$

$$Q_0^{n+1} = (Q_0^n + Q_1^n) A$$

状态转换真值表

Q_1^n	Q_0^n	A	Q_1^{n+1}	Q_0^{n+1}	X	Y
0	0	0	0	0	0	0
0	0	1	1	0	0	0
0	1	0	0	0	1	1
0	1	1	0	1	1	0
1	0	0	0	0	0	1
1	0	1	1	1	0	0
1	1	0	0	0	0	1
1	1	1	0	1	0	0

3. 将状态转换真值表转换为状态表

状态转换真值表

Q_1^n	Q_0^n	A	Q_1^{n+1}	Q_0^{n+1}	X	Y
0	0	0	0	0	0	0
0	0	1	1	0	0	0
0	1	0	0	0	1	1
0	1	1	0	1	1	0
1	0	0	0	0	0	1
1	0	1	1	1	0	0
1	1	0	0	0	0	1
1	1	1	0	1	0	0

转换表

Q_1^n	Q_0^n	$Q_1^{n+1} Q_0^{n+1} / Y$		X
		$A=0$	$A=1$	
00		00 / 0	10 / 0	0
01		00 / 1	01 / 0	1
10		00 / 1	11 / 0	0
11		00 / 1	01 / 0	0

二者完全等效

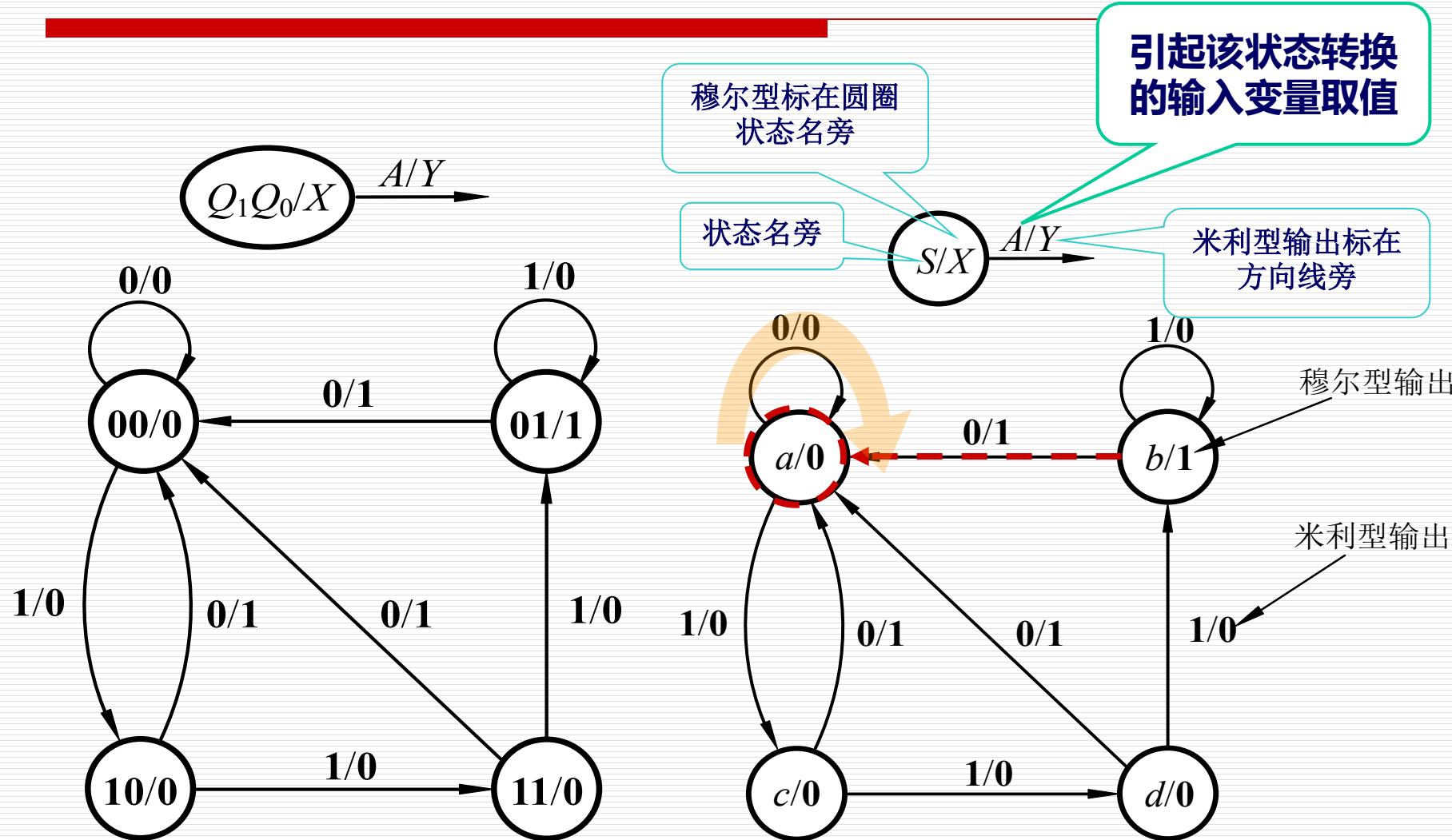
4. 根据转换表得状态表

令4个状态为 $00=a$, $01=b$, $10=c$, $11=d$, 得:

		转换表		现态与输入的 函数	状态表		
Q_1^n	Q_0^n	$Q_1^{n+1} Q_0^{n+1}$	$/ Y$		S^n	S^{n+1}/Y	X
		$A=0$	$A=1$		$A=0$	$A=1$	
00	00 / 0	10 / 0	0		a	$a / 0$	0
01	00 / 1	01 / 0	1		b	$a / 1$	1
10	00 / 1	11 / 0	0		c	$a / 1$	0
11	00 / 1	01 / 0	0		d	$a / 1$	0

- 由于使用了与实际意义相关的名称来命名各种状态, 因此状态表更容易理解时序电路的行为和结果; 但是转换表更容易与逻辑方程组和电路相对应。
- 在时序电路设计过程中, 也要先给状态命名, 然后进行状态分配

5.画状态图



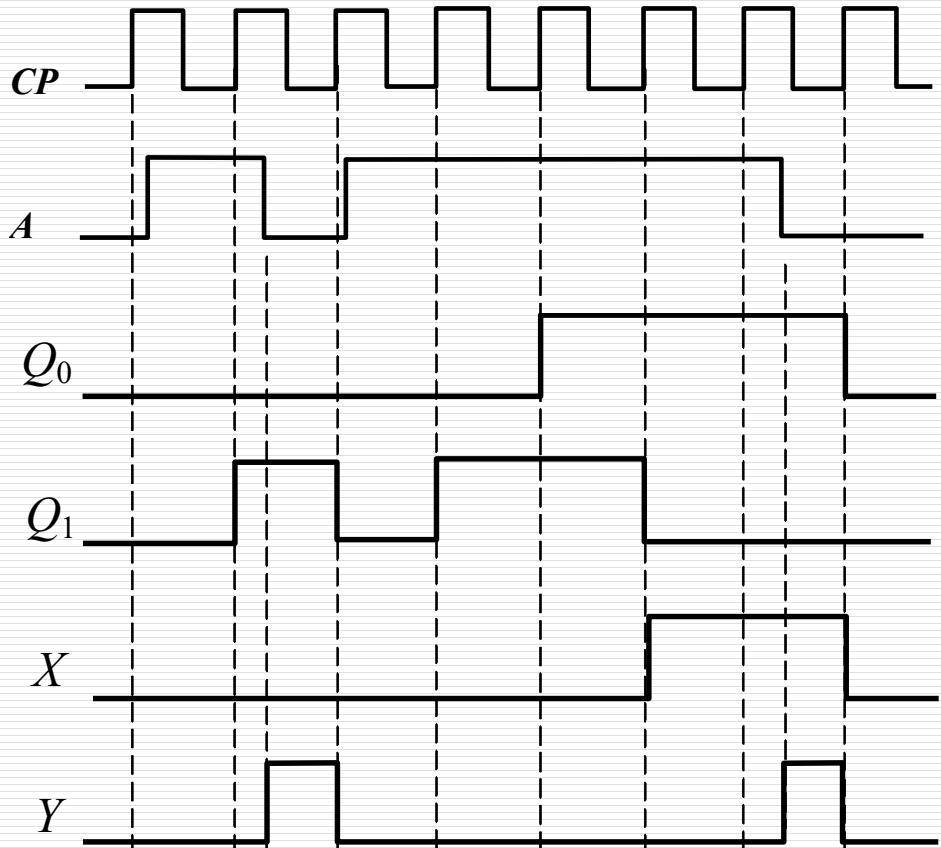
状态图可以更直观形象地表示出时序电路运行中的全部状态、各状态间相互转换的关系以及转换的条件和结果

6. 时序图——根据转换表画出波形图

时序图——时序电路的状态、输出对输入信号（包括时钟信号）相应的波形图。时序图反映了时序电路中个信号在时间上的对应关系

转换表

		$Q_1^{n+1} Q_0^{n+1} / Y$		X
		A=0	A=1	
$Q_1^n Q_0^n$				
00	00 / 0	10 / 0	0	
01	00 / 1	01 / 0	1	
10	00 / 1	11 / 0	0	
11	00 / 1	01 / 0	0	



时序逻辑电路的五种描述方式是可以相互转换的