

jefferson ponte

jefferson.uchoa.ponte03@aluno.ifce.edu.br

IP: 189.45.106.39

SEMB-P2

SEMB.IFCE

77.8%

Points: 14 out of 18

Duration: 00:39:38

Date started: Mon 31 Aug '20 16:11

Date finished: Mon 31 Aug '20 16:50

0 Left

Answers

✓ Correctly answered ✗ Incorrectly answered ➔ Missed correct option

All Questions | 10 Correct | 1 Partially Correct | 4 Incorrect | 2 Unanswered

Question 1 of 17

A

Um processador (CPU) pode apresentar menor _____ como desvantagem, se comparado a um circuito dedicado, mas tem maior _____ como vantagem.

Answer given:

✗ desempenho;flexibilidade

Accepted answers:

eficiência energética, flexibilidade

desempenho, flexibilidade

desempenho; flexibilidade

eficiência energética; flexibilidade

Points: 2 out of 2

Question 2 of 17

AAA

O DSP utiliza instruções do tipo SIMD. Isso permite diminuir o tempo de computação e a aumentar a eficiência energética.

Correct answer: A)

Selected answer: A)

✓ A) True

B) False

Points: 1 out of 1

Question 3 of 17

A

Um processador *soft-core* (implementado em FPGA) apresenta maior desempenho (velocidade) que um processador "de prateleira" equivalente.

Correct answer: **B)**
Selected answer: **B)**

A) True

✓ **B)** False

Points: 1 out of 1

Question 4 of 17

AAA

Quando é necessário prolongar os cabos de conexão entre computadores ligados por uma interface UART, uma das estratégias é aumentar os níveis de tensão. Os _____ podem ser usados para isso.

Answer given:

✗ **No answer given**

Accepted answers:

drivers RS-232

drivers RS232

Points: 0 out of 1

Question 5 of 17

AAA

_____ foi a linguagem de programação usada nas primeiras aplicações embarcadas. Uma das razões para isso era _____.

Answer given:

✗ **Assembly, proximidade da linguagem de máquina**

Accepted answers:

Assembly, a falta de compiladores

Assembly, a simplicidade das aplicações

Assembly, a baixa complexidade das aplicações

Points: 1 out of 2

Question 6 of 17

A

No padrão SPI o endereço de destino da mensagem vai na própria mensagem.

Correct answer: **B)**
Selected answer: **B)**

A) True

✓ **B)** False

Points: 1 out of 1

Question 7 of 17

AAA

O FPGA e o ASSP são tecnologias disponíveis para se implementar uma aplicação embarcada. O ASSP oferece maior eficiência energética.

Correct answer: **A)**
Selected answer: **A)**

- ✓ **A)** True
B) False

Points: 1 out of 1

Question 8 of 17

AA

Os processadores VLIW dissipam menor potência que os superescalares convencionais. Isso é consequência de seu menor desempenho.

Correct answer: **B)**
Selected answer: **B)**

- A)** True
✓ **B)** False

Points: 1 out of 1

Question 9 of 17

AA

Um motor opera a 500 rpm quando submetido a uma tensão de 5,0V. Considere a disponibilidade de um driver PWM que fornece 5V quando em nível alto e 0V quando em nível baixo. O valor de ciclo de trabalho (razão cíclica ou *Duty cycle*) para que o motor opere a 300 rpm é _____.

Answer given:

✗ **No answer given**

Accepted answers:

0,6
0.6

Points: 0 out of 1

Question 10 of 17

A

O uso de linguagens de mais alto nível de abstração em aplicações embarcadas vem sendo imposto pelo aumento da complexidade dessas aplicações.

Correct answer: **A)**
Selected answer: **A)**

- ✓ **A)** True
B) False

Points: 1 out of 1

Question 11 of 17

A

O critério de Nyquist diz que a frequência de amostragem para digitalização de um sinal deve ser maior ou igual ao dobro da maior frequência contida no sinal.

Correct answer: **A)**
Selected answer: **A)**

- ✓ **A)** True
B) False

Points: 1 out of 1

Question 12 of 17

AA2

O(s) _____ apresentam menor flexibilidade e maior tempo de prototipação como desvantagens em relação aos Reconfiguráveis.

Answer given:

✓ ASIC

Accepted answers:

ASIC

Points: 1 out of 1

Question 13 of 17

AAA

Uma estratégia para diminuir o tempo de computação de uma aplicação é a introdução de cache no sistema. A desvantagem desse método é o aumento da potência.

Correct answer: **B)**
Selected answer: **B)**

- A)** True
✓ **B)** False

Points: 1 out of 1

Question 14 of 17

A

Um *Cross compiler* é um compilador sendo executado em uma plataforma e gerando código executável em outra plataforma.

Correct answer: **A)**
Selected answer: **A)**

- ✓ **A)** True
B) False

Points: 1 out of 1

Question 15 of 17

A

Uma estratégia para diminuir o tempo de computação de uma aplicação é substituir o algoritmo. A desvantagem desse método é o possível aumento da energia.

Correct answer: **B)**

Selected answer: **A)**

✗ **A)** True

➔ **B)** False

Points: 0 out of 1

Question 16 of 17

AA

Para implementar uma função trigonométrica um programador C deve usar uma biblioteca (math.h) ao invés dele mesmo escrever em C o código que calcula a função (Usando série de Taylor, por exemplo). No contexto de aplicações embarcadas isso se faz porque _____, oferecendo menor tempo de computação.

Answer given:

✗ O código da math.h foi escrito originalmente em assembly

Accepted answers:

a lib foi escrita originalmente em assembly

a biblioteca foi escrita originalmente em assembly

Points: 1 out of 1

Question 17 of 17

Generic

Qual o grau de dificuldade dessa avaliação?

Correct answer: **A) B) C) D) E)**

Selected answer: **E)**

➔ **A)** Muito Fácil

➔ **B)** Fácil

➔ **C)** Média

➔ **D)** Difícil

✓ **E)** Muito Difícil

Points: 0 out of 0

anna maciel

anna.carolina.maci03@aluno.ifce.edu.br
IP: 2804:431:c7f3:a7b4:1867:fbf4:939e:6a09

SEMB-P2

SEMB.IFCE

66.7%

Points: 12 out of 18
Duration: 00:40:02
Date started: Mon 31 Aug '20 16:10
Date finished: Mon 31 Aug '20 16:50
0 Left

This Test was automatically finished when either:
1. Its time limit was reached when taking the Test.
2. An attempt to resume this Test was not allowed due to date or time limits.

Answers

✓ Correctly answered ✗ Incorrectly answered ➔ Missed correct option

All Questions | 8 Correct | 5 Incorrect | 4 Unanswered

Question 1 of 17

AAA

A introdução de cache no sistema é uma estratégia para diminuir o tempo de computação de uma aplicação. Adicionalmente, esse método ajuda a diminuir a potência.

Correct answer: **A)**
Selected answer: **A)**

- ✓ **A) True**
B) False

Points: 1 out of 1

Question 2 of 17

AA

Nem sempre uma estratégia que reduz a potência de um sistema digital leva a uma redução na sua energia.

Correct answer: **A)**
Selected answer: **B)**

- ➔ **A) True**
✗ **B) False**

Points: 0 out of 1

Question 3 of 17

AAA

O ASSP e o FPGA são equivalentes em sua capacidade de produzir hardware específico. Entretanto, o FPGA pode oferecer maior desempenho (velocidade) e eficiência energética.

Correct answer: **B)**
Selected answer: **B)**

- ☐ A) True
- ☒ B) False

Points: 1 out of 1

Question 4 of 17

AAA

O DSP é um exemplo de arquitetura (ISA) personalizada pra um certo domínio de aplicação. Com isso se pode diminuir o tempo de computação sem ter que recorrer a altas frequências de clock.

Correct answer: **A)**
Selected answer: **No answer given**

- ☒ A) True
- ☐ B) False

Points: 0 out of 1

Question 5 of 17

A

Diminuir a memória de um SoC tem um benefício duplo, no preço e na potência dissipada.

Correct answer: **A)**
Selected answer: **A)**

- ☒ A) True
- ☐ B) False

Points: 1 out of 1

Question 6 of 17

A

O aumento da complexidade das aplicações embarcadas levou ao uso de linguagens de mais alto nível de abstração.

Correct answer: **A)**
Selected answer: **A)**

- ☒ A) True
- ☐ B) False

Points: 1 out of 1

Question 7 of 17

AA2

O(s) _____ apresentam menor flexibilidade e maior tempo de prototipação como desvantagens em relação aos Reconfiguráveis.

Answer given:

- ☒ ASIC

Accepted answers:

ASIC

Points: 1 out of 1

Question 8 of 17

A

UART adota comunicação síncrona, transmissor e receptor usam o mesmo sinal de clock.

Correct answer: **B)**

Selected answer: **B)**

A) True

✓ **B)** False

Points: 1 out of 1

Question 9 of 17

A

Processador, Memórias e dispositivos de E/S são os elementos que compõem um SoC (*System on Chip*).

Correct answer: **A)**

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 10 of 17

A

Um processador (CPU) apresenta maior _____ e menor _____ como vantagens, se comparado com um circuito dedicado.

Answer given:

✗ Flexibilidade; Desempenho

Accepted answers:

flexibilidade, custo por unidade

flexibilidade; custo por unidade

flexibilidade, custo

flexibilidade, preço por unidade

flexibilidade, preço

flexibilidade; preço

Points: 1 out of 2

Question 11 of 17

AA

Estudos indicam que cerca de 75% do código de aplicações embarcadas em microcontroladores foi escrito em Assembly.

Isso ocorre porque a equipe do projeto usou _____.

Answer given:

✗ bibliotecas

Accepted answers:

bibliotecas escritas em assembly

Points: 1 out of 1

Question 12 of 17

AAA

Os _____ usados com a interface UART de um microcontrolador permitem elevar as tensões aplicadas no cabo de conexão.

Answer given:

✗ No answer given

Accepted answers:

drivers RS-232

driver RS232

Points: 0 out of 1

Question 13 of 17

A

Um processador "de prateleira" apresenta menor desempenho (velocidade) que um processador *soft-core* (implementado em FPGA) equivalente.

Correct answer: **B)**

Selected answer: **A)**

✗ **A)** True

→ **B)** False

Points: 0 out of 1

Question 14 of 17

AAA

a) As aplicações embarcadas antigamente eram escritas em linguagem _____. _____ era uma das razões para isso.

Answer given:

✗ Assembly, Não existir compilador

Accepted answers:

Assembly, a falta de compiladores

Assembly, a baixa complexidade das aplicações

Points: 2 out of 2

Question 15 of 17

A

Segundo o critério de Nyquist, a frequência de amostragem para digitalização de um sinal deve ser maior ou igual à maior frequência contida no sinal.

Correct answer: **B)**

Selected answer: **B)**

A) True

✓ **B)** False

Points: 1 out of 1

Question 16 of 17

AA

Dado um ADC com resolução de 10 bits, frequência de clock de 200 kHz e que utiliza o método de integração simples, o tempo de uma conversão é de _____ .

Answer given:

✗ **No answer given**

Accepted answers:

5,12 ms

5,12ms

0,00512 s

5.12 ms

5.12ms

Points: 0 out of 1

Question 17 of 17

Generic

Qual o grau de dificuldade dessa avaliação?

Correct answer: **A) B) C) D) E)**

Selected answer: **No answer given**

➔ **A)** Muito Fácil

➔ **B)** Fácil

➔ **C)** Média

➔ **D)** Difícil

➔ **E)** Muito Difícil

Points: 0 out of 0

angelo serra

angelo.serra43@aluno.ifce.edu.br

IP: 189.113.211.13

SEMB-P2

SEMB.IFCE

61.1%

Points: 11 out of 18

Duration: 00:39:36

Date started: Mon 31 Aug '20 16:10

Date finished: Mon 31 Aug '20 16:50

0 Left

Answers

✓ Correctly answered ✗ Incorrectly answered → Missed correct option

All Questions | 8 Correct | 1 Partially Correct | 4 Incorrect | 4 Unanswered

Question 1 of 17

AA

Um motor opera a 600 rpm quando submetido a uma tensão de 5,0V. Considere a disponibilidade de um driver PWM que fornece 5V quando em nível alto e 0V quando em nível baixo. O valor de ciclo de trabalho (razão cíclica ou *Duty cycle*) para que o motor opere a 450 rpm é _____.

Answer given:

✓ 0,75

Accepted answers:

0,75

0.75

Points: 1 out of 1

Question 2 of 17

AAA

A técnica de salto de frequência do padrão Bluetooth contribui para diminuir a sua potência de operação.

Correct answer: B)

Selected answer: No answer given

A) True

→ B) False

Points: 0 out of 1

Question 3 of 17

AAA

Um ASIC implementa uma lógica dedicada (específica) para uma aplicação. Essa estratégia permite uma menor potência dissipada pelo dispositivo podendo manter o tempo de computação de um processador de propósito geral.

Correct answer: A)

Selected answer: A)

- ✓ A) True
- B) False

Points: 1 out of 1

Question 4 of 17

A

Na comunicação síncrona, transmissor e receptor usam o mesmo sinal de clock. É o caso do SPI.

Correct answer: A)
Selected answer: A)

- ✓ A) True
- B) False

Points: 1 out of 1

Question 5 of 17

A

Segundo o critério de Nyquist, a frequência de amostragem para digitalização de um sinal deve ser maior ou igual à maior frequência contida no sinal.

Correct answer: B)
Selected answer: B)

- A) True
- ✓ B) False

Points: 1 out of 1

Question 6 of 17

A

Uma estratégia para diminuir o tempo de computação de uma aplicação é aumentar a frequência de operação do processador. A desvantagem desse método é o possível aumento da energia.

Correct answer: B)
Selected answer: A)

- ✗ A) True
- B) False

Points: 0 out of 1

Question 7 of 17

A

Um compilador sendo executado em uma plataforma e gerando código executável em outra plataforma é chamado *Cross compiler*.

Correct answer: A)
Selected answer: A)

- ✓ A) True

B) False

Points: 1 out of 1

Question 8 of 17

AA

Para implementar uma função trigonométrica um programador C deve usar uma biblioteca (math.h) ao invés dele mesmo escrever em C o código que calcula a função (Usando série de Taylor, por exemplo). No contexto de aplicações embarcadas isso se faz porque _____, oferecendo menor tempo de computação.

Answer given:

✗ a função da biblioteca math.h já está escrita em assembly

Accepted answers:

a lib foi escrita originalmente em assembly

a biblioteca foi escrita originalmente em assembly

Points: 1 out of 1

Question 9 of 17

A

Um processador (CPU) apresenta menor _____ e menor _____ como desvantagens, se comparado com um circuito dedicado.

Answer given:

✗ desempenho

Accepted answers:

eficiência energética, desempenho

eficiência energética; desempenho

desempenho, eficiência energética

Points: 1 out of 2

Question 10 of 17

AA2

Sistemas híbridos são SoC que oferecem _____ como parte de sua lógica interna.

Answer given:

✗ No answer given

Accepted answers:

um módulo FPGA

um FPGA

um módulo reconfigurável

um reconfigurável

FPGA

Points: 0 out of 1

Question 11 of 17

A

O _____ é um exemplo de processador soft-core.

Answer given:

✗ **No answer given**

Accepted answers:

MicroBlaze
NIOS II
NIOS 2
OpenRISC
Leon3

Points: 0 out of 1

Question 12 of 17

AAA

A introdução de cache no sistema é uma estratégia para diminuir o tempo de computação de uma aplicação. Adicionalmente, esse método ajuda a diminuir a potência.

Correct answer: **A)**

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 13 of 17

AAA

_____ foi a linguagem de programação usada nas primeiras aplicações embarcadas. Uma das razões para isso era _____.

Answer given:

✗ **Assembly / poder acessar diretamente o hardware**

Accepted answers:

Assembly, a falta de compiladores
Assembly, a simplicidade das aplicações
Assembly, a baixa complexidade das aplicações

Points: 1 out of 2

Question 14 of 17

A

Compiladores não são muito eficientes ao traduzir código a partir da linguagem de alto nível. A solução para isso é os projetos de aplicações embarcadas contarem com algum desenvolvedor em Assembly.

Correct answer: **B)**

Selected answer: **No answer given**

☐ A) True

☒ B) False

Points: 0 out of 1

Question 15 of 17

AAA

O FPGA e o ASIC são equivalentes em sua capacidade de produzir hardware específico. Entretanto, o FPGA pode oferecer maior flexibilidade e menor *time-to-market*.

Correct answer: **A)**

Selected answer: **A)**

☒ A) True

☐ B) False

Points: 1 out of 1

Question 16 of 17

AA

Os processadores VLIW apresentam menor desempenho que os superescalares convencionais, por isso dissipam menor potência.

Correct answer: **B)**

Selected answer: **B)**

☐ A) True

☒ B) False

Points: 1 out of 1

Question 17 of 17

Generic

Qual o grau de dificuldade dessa avaliação?

Correct answer: **A) B) C) D) E)**

Selected answer: **C)**

☒ A) Muito Fácil

☒ B) Fácil

☒ C) Média

☒ D) Difícil

☒ E) Muito Difícil

Points: 0 out of 0

daniel araujo

daniel.ferreira.araujo07@aluno.ifce.edu.br

IP: 168.196.104.190

SEMB-P2

SEMB.IFCE

55.6%

Points: 10 out of 18

Duration: 00:39:55

Date started: Mon 31 Aug '20 16:10

Date finished: Mon 31 Aug '20 16:50

0 Left

Answers

✓ Correctly answered ✗ Incorrectly answered ➔ Missed correct option

All Questions | 8 Correct | 1 Partially Correct | 7 Incorrect | 1 Unanswered

Question 1 of 17

A

Segundo o critério de Nyquist, a maior frequência contida num sinal não deve ultrapassar a metade da frequência de amostragem para digitalização do sinal.

Correct answer: **A)**

Selected answer: **B)**

➔ **A) True**

✗ **B) False**

Points: 0 out of 1

Question 2 of 17

AAA

A técnica de salto de frequência do padrão Bluetooth contribui para aumentar a sua robustez.

Correct answer: **A)**

Selected answer: **A)**

✓ **A) True**

B) False

Points: 1 out of 1

Question 3 of 17

A

Um processador (CPU) pode apresentar menor _____ como desvantagem, se comparado a um circuito dedicado, mas tem maior _____ como vantagem.

Answer given:

✗ desempenho,custo beneficio

Accepted answers:

eficiência energética, flexibilidade
desempenho, flexibilidade
desempenho; flexibilidade
eficiência energética; flexibilidade

Points: 1 out of 2

Question 4 of 17

AA

Um motor opera a 600 rpm quando submetido a uma tensão de 5,0V. Considere a disponibilidade de um driver PWM que fornece 5V quando em nível alto e 0V quando em nível baixo. O valor de ciclo de trabalho (razão cíclica ou *Duty cycle*) para que o motor opere a 450 rpm é _____.

Answer given:

✗ No answer given

Accepted answers:

0,75
0.75

Points: 0 out of 1

Question 5 of 17

AA

O aumento da complexidade das aplicações embarcadas levou à necessidade de combinar em um projeto diferentes linguagens, como Assembly e Python.

Correct answer: **B)**

Selected answer: **B)**

A) True

✓ **B)** False

Points: 1 out of 1

Question 6 of 17

AA

Uma redução de energia de um sistema digital necessariamente está associada a uma redução na potência.

Correct answer: **B)**

Selected answer: **B)**

A) True

✓ **B)** False

Points: 1 out of 1



Question 7 of 17

AAA

Um ASIP possui instruções especializadas para atender a um certo domínio de aplicações. Isso aumenta o seu time-to-

market, comparado com um microprocessador, já que requer programadores especializados.

Correct answer: **B)**
Selected answer: **A)**

-  **A)** True
-  **B)** False

Points: 0 out of 1

Question 8 of 17

AA2

O(s) _____ apresentam menor flexibilidade e maior tempo de prototipação como desvantagens em relação aos Reconfiguráveis.

Answer given:

 ASIC

Accepted answers:

ASIC



Points: 1 out of 1

Question 9 of 17

A

Medimos o tempo de execução de um trecho de código usando o osciloscópio para observar os sinais Tx e Rx.

Correct answer: **B)**
Selected answer: **A)**

-  **A)** True
-  **B)** False

Points: 0 out of 1

Question 10 of 17

AAA

a) As aplicações embarcadas antigamente eram escritas em linguagem _____. _____ era uma das razões para isso.

Answer given:

 Assembly,memoria

Accepted answers:

Assembly, a falta de compiladores

Assembly, a baixa complexidade das aplicações

Points: 1 out of 2

Question 11 of 17

A

O padrão Bluetooth opera a uma taxa de comunicação menor que o Wi-fi, mas o que o torna atraente é a menor potência dissipada.

Correct answer: **A)**
Selected answer: **A)**

- ☒ **A)** True
- ☐ **B)** False

Points: 1 out of 1

Question 12 of 17

A

O uso de linguagens de mais alto nível de abstração em aplicações embarcadas vem sendo imposto pelo aumento da complexidade dessas aplicações.

Correct answer: **A)**
Selected answer: **A)**

- ☒ **A)** True
- ☐ **B)** False

Points: 1 out of 1

Question 13 of 17

AAA

A introdução de cache no sistema é uma estratégia para diminuir o tempo de computação de uma aplicação. Adicionalmente, esse método ajuda a diminuir a potência.

Correct answer: **A)**
Selected answer: **A)**

- ☒ **A)** True
- ☐ **B)** False

Points: 1 out of 1

Question 14 of 17

A

Processador, Memórias e dispositivos de E/S são os elementos que compõem um SoC (*System on Chip*).

Correct answer: **A)**
Selected answer: **A)**

- ☒ **A)** True
- ☐ **B)** False

Points: 1 out of 1

Question 15 of 17

A

O _____ é um exemplo de processador soft-core.

Answer given:

✗ RISC

Accepted answers:

MicroBlaze

NIOS II

NIOS 2

OpenRISC

Leon3

Points: 0 out of 1

Question 16 of 17

AAA

O ASSP e o FPGA são equivalentes em sua capacidade de produzir hardware específico. Entretanto, o FPGA pode oferecer maior desempenho (velocidade) e eficiência energética.

Correct answer: **B)**

Selected answer: **A)**

✗ **A)** True

➔ **B)** False

Points: 0 out of 1

Question 17 of 17

Generic

Qual o grau de dificuldade dessa avaliação?

Correct answer: **A) B) C) D) E)**

Selected answer: **D)**

➔ **A)** Muito Fácil

➔ **B)** Fácil

➔ **C)** Média

✓ **D)** Difícil

➔ **E)** Muito Difícil

Points: 0 out of 0

lucas lima

francisco.lucas.lima07@aluno.ifce.edu.br

IP: 187.86.207.124

SEMB-P2

SEMB.IFCE

73.7%

Points: 14 out of 19

Duration: 00:40:03

Date started: Mon 31 Aug '20 16:10

Date finished: Mon 31 Aug '20 16:50

0 Left

This Test was automatically finished when either:

1. Its time limit was reached when taking the Test.
2. An attempt to resume this Test was not allowed due to date or time limits.

Answers

✓ Correctly answered ✗ Incorrectly answered ➡ Missed correct option

All Questions | 12 Correct | 1 Partially Correct | 4 Incorrect

Question 1 of 17

AAA

As primeiras aplicações embarcadas eram escritas em linguagem _____ . _____ e _____ eram as razões para isso.

Answer given:

✗ Assembly, linguagem não estruturada, acesso facilitado ao hardware

Accepted answers:

Assembly, A falta de compiladores, a baixa complexidade das aplicações

Assembly, A baixa complexidade das aplicações, a falta de compiladores

Assembly, A simplicidade das aplicações, a falta de compiladores

Points: 1 out of 3

Question 2 of 17

A

Aumentar a frequência de operação do processador é uma estratégia para diminuir o tempo de computação de uma aplicação. A desvantagem desse método é o possível aumento da energia.

Correct answer: **B)**

Selected answer: **B)**

A) True

✓ B) False

Points: 1 out of 1

Question 3 of 17

AA

Para implementar uma função trigonométrica um programador C deve usar uma biblioteca (math.h) ao invés dele mesmo escrever em C o código que calcula a função (Usando série de Taylor, por exemplo). No contexto de aplicações embarcadas isso se faz porque _____, o que implica em menor tempo de desenvolvimento.

Answer given:

✗ o código da biblioteca foi escrito em Assembly

Accepted answers:

o código da biblioteca já está pronto

o código da lib já está pronto

Points: 0 out of 1

Question 4 of 17

AAA

O ASIC e o FPGA são equivalentes em sua capacidade de produzir hardware específico. Entretanto, o FPGA pode oferecer maior flexibilidade e menor tempo de projeto.

Correct answer: **A)**

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 5 of 17

AA

Ao se aplicar uma estratégia que reduza a potência de um sistema digital haverá um benefício extra de também reduzir a sua energia.

Correct answer: **B)**

Selected answer: **B)**

A) True

✓ **B)** False

Points: 1 out of 1

Question 6 of 17

AAA

O DSP é um exemplo de arquitetura (ISA) personalizada pra um certo domínio de aplicação. Com isso se pode diminuir o tempo de computação sem ter que recorrer a altas frequências de clock.

Correct answer: **A)**

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 7 of 17

A

O uso de linguagens de mais alto nível de abstração em aplicações embarcadas vem sendo imposto pelo aumento da complexidade dessas aplicações.

Correct answer: **A)**

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 8 of 17

AAA

A introdução de cache no sistema é uma estratégia para diminuir o tempo de computação de uma aplicação. Adicionalmente, esse método ajuda a diminuir a potência.

Correct answer: **A)**

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 9 of 17

AA

Um motor opera a 600 rpm quando submetido a uma tensão de 5,0V. Considere a disponibilidade de um driver PWM que fornece 5V quando em nível alto e 0V quando em nível baixo. O valor de ciclo de trabalho (razão cíclica ou *Duty cycle*) para que o motor opere a 450 rpm é _____.

Answer given:

✗ 0.9

Accepted answers:

0,75

0.75

Points: 0 out of 1

Question 10 of 17

A

No padrão SPI o endereço de destino da mensagem vai na própria mensagem.

Correct answer: **B)**

Selected answer: **B)**

A) True

✓ **B)** False

Points: 1 out of 1

Question 11 of 17

A

Um processador (CPU) apresenta maior _____ e menor _____ como vantagens, se comparado com um circuito dedicado.

Answer given:

✓ flexibilidade, custo

Accepted answers:

flexibilidade, custo por unidade
flexibilidade; custo por unidade
flexibilidade, custo
flexibilidade, preço por unidade
flexibilidade, preço
flexibilidade; preço

Points: 2 out of 2

Question 12 of 17

A

O _____ é um exemplo de processador soft-core.

Answer given:

✓ MicroBlaze

Accepted answers:

MicroBlaze
NIOS II
NIOS 2
OpenRISC
Leon3

Points: 1 out of 1

Question 13 of 17

AA2

Os Reconfiguráveis oferecem como vantagens sobre o(s) _____ maior flexibilidade e menor tempo de prototipação.

Answer given:

✓ ASIC

Accepted answers:

ASIC

Points: 1 out of 1

Question 14 of 17

AAA

A técnica de salto de frequência do padrão Bluetooth contribui para aumentar a sua robustez.

Correct answer: **A)**
Selected answer: **B)**

- ☒ **A)** True
☐ **B)** False

Points: 0 out of 1

Question 15 of 17

A

O termo *duty cycle* (ciclo de trabalho), na modulação conhecida como PWM, descreve a proporção de tempo ligado em relação a um período de tempo.

Correct answer: **A)**
Selected answer: **A)**

- ☒ **A)** True
☐ **B)** False

Points: 1 out of 1

Question 16 of 17

A

Processador, Memórias e dispositivos de E/S são os elementos que compõem um SoC (*System on Chip*).

Correct answer: **A)**
Selected answer: **A)**

- ☒ **A)** True
☐ **B)** False

Points: 1 out of 1

Question 17 of 17

Generic

Qual o grau de dificuldade dessa avaliação?

Correct answer: **A) B) C) D) E)**
Selected answer: **C)**

- ☒ **A)** Muito Fácil
☒ **B)** Fácil
☒ **C)** Média
☒ **D)** Difícil
☒ **E)** Muito Difícil

Points: 0 out of 0

josafa santiago

josafa.alencar.santiago60@aluno.ifce.edu.br

IP: 2804:2d5c:a0:424:b53c:2b70:fece:d487

SEMB-P2

SEMB.IFCE

66.7%

Points: 12 out of 18

Duration: 00:40:02

Date started: Mon 31 Aug '20 16:10

Date finished: Mon 31 Aug '20 16:50

0 Left

Answers

✓ Correctly answered ✗ Incorrectly answered → Missed correct option

All Questions | 9 Correct | 1 Partially Correct | 7 Incorrect

Question 1 of 17

AAA

As primeiras aplicações embarcadas eram escritas em linguagem _____. Uma das razões para isso era _____.

Answer given:

✗ assembly, software simples

Accepted answers:

Assembly, a falta de compiladores

Assembly, a baixa complexidade das aplicações

Points: 2 out of 2

Question 2 of 17

AA

Uma redução de energia de um sistema digital necessariamente está associada a uma redução na potência.

Correct answer: **B)**

Selected answer: **A)**

✗ **A)** True

→ **B)** False

Points: 0 out of 1

Question 3 of 17

A

Na comunicação síncrona, transmissor e receptor usam o mesmo sinal de clock. É o caso da UART.

Correct answer: **B)**

Selected answer: **B)**

A) True

✓ B) False

Points: 1 out of 1

Question 4 of 17

AA

As funções (em software) que usam os recursos de um ASIP (Application-Specific Instruction set Processor) são escritas originalmente em assembly.

Correct answer: A)

Selected answer: A)

✓ A) True

B) False

Points: 1 out of 1

Question 5 of 17

AAA

A introdução de cache no sistema é uma estratégia para diminuir o tempo de computação de uma aplicação. A desvantagem desse método é o aumento da potência.

Correct answer: B)

Selected answer: A)

✗ A) True

→ B) False

Points: 0 out of 1

Question 6 of 17

A

O aumento da complexidade das aplicações embarcadas levou ao uso de linguagens de mais alto nível de abstração.

Correct answer: A)

Selected answer: A)

✓ A) True

B) False

Points: 1 out of 1

Question 7 of 17

A

Substituir o algoritmo é uma estratégia para diminuir o tempo de computação de uma aplicação. Adicionalmente, esse método pode diminuir a energia.

Correct answer: A)

Selected answer: A)

✓ A) True

B) False

Points: 1 out of 1

Question 8 of 17

A

Um processador (CPU) apresenta menor _____ e maior _____ como vantagens, se comparado com um circuito dedicado.

Answer given:

✓ custo, flexibilidade

Accepted answers:

custo por unidade, flexibilidade
custo por unidade; flexibilidade
custo, flexibilidade
preço por unidade, flexibilidade
preço por unidade; flexibilidade
preço, flexibilidade
preço; flexibilidade

Points: 2 out of 2

Question 9 of 17

AAA

A técnica de salto de frequência do padrão Bluetooth contribui para aumentar a sua taxa de transmissão.

Correct answer: **B)**

Selected answer: **B)**

A) True

✓ **B)** False

Points: 1 out of 1

Question 10 of 17

AAA

O ASIC e o FPGA são equivalentes em sua capacidade de produzir hardware específico. Entretanto, o ASIC pode oferecer maior desempenho (velocidade) e eficiência energética.

Correct answer: **A)**

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 11 of 17

AAA

Um exemplo de arquitetura (ISA) personalizada pra um certo domínio de aplicação é o DSP. Essa estratégia permite uma menor potência dissipada pelo dispositivo podendo manter o tempo de computação de um processador de propósito geral.

Correct answer: **A)**
Selected answer: **B)**

→ **A)** True

✗ **B)** False

Points: 0 out of 1

Question 12 of 17

A

Um SoC (*System on Chip*) é composto de Processador, Memórias e dispositivos de E/S.

Correct answer: **A)**
Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 13 of 17

A

A taxa (ou frequência) de um conversor analógico-digital se refere ao numero de digitalizações feitas por unidade de tempo.

Correct answer: **A)**
Selected answer: **B)**

→ **A)** True

✗ **B)** False

Points: 0 out of 1

Question 14 of 17

A

Um processador *soft-core* (implementado em FPGA) apresenta menor eficiência energética que um processador "de prateleira" equivalente.

Correct answer: **A)**
Selected answer: **B)**

→ **A)** True

✗ **B)** False

Points: 0 out of 1

Question 15 of 17

AA

Um motor opera a 1000 rpm quando submetido a uma tensão de 5,0V. Considere a disponibilidade de um driver PWM que fornece 5V quando em nível alto e 0V quando em nível baixo. O valor de ciclo de trabalho (razão cíclica ou Duty cycle) para que o motor opere a 450 rpm é _____.

Answer given:

✗ 1,8

Accepted answers:

0,45

0.45

Points: 0 out of 1

Question 16 of 17

AA2

O(s) _____ apresentam menor flexibilidade e maior tempo de prototipação como desvantagens em relação aos Reconfiguráveis.

Answer given:

✓ ASIC

Accepted answers:

ASIC

Points: 1 out of 1

Question 17 of 17

Generic

Qual o grau de dificuldade dessa avaliação?

Correct answer: **A) B) C) D) E)**

Selected answer: **C)**

→ **A)** Muito Fácil

→ **B)** Fácil

✓ **C)** Média

→ **D)** Difícil

→ **E)** Muito Difícil

Points: 0 out of 0

leonardo costa

leonardo.holanda.costa06@aluno.ifce.edu.br

IP: 131.161.109.112

SEMB-P2

SEMB.IFCE

52.8%

Points: 9.5 out of 18

Duration: 00:40:02

Date started: Mon 31 Aug '20 16:10

Date finished: Mon 31 Aug '20 16:50

0 Left

This Test was automatically finished when either:

1. Its time limit was reached when taking the Test.
2. An attempt to resume this Test was not allowed due to date or time limits.

Answers

✓ Correctly answered ✗ Incorrectly answered ➡ Missed correct option

All Questions | 6 Correct | 9 Incorrect | 2 Unanswered

Question 1 of 17

AA

Dado um ADC com resolução de 10 bits, frequência de clock de 200 kHz e que utiliza o método de aproximação sucessiva, o tempo de uma conversão é de _____ us.

Answer given:

✗ 512

Accepted answers:

50

Points: 0 out of 1

Question 2 of 17

AAA

_____ foi a linguagem de programação usada nas primeiras aplicações embarcadas. Uma das razões para isso era _____.

Answer given:

✗ Assembly,Desempenho

Accepted answers:

Assembly, a falta de compiladores

Assembly, a simplicidade das aplicações

Assembly, a baixa complexidade das aplicações

Points: 1 out of 2

Question 3 of 17

AA

Nem sempre uma estratégia que reduz a potência de um sistema digital leva a uma redução na sua energia.

Correct answer: **A)**

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 4 of 17

A

O aumento da complexidade das aplicações embarcadas levou ao uso de linguagens de mais alto nível de abstração.

Correct answer: **A)**

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 5 of 17

AAA

A introdução de cache no sistema é uma estratégia para diminuir o tempo de computação de uma aplicação. Adicionalmente, esse método ajuda a diminuir a potência.

Correct answer: **A)**

Selected answer: **B)**

➔ **A)** True

✗ **B)** False

Points: 0 out of 1

Question 6 of 17

A

_____ é o tempo necessário desde a concepção de um projeto até o seu lançamento no mercado.

Answer given:

✓ Time-to-market

Accepted answers:

Time-to-market

Time to market

Points: 1 out of 1

Question 7 of 17

A

Um processador (CPU) pode apresentar menor _____ como desvantagem, se comparado a um circuito dedicado, mas tem maior _____ como vantagem.

Answer given:

✗ Desempenho,Proposito geral

Accepted answers:

eficiência energética, flexibilidade

desempenho, flexibilidade

desempenho; flexibilidade

eficiência energética; flexibilidade

Points: 1.5 out of 2

Question 8 of 17

AA

Estudos indicam que cerca de 75% do código de aplicações embarcadas em microcontroladores foi escrito em Assembly. Isso ocorre porque a equipe do projeto usou _____.

Answer given:

✗ bibliotecas

Accepted answers:

bibliotecas escritas em assembly

Points: 1 out of 1

Question 9 of 17

A

Aumentar a memória de um SoC tem um prejuízo duplo, no preço e na potência dissipada.

Correct answer: **A)**

Selected answer: **No answer given**

➔ **A)** True

B) False

Points: 0 out of 1

Question 10 of 17

AA2

SoC que oferecem _____ como parte de usa lógica interna são chamados sistemas híbridos.

Answer given:

✓ FPGA

Accepted answers:

um módulo FPGA

um módulo reconfigurável

um FPGA

um reconfigurável

FPGA

Points: 1 out of 1

Question 11 of 17

AAA

O FPGA e o ASSP são tecnologias disponíveis para se implementar uma aplicação embarcada. O ASSP oferece maior eficiência energética.

Correct answer: **A)**

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 12 of 17

AAA

Um ASIC implementa uma lógica dedicada (específica) para uma aplicação. Essa estratégia permite uma menor potência dissipada pelo dispositivo podendo manter o tempo de computação de um processador de propósito geral.

Correct answer: **A)**

Selected answer: **B)**

→ **A)** True

✗ **B)** False

Points: 0 out of 1

Question 13 of 17

A

Um processador "de prateleira" apresenta menor desempenho (velocidade) que um processador *soft-core* (implementado em FPGA) equivalente.

Correct answer: **B)**

Selected answer: **A)**

✗ **A)** True

→ **B)** False

Points: 0 out of 1

Question 14 of 17

AAA

A técnica de salto de frequência do padrão Bluetooth contribui para aumentar a sua taxa de transmissão.

Correct answer: **B)**

Selected answer: **A)**

✗ **A)** True

→ B) False

Points: 0 out of 1

Question 15 of 17

A

O padrão I2C utiliza apenas um fio para tráfego de dados enquanto o SPI utiliza dois.

Correct answer: A)

Selected answer: A)

✓ A) True

B) False

Points: 1 out of 1

Question 16 of 17

A

Segundo o critério de Nyquist, a maior frequência contida num sinal não deve ultrapassar a metade da frequência de amostragem para digitalização do sinal.

Correct answer: A)

Selected answer: B)

→ A) True

✗ B) False

Points: 0 out of 1

Question 17 of 17

Generic

Qual o grau de dificuldade dessa avaliação?

Correct answer: A) B) C) D) E)

Selected answer: No answer given

→ A) Muito Fácil

→ B) Fácil

→ C) Média

→ D) Difícil

→ E) Muito Difícil

Points: 0 out of 0

josafa santiago

josafa.alencar.santiago60@aluno.ifce.edu.br

IP: 2804:2d5c:a0:424:b53c:2b70:fece:d487

SEMB-P2

SEMB.IFCE

66.7%

Points: 12 out of 18

Duration: 00:40:02

Date started: Mon 31 Aug '20 16:10

Date finished: Mon 31 Aug '20 16:50

0 Left

Answers

✓ Correctly answered ✗ Incorrectly answered → Missed correct option

All Questions | 9 Correct | 1 Partially Correct | 7 Incorrect

Question 1 of 17

AAA

As primeiras aplicações embarcadas eram escritas em linguagem _____. Uma das razões para isso era _____.

Answer given:

✗ assembly, software simples

Accepted answers:

Assembly, a falta de compiladores

Assembly, a baixa complexidade das aplicações

Points: 2 out of 2

Question 2 of 17

AA

Uma redução de energia de um sistema digital necessariamente está associada a uma redução na potência.

Correct answer: B)

Selected answer: A)

✗ A) True

→ B) False

Points: 0 out of 1

Question 3 of 17

A

Na comunicação síncrona, transmissor e receptor usam o mesmo sinal de clock. É o caso da UART.

Correct answer: B)

Selected answer: B)

A) True

✓ B) False

Points: 1 out of 1

Question 4 of 17

AA

As funções (em software) que usam os recursos de um ASIP (Application-Specific Instruction set Processor) são escritas originalmente em assembly.

Correct answer: A)

Selected answer: A)

✓ A) True

B) False

Points: 1 out of 1

Question 5 of 17

AAA

A introdução de cache no sistema é uma estratégia para diminuir o tempo de computação de uma aplicação. A desvantagem desse método é o aumento da potência.

Correct answer: B)

Selected answer: A)

✗ A) True

→ B) False

Points: 0 out of 1

Question 6 of 17

A

O aumento da complexidade das aplicações embarcadas levou ao uso de linguagens de mais alto nível de abstração.

Correct answer: A)

Selected answer: A)

✓ A) True

B) False

Points: 1 out of 1

Question 7 of 17

A

Substituir o algoritmo é uma estratégia para diminuir o tempo de computação de uma aplicação. Adicionalmente, esse método pode diminuir a energia.

Correct answer: A)

Selected answer: A)

✓ A) True

B) False

Points: 1 out of 1

Question 8 of 17

A

Um processador (CPU) apresenta menor _____ e maior _____ como vantagens, se comparado com um circuito dedicado.

Answer given:

✓ custo, flexibilidade

Accepted answers:

custo por unidade, flexibilidade
custo por unidade; flexibilidade
custo, flexibilidade
preço por unidade, flexibilidade
preço por unidade; flexibilidade
preço, flexibilidade
preço; flexibilidade

Points: 2 out of 2

Question 9 of 17

AAA

A técnica de salto de frequência do padrão Bluetooth contribui para aumentar a sua taxa de transmissão.

Correct answer: **B)**

Selected answer: **B)**

A) True

✓ **B)** False

Points: 1 out of 1

Question 10 of 17

AAA

O ASIC e o FPGA são equivalentes em sua capacidade de produzir hardware específico. Entretanto, o ASIC pode oferecer maior desempenho (velocidade) e eficiência energética.

Correct answer: **A)**

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 11 of 17

AAA

Um exemplo de arquitetura (ISA) personalizada pra um certo domínio de aplicação é o DSP. Essa estratégia permite uma menor potência dissipada pelo dispositivo podendo manter o tempo de computação de um processador de propósito geral.

Correct answer: **A)**
Selected answer: **B)**

→ **A)** True

✗ **B)** False

Points: 0 out of 1

Question 12 of 17

A

Um SoC (*System on Chip*) é composto de Processador, Memórias e dispositivos de E/S.

Correct answer: **A)**
Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 13 of 17

A

A taxa (ou frequência) de um conversor analógico-digital se refere ao numero de digitalizações feitas por unidade de tempo.

Correct answer: **A)**
Selected answer: **B)**

→ **A)** True

✗ **B)** False

Points: 0 out of 1

Question 14 of 17

A

Um processador *soft-core* (implementado em FPGA) apresenta menor eficiência energética que um processador "de prateleira" equivalente.

Correct answer: **A)**
Selected answer: **B)**

→ **A)** True

✗ **B)** False

Points: 0 out of 1

Question 15 of 17

AA

Um motor opera a 1000 rpm quando submetido a uma tensão de 5,0V. Considere a disponibilidade de um driver PWM que fornece 5V quando em nível alto e 0V quando em nível baixo. O valor de ciclo de trabalho (razão cíclica ou Duty cycle) para que o motor opere a 450 rpm é _____.

Answer given:

✗ 1,8

Accepted answers:

0,45

0.45

Points: 0 out of 1

Question 16 of 17

AA2

O(s) _____ apresentam menor flexibilidade e maior tempo de prototipação como desvantagens em relação aos Reconfiguráveis.

Answer given:

✓ ASIC

Accepted answers:

ASIC

Points: 1 out of 1

Question 17 of 17

Generic

Qual o grau de dificuldade dessa avaliação?

Correct answer: **A) B) C) D) E)**

Selected answer: **C)**

→ **A)** Muito Fácil

→ **B)** Fácil

✓ **C)** Média

→ **D)** Difícil

→ **E)** Muito Difícil

Points: 0 out of 0

alcides mendes

jose.alcides.mendes60@aluno.ifce.edu.br
IP: 2804:7f7:e284:f105:1ce0:9fcc:1cf0:80ff

SEMB-P2

SEMB.IFCE

68.4%

Points: 13 out of 19
Duration: 00:40:02
Date started: Mon 31 Aug '20 16:10
Date finished: Mon 31 Aug '20 16:50
0 Left

This Test was automatically finished when either:
1. Its time limit was reached when taking the Test.
2. An attempt to resume this Test was not allowed due to date or time limits.

Answers

✓ Correctly answered ✗ Incorrectly answered ➡ Missed correct option

All Questions | 10 Correct | 1 Partially Correct | 3 Incorrect | 3 Unanswered

Question 1 of 17

AAA

As primeiras aplicações embarcadas eram escritas em linguagem _____ . _____ e _____ eram as razões para isso.

Answer given:

✗ Assembly, Desempenho e null

Accepted answers:

Assembly, A falta de compiladores, a baixa complexidade das aplicações
Assembly, A baixa complexidade das aplicações, a falta de compiladores
Assembly, A simplicidade das aplicações, a falta de compiladores

Points: 1 out of 3

Question 2 of 17

A

O critério de Nyquist diz que a frequência de amostragem para digitalização de um sinal deve ser menor ou igual à metade da maior frequência contida no sinal.

Correct answer: **B)**
Selected answer: **B)**

A) True

✓ B) False

Points: 1 out of 1

Question 3 of 17

A

SPI e I2C adotam comunicação síncrona, transmissor e receptor usam o mesmo sinal de clock.

Correct answer: **A)**

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 4 of 17

AAA

O FPGA e o ASSP são tecnologias disponíveis para se implementar uma aplicação embarcada. O ASSP oferece maior eficiência energética.

Correct answer: **A)**

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 5 of 17

AA

Dado um ADC com resolução de 10 bits, frequência de clock de 200 kHz e que utiliza o método de integração simples, o tempo de uma conversão é de _____ .

Answer given:

✗ **No answer given**

Accepted answers:

5,12 ms

5,12ms

0,00512 s

5.12 ms

5.12ms

Points: 0 out of 1

Question 6 of 17

AAA

Os _____ usados com a interface UART de um microcontrolador permitem elevar as tensões aplicadas no cabo de conexão.

Answer given:

✗ **No answer given**

Accepted answers:

drivers RS-232

driver RS232

Points: 0 out of 1

Question 7 of 17

A

Um processador (CPU) pode apresentar maior _____ como vantagem, se comparado a um circuito dedicado, mas tem menor _____ como desvantagem.

Answer given:

✗ desempenho, economia de energia

Accepted answers:

flexibilidade, desempenho

flexibilidade, eficiência energética

flexibilidade; desempenho

flexibilidade; eficiência energética

Points: 1 out of 2

Question 8 of 17

A

Um processador "de prateleira" apresenta maior eficiência energética que um processador *soft-core* (implementado em FPGA) equivalente.

Correct answer: **A)**

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 9 of 17

A

O uso de linguagens de mais alto nível de abstração em aplicações embarcadas vem sendo imposto pelo aumento da complexidade dessas aplicações.

Correct answer: **A)**

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 10 of 17

AA

Nem sempre uma estratégia que reduz a potência de um sistema digital leva a uma redução na sua energia.

Correct answer: **A)**

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 11 of 17

A

Substituir o algoritmo é uma estratégia para diminuir o tempo de computação de uma aplicação. Adicionalmente, esse método pode diminuir a energia.

Correct answer: **A)**

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 12 of 17

AA2

O(s) _____ apresentam menor flexibilidade e maior tempo de prototipação como desvantagens em relação aos Reconfiguráveis.

Answer given:

✓ ASIC

Accepted answers:

ASIC

Points: 1 out of 1

Question 13 of 17

AAA

Uma estratégia para diminuir o tempo de computação de uma aplicação é a introdução de cache no sistema. Adicionalmente, esse método ajuda a diminuir a potência.

Correct answer: **A)**

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 14 of 17

AAA

Um ASIP possui instruções especializadas para atender a um certo domínio de aplicações. Isso aumenta o seu time-to-market, comparado com um microprocessador, já que requer programadores especializados.

Correct answer: **B)**

Selected answer: **B)**

A) True

✓ B) False

Points: 1 out of 1

Question 15 of 17

AA

Estudos indicam que cerca de 75% do código de aplicações embarcadas em microcontroladores foi escrito em Assembly. Isso ocorre porque a equipe do projeto usou _____.

Answer given:

✗ bibliotecas/libs

Accepted answers:

bibliotecas escritas em assembly

Points: 1 out of 1

Question 16 of 17

A

_____ é o tempo necessário desde a concepção de um projeto até o seu lançamento no mercado.

Answer given:

✗ No answer given

Accepted answers:

Time-to-market

Time to market

Points: 0 out of 1

Question 17 of 17

Generic

Qual o grau de dificuldade dessa avaliação?

Correct answer: A) B) C) D) E)

Selected answer: C)

➔ A) Muito Fácil

➔ B) Fácil

✓ C) Média

➔ D) Difícil

➔ E) Muito Difícil

Points: 0 out of 0

joyce silva

joyce.kelle.silva06@aluno.ifce.edu.br

IP: 2804:2d5c:a0:424:3199:e2eb:ce71:22f9

SEMB-P2

SEMB.IFCE

61.1%

Points: 11 out of 18

Duration: 00:39:57

Date started: Mon 31 Aug '20 16:10

Date finished: Mon 31 Aug '20 16:50

0 Left

Answers

✓ Correctly answered ✗ Incorrectly answered ➔ Missed correct option

All Questions | 8 Correct | 1 Partially Correct | 8 Incorrect

Question 1 of 17

AAA

Para aumentar o alcance da interface UART de um microcontrolador se elevam as tensões aplicadas no cabo de conexão. Isso pode ser feito pelo(s) _____.

Answer given:

✗ transmissores

Accepted answers:

drivers RS-232

driver RS232

Points: 0 out of 1

Question 2 of 17

A

Medimos o tempo de execução de um trecho de código usando o osciloscópio para observar os sinais Tx e Rx.

Correct answer: B)

Selected answer: B)

A) True

✓ B) False

Points: 1 out of 1

Question 3 of 17

AA

Nem sempre uma estratégia que reduz a potência de um sistema digital leva a uma redução na sua energia.

Correct answer: A)

Selected answer: B)

➔ A) True

 **B) False**

Points: 0 out of 1

Question 4 of 17

A

Segundo o critério de Nyquist, a maior frequência contida num sinal não deve ultrapassar a metade da frequência de amostragem para digitalização do sinal.

Correct answer: **A)**

Selected answer: **B)**

 **A) True**

 **B) False**

Points: 0 out of 1


Question 5 of 17

AAA

A introdução de cache no sistema é uma estratégia para diminuir o tempo de computação de uma aplicação. Adicionalmente, esse método ajuda a diminuir a potência.

Correct answer: **A)**

Selected answer: **B)**

 **A) True**

 **B) False**

Points: 0 out of 1

Question 6 of 17

A

Compiladores não são muito eficientes ao traduzir código a partir da linguagem de alto nível. A solução para isso é os projetos de aplicações embarcadas contarem com algum desenvolvedor em Assembly.

Correct answer: **B)**

Selected answer: **B)**

A) True

 **B) False**

Points: 1 out of 1

Question 7 of 17

AA

Um dos motivos para a Linguagem C ser predominante no desenvolvimento de aplicações embarcadas é a disponibilidade de compiladores para todas as plataformas.

Correct answer: **A)**

Selected answer: **A)**

 **A) True**

B) False

Points: 1 out of 1

Question 8 of 17

A

Um processador *soft-core* (implementado em FPGA) apresenta maior desempenho (velocidade) que um processador "de prateleira" equivalente.

Correct answer: B)

Selected answer: B)

A) True

✓ B) False

Points: 1 out of 1

Question 9 of 17

AAA

Um ASIP possui instruções especializadas para atender a um certo domínio de aplicações. Isso aumenta o seu time-to-market, comparado com um microprocessador, já que requer programadores especializados.

Correct answer: B)

Selected answer: A)

✗ A) True

➔ B) False

Points: 0 out of 1

Question 10 of 17

A

Um processador (CPU) apresenta menor _____ e menor _____ como desvantagens, se comparado com um circuito dedicado.

Answer given:

✗ desempenho, time-to-market

Accepted answers:

eficiência energética, desempenho

eficiência energética; desempenho

desempenho, eficiência energética

Points: 1 out of 2

Question 11 of 17

A

Nos barramentos de comunicação, como o I2C, os mesmos sinais conectam todos os dispositivos. Já no padrão UART, a conexão é ponto a ponto.

Correct answer: A)

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 12 of 17

AAA

As primeiras aplicações embarcadas eram escritas em linguagem _____. Uma das razões para isso era _____.

Answer given:

✗ assembly,software simples

Accepted answers:

Assembly, a falta de compiladores

Assembly, a baixa complexidade das aplicações

Points: 2 out of 2

Question 13 of 17

AA

Dado um ADC com resolução de 10 bits, frequência de clock de 200 kHz e que utiliza o método de aproximação sucessiva, o tempo de uma conversão é de _____ us.

Answer given:

✗ 20

Accepted answers:

50

Points: 0 out of 1

Question 14 of 17

A

O tempo necessário desde a concepção de um projeto até o seu lançamento no mercado e chamado _____

Answer given:

✓ time-to-market

Accepted answers:

Time-to-market

Time to market

Points: 1 out of 1

Question 15 of 17

AA2

Sistemas híbridos são SoC que oferecem _____ como parte de sua lógica interna.

Answer given:

✓ FPGA

Accepted answers:

um módulo FPGA

um FPGA

um módulo reconfigurável

um reconfigurável

FPGA

Points: 1 out of 1

Question 16 of 17

AAA

O FPGA e o ASSP são tecnologias disponíveis para se implementar uma aplicação embarcada. O ASSP oferece maior eficiência energética.

Correct answer: **A)**

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 17 of 17

Generic

Qual o grau de dificuldade dessa avaliação?

Correct answer: **A) B) C) D) E)**

Selected answer: **C)**

→ **A)** Muito Fácil

→ **B)** Fácil

✓ **C)** Média

→ **D)** Difícil

→ **E)** Muito Difícil

Points: 0 out of 0

Prova 1

Total de pontos 19/32 ?

O endereço de e-mail do participante (**joyce.kelle.silva06@aluno.ifce.edu.br**) foi registrado durante o envio deste formulário.

0 de 0 pontos

Nome: *

Joyce Kelle da Silva

Instruções

0 de 0 pontos

Você pode avançar e voltar nas páginas da prova. Ela só será fechada quando você confirmar a última página. A última seção é uma pesquisa e não conta pontos para sua avaliação.

Tempo estimado 40 minutos.

Fique atento(a). Ao terminar o tempo estabelecido, a prova será ENCERRADA. Se você não tiver concluído, NÃO PODERÁ mais enviá-la.

Seção 1

7 de 8 pontos

Escolha se a afirmação é Verdadeira ou Falsa. ATENÇÃO: Duas respostas erradas anulam uma certa. Você pode deixar questões em branco.



✓ A comunicação por par trançado é mais robusta que a tradicional (sinal- 1/1
gnd). Isso se deve ao uso de circuitos eletrônicos mais rápidos para

implementar a conexão com o meio físico de comunicação.

1. Verdadeiro

2. Falso



✓ Um ASIP possui instruções especializadas para atender a um certo domínio de aplicações. Isso aumenta o seu time-to-market, comparado com um microprocessador, já que requer programadores especializados. 1/1

1. Verdadeiro

2. Falso



✗ Segundo o critério de Nyquist, a maior frequência contida num sinal não deve ultrapassar a metade da frequência de amostragem para digitalização do sinal. 0/1

1. Verdadeiro

2. Falso



Resposta correta

Verdadeiro

✓ O padrão I2C utiliza apenas um fio para tráfego de dados enquanto o SPI utiliza dois. 1/1

1. Verdadeiro

2. Falso



✓ Dado um ADC com resolução de 12 bits, frequência de clock de 100 kHz e que utiliza o método de aproximação sucessiva, o tempo de uma conversão é de 120 μ s. 1/1



1. Verdadeiro



2. Falso

✓ Processadores com conjunto de instruções comprimidas (como o Thumb do ARM) permitem otimizar o tempo de computação pela diminuição do tempo de acesso à memória.

1/1

1. Verdadeiro

2. Falso



✓ Os processadores VLIW dissipam menor potência que os superescalares 1/1
convencionais. Isso é consequência de seu menor desempenho.

1. Verdadeiro

2. Falso



✓ O mercado adotou o uso generalizado de SoC (System on Chip) em 1/1
aplicações embarcadas de baixo custo devido à menor potência
dissipada por essas plataformas.

1. Verdadeiro

2. Falso



Seção 2

10 de 16 pontos

Complete os espaços. Quando houver mais de um campo de resposta, separe por ponto-e-vírgula.



Complete os espaços. Quando houver mais de um campo de resposta, separe-as por ponto-e-vírgula.

✗ É dada uma aplicação embarcada em uma plataforma que consome 400mA com uma tensão de 3,3V. Uma bateria de 3,6V deve ser capaz de fornecer no mínimo _____ W para alimentar esse sistema. 0/1

✗

Resposta correta

1,32

✗ Considere uma aplicação que é ativada em períodos regulares (T). Ela roda por um tempo (t1) e desliga o sistema no restante do tempo. Mantendo o algoritmo e a tensão do processador e diminuindo a frequência de clock, a Potência máxima do sistema vai _____ e a Energia vai _____; desde que o novo tempo de computação (t2) seja menor do que _____. 0/3

menor, diminuir, t1

✗

Resposta correta

diminuir; se manter; T

✓ _____ é um barramento de comunicação, em que os mesmos fios conectam todos os dispositivos (nós). Já no padrão _____, a conexão é ponto a ponto. 2/2

I2C; UART

✓



✗ Tanto o _____ quanto o _____ são chips projetados para uma aplicação específica. A diferença entre eles está no(a) _____. 2/3

ASIC;ASSP;generalização de uso

✗

Resposta correta

ASIC; ASSP; mercado alvo

✗ Um motor opera a 500 rpm quando submetido a uma tensão de 5,0V. 0/1
Considere a disponibilidade de um driver PWM que fornece 5V quando em nível alto e 0V quando em nível baixo. _____ é o valor do ciclo de trabalho (razão cíclica ou Duty cycle) para que o motor opere a 450 rpm.

✗

Resposta correta

0,9

✓ Os processadores de 8 bits apresentam menor _____ e menor _____ como vantagens sobre os de 32 bits. 2/2

consumo energético; custo

✗

Resposta correta

preço; potência

✓ A _____ de um Conversor Digital-Analógico está ligada ao número de 1/1
bits que ele utiliza.



resolução



Resposta correta

resolução

✓ O modelo de programação “laço combinado com serviço de interrupção” é superior ao modelo _____ para aplicações embarcadas com tarefas que sejam sensíveis a atrasos.

1/1

laço simples



✓ Um System on Chip é composto de _____, _____ e dispositivos de E/S.

2/2

processador; memória



Resposta correta

Processador; Memórias

Seção 3

2 de 8 pontos

✗ Descreva e exemplifique uma estratégia de redução da potência de um sistema digital que também leve à redução na energia. Explique. 0/4

.....

✗ Cite um sistema operacional usado em aplicações embarcadas e indique uma plataforma compatível com ele. 1/2

MbedOS, Arduino Uno



✗ Defina time-to-market no contexto de sistemas embarcados.

1/2

É o tempo que necessita entre a ideia inicial do produto e a sua oficial disponibilidade pro mercado.

Feedback

*Tempo necessário desde a idealização de uma produto até a sua chega ao mercado.
Fundamental na competição entre os produtos de eletrônica de consumo, principalmente.*

Finalização

0 de 0 pontos

Qual o grau de dificuldade dessa avaliação? *

	1	2	3	4	5	
Muito Fácil	<input type="radio"/>	<input type="radio"/>	<input type="radio"/>	<input checked="" type="radio"/>	<input type="radio"/>	Muito Difícil

Acrescente algum comentário, se quiser.

Este formulário foi criado em IFCE - Instituto Federal do Ceará.

Google Formulários



suzane silva

suzane.souto.silva02@aluno.ifce.edu.br

IP: 45.186.84.98

SEMB-P2

SEMB.IFCE

83.3%

Points: 15 out of 18

Duration: 00:39:59

Date started: Mon 31 Aug '20 16:11

Date finished: Mon 31 Aug '20 16:51

0 Left

Answers

✓ Correctly answered ✗ Incorrectly answered ➔ Missed correct option

All Questions | 12 Correct | 1 Partially Correct | 4 Incorrect

Question 1 of 17

AA

A linguagem C tem acesso mais facilitado ao hardware. Isso torna a execução do programa mais rápido, comparado com linguagens orientadas a objeto.

Correct answer: **B)**

Selected answer: **A)**

✗ **A) True**

➔ **B) False**

Points: 0 out of 1

Question 2 of 17

AA

Um motor opera a 500 rpm quando submetido a uma tensão de 5,0V. Considere a disponibilidade de um driver PWM que fornece 5V quando em nível alto e 0V quando em nível baixo. O valor de ciclo de trabalho (razão cíclica ou *Duty cycle*) para que o motor opere a 300 rpm é _____.

Answer given:

✓ 0,6

Accepted answers:

0,6

0.6

Points: 1 out of 1

Question 3 of 17

A

_____ é o tempo necessário desde a concepção de um projeto até o seu lançamento no mercado.

Answer given:

✓ Time-to-market

Accepted answers:

Time-to-market

Time to market

Points: 1 out of 1

Question 4 of 17

AAA

O DSP utiliza instruções do tipo SIMD. Isso permite diminuir o tempo de computação e a aumentar a eficiência energética.

Correct answer: **A)**

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 5 of 17

AAA

A técnica de salto de frequência do padrão Bluetooth contribui para diminuir a sua potência de operação.

Correct answer: **B)**

Selected answer: **B)**

A) True

✓ **B)** False

Points: 1 out of 1

Question 6 of 17

A

O critério de Nyquist diz que a frequência de amostragem para digitalização de um sinal deve ser menor ou igual à metade da maior frequência contida no sinal.

Correct answer: **B)**

Selected answer: **B)**

A) True

✓ **B)** False

Points: 1 out of 1

Question 7 of 17

AAA

O FPGA e o ASSP são tecnologias disponíveis para se implementar uma aplicação embarcada. O ASSP oferece maior eficiência energética.

Correct answer: **A)**

Selected answer: **A)**

- ☒ **A)** True
- ☐ **B)** False

Points: 1 out of 1

Question 8 of 17

AA

Nem sempre uma estratégia que reduz a potência de um sistema digital leva a uma redução na sua energia. Já uma redução de energia necessariamente está associada a uma redução na potência.

Correct answer: **B)**
Selected answer: **B)**

- ☐ **A)** True
- ☒ **B)** False

Points: 1 out of 1

Question 9 of 17

AAA

A introdução de cache no sistema é uma estratégia para diminuir o tempo de computação de uma aplicação. Adicionalmente, esse método ajuda a diminuir a potência.

Correct answer: **A)**
Selected answer: **A)**

- ☒ **A)** True
- ☐ **B)** False

Points: 1 out of 1

Question 10 of 17

A

Um processador *soft-core* (implementado em FPGA) apresenta maior desempenho (velocidade) que um processador "de prateleira" equivalente.

Correct answer: **B)**
Selected answer: **B)**

- ☐ **A)** True
- ☒ **B)** False

Points: 1 out of 1

Question 11 of 17

A

Compiladores não são muito eficientes ao traduzir código a partir da linguagem de alto nível. A solução para isso é os projetos de aplicações embarcadas contarem com algum desenvolvedor em Assembly.

Correct answer: **B)**

Selected answer: **B)**

A) True

✓ **B)** False

Points: 1 out of 1

Question 12 of 17

AAA

_____ foi a linguagem de programação usada nas primeiras aplicações embarcadas. Uma das razões para isso era _____.

Answer given:

✗ **Assembly**; não existiam compiladores

Accepted answers:

Assembly, a falta de compiladores

Assembly, a simplicidade das aplicações

Assembly, a baixa complexidade das aplicações

Points: 2 out of 2

Question 13 of 17

AA2

Os Reconfiguráveis oferecem como vantagens sobre o(s) _____ maior flexibilidade e menor tempo de prototipação.

Answer given:

✓ **ASIC**

Accepted answers:

ASIC

Points: 1 out of 1

Question 14 of 17

A

Os padrões I2C e SPI permitem operar a uma taxa de transmissão maior que a UART.

Correct answer: **A)**

Selected answer: **A)**

✓ **A)** True

B) False

Points: 1 out of 1

Question 15 of 17

A

Um processador (CPU) pode apresentar menor _____ como desvantagem, se comparado a um circuito dedicado,

mas tem maior _____ como vantagem.

Answer given:

✗ Economia de energia; desempenho

Accepted answers:

eficiência energética, flexibilidade
desempenho, flexibilidade
desempenho; flexibilidade
eficiência energética; flexibilidade

Points: 1 out of 2

Question 16 of 17

A

Uma estratégia para diminuir o tempo de computação de uma aplicação é aumentar a frequência de operação do processador. A desvantagem desse método é o possível aumento da energia.

Correct answer: **B)**

Selected answer: **A)**

✗ **A)** True

➔ **B)** False

Points: 0 out of 1

Question 17 of 17

Generic

Qual o grau de dificuldade dessa avaliação?

Correct answer: **A) B) C) D) E)**

Selected answer: **D)**

➔ **A)** Muito Fácil

➔ **B)** Fácil

➔ **C)** Média

✓ **D)** Difícil

➔ **E)** Muito Difícil

Points: 0 out of 0

tallita silveira

tallita.maria.silveira06@aluno.ifce.edu.br
IP: 2804:14c:de85:8810:d09b:bece:6458:35f6

SEMB-P2

SEMB.IFCE

52.6%

Points: 10 out of 19
Duration: 00:40:05
Date started: Mon 31 Aug '20 16:10
Date finished: Mon 31 Aug '20 16:50
0 Left

This Test was automatically finished when either:
1. Its time limit was reached when taking the Test.
2. An attempt to resume this Test was not allowed due to date or time limits.

Answers

✓ Correctly answered ✗ Incorrectly answered ➔ Missed correct option

All Questions | 7 Correct | 1 Partially Correct | 8 Incorrect | 1 Unanswered

Question 1 of 17

AA

Os processadores VLIW possuem menor número de unidades funcionais que os superescalares convencionais, diminuindo a potência dissipada.

Correct answer: **B)**
Selected answer: **A)**

✗ **A) True**

➔ **B) False**

Points: 0 out of 1

Question 2 of 17

A

Processador, Memórias e dispositivos de E/S são os elementos que compõem um SoC (*System on Chip*).

Correct answer: **A)**
Selected answer: **A)**

✓ **A) True**

B) False

Points: 1 out of 1

Question 3 of 17

AAA

O DSP é um exemplo de arquitetura (ISA) personalizada para um certo domínio de aplicação. Com isso se pode diminuir o tempo de computação sem ter que recorrer a altas frequências de clock.

Correct answer: **A)**
Selected answer: **A)**

- ✓ **A)** True
B) False

Points: 1 out of 1

Question 4 of 17

AA2

Sistemas híbridos são SoC que oferecem _____ como parte de sua lógica interna.

Answer given:

- ✓ **FPGA**

Accepted answers:

um módulo FPGA
um FPGA
um módulo reconfigurável
um reconfigurável
FPGA

Points: 1 out of 1

Question 5 of 17

AA

Um dos motivos para a Linguagem C ser predominante no desenvolvimento de aplicações embarcadas é a disponibilidade de compiladores para todas as plataformas.

Correct answer: **A)**
Selected answer: **A)**

- ✓ **A)** True
B) False

Points: 1 out of 1

Question 6 of 17

A

Um processador "de prateleira" apresenta maior eficiência energética que um processador *soft-core* (implementado em FPGA) equivalente.

Correct answer: **A)**
Selected answer: **A)**

- ✓ **A)** True
B) False

Points: 1 out of 1

Question 7 of 17

AA

Um motor opera a 500 rpm quando submetido a uma tensão de 5,0V. Considere a disponibilidade de um driver PWM que fornece 5V quando em nível alto e 0V quando em nível baixo. O valor de ciclo de trabalho (razão cíclica ou *Duty cycle*) para que o motor opere a 300 rpm é _____.

Answer given:

✗ No answer given

Accepted answers:

0,6
0.6

Points: 0 out of 1

Question 8 of 17

A

No padrão SPI o endereço de destino da mensagem vai na própria mensagem.

Correct answer: **B)**

Selected answer: **B)**

A) True

✓ **B)** False

Points: 1 out of 1

Question 9 of 17

A

A taxa (ou frequência) de um conversor analógico-digital se refere ao numero de digitalizações feitas por unidade de tempo.

Correct answer: **A)**

Selected answer: **B)**

→ **A)** True

✗ **B)** False

Points: 0 out of 1

Question 10 of 17

AAA

As primeiras aplicações embarcadas eram escritas em linguagem _____ . _____ e _____ eram as razões para isso.

Answer given:

✗ assembly; otimo desempenho; bibliotecas

Accepted answers:

Assembly, A falta de compiladores, a baixa complexidade das aplicações
Assembly, A baixa complexidade das aplicações, a falta de compiladores
Assembly, A simplicidade das aplicações, a falta de compiladores

Points: 1 out of 3


Question 11 of 17

A

Medimos o tempo de execução de um trecho de código usando o osciloscópio para observar os sinais Tx e Rx.

Correct answer: **B)**

Selected answer: **A)**

 **A)** True

 **B)** False

Points: 0 out of 1

Question 12 of 17

A

Um processador (CPU) pode apresentar menor _____ como desvantagem, se comparado a um circuito dedicado, mas tem maior _____ como vantagem.

Answer given:

 desempenho; economia de energia

Accepted answers:

eficiência energética, flexibilidade

desempenho, flexibilidade

desempenho; flexibilidade

eficiência energética; flexibilidade

Points: 2 out of 2


Question 13 of 17

A

O uso de linguagens de mais alto nível de abstração em aplicações embarcadas vem sendo imposto pelo aumento da complexidade dessas aplicações.

Correct answer: **A)**

Selected answer: **B)**

 **A)** True

 **B)** False

Points: 0 out of 1

Question 14 of 17

AAA

Quando é necessário prolongar os cabos de conexão entre computadores ligados por uma interface UART, uma das estratégias é aumentar os níveis de tensão. Os _____ podem ser usados para isso.

Answer given:

 transmissores

Accepted answers:

drivers RS-232

drivers RS232

Points: 0 out of 1


Question 15 of 17

AAA

O FPGA e o ASIC são equivalentes em sua capacidade de produzir hardware específico. Entretanto, o ASIC apresenta menor *time-to-market*.

Correct answer: **B)**

Selected answer: **A)**

 **A)** True

 **B)** False

Points: 0 out of 1


Question 16 of 17

AAA

Uma estratégia para diminuir o tempo de computação de uma aplicação é a introdução de cache no sistema. Adicionalmente, esse método ajuda a diminuir a potência.

Correct answer: **A)**

Selected answer: **A)**

 **A)** True

B) False

Points: 1 out of 1

Question 17 of 17

Generic

Qual o grau de dificuldade dessa avaliação?

Correct answer: **A) B) C) D) E)**


Selected answer: **C)**

 **A)** Muito Fácil

 **B)** Fácil

 **C)** Média

 **D)** Difícil

 **E)** Muito Difícil

Points: 0 out of 0

thiago arruda

thiago.marques.arruda05@aluno.ifce.edu.br

IP: 200.194.98.66

SEMB-P2

SEMB.IFCE

39.5%

Points: 7.5 out of 19

Duration: 00:40:04

Date started: Mon 31 Aug '20 16:10

Date finished: Mon 31 Aug '20 16:50

0 Left

This Test was automatically finished when either:

1. Its time limit was reached when taking the Test.
2. An attempt to resume this Test was not allowed due to date or time limits.

Answers

✓ Correctly answered ✗ Incorrectly answered ➔ Missed correct option

All Questions | 5 Correct | 1 Partially Correct | 8 Incorrect | 3 Unanswered

Question 1 of 17

AAA

Um ASIC implementa uma lógica dedicada (específica) para uma aplicação. Essa estratégia permite uma menor potência dissipada pelo dispositivo podendo manter o tempo de computação de um processador de propósito geral.

Correct answer: A)

Selected answer: A)

✓ A) True

B) False

Points: 1 out of 1

Question 2 of 17

AA2

O(s) _____ apresentam menor flexibilidade e maior tempo de prototipação como desvantagens em relação aos Reconfiguráveis.

Answer given:

✗ chips dedicados

Accepted answers:

ASIC

Points: 0.5 out of 1

Question 3 of 17

A

UART adota comunicação síncrona, transmissor e receptor usam o mesmo sinal de clock.

Correct answer: **B)**
Selected answer: **B)**

- ☐ A) True
- ☒ B) False

Points: 1 out of 1

Question 4 of 17

AA

Dado um ADC com resolução de 10 bits, frequência de clock de 200 kHz e que utiliza o método de integração simples, o tempo de uma conversão é de _____ .

Answer given:

☒ No answer given

Accepted answers:

5,12 ms
5,12ms
0,00512 s
5.12 ms
5.12ms

Points: 0 out of 1

Question 5 of 17

AA

Os processadores VLIW apresentam menor desempenho que os superescalares convencionais, por isso dissipam menor potência.

Correct answer: **B)**
Selected answer: **A)**

- ☒ A) True
- ☒ B) False

Points: 0 out of 1

Question 6 of 17

A

Um processador (CPU) pode apresentar maior _____ como vantagem, se comparado a um circuito dedicado, mas tem menor _____ como desvantagem.

Answer given:

☒ desempenho, economia de energia

Accepted answers:

flexibilidade, desempenho
flexibilidade, eficiência energética
flexibilidade; desempenho
flexibilidade; eficiência energética


Points: 1 out of 2

Question 7 of 17

A

O critério de Nyquist diz que a frequência de amostragem para digitalização de um sinal deve ser menor ou igual à metade da maior frequência contida no sinal.

Correct answer: **B)**
Selected answer: **A)**

 **A)** True

 **B)** False

Points: 0 out of 1

Question 8 of 17

A

Compiladores não são muito eficientes ao traduzir código a partir da linguagem de alto nível. A solução para isso é os projetos de aplicações embarcadas contarem com algum desenvolvedor em Assembly.

Correct answer: **B)**
Selected answer: **B)**

A) True

 **B)** False


Points: 1 out of 1

Question 9 of 17

AAA

O FPGA e o ASIC são equivalentes em sua capacidade de produzir hardware específico. Entretanto, o FPGA pode oferecer maior flexibilidade e menor *time-to-market*.

Correct answer: **A)**
Selected answer: **B)**

 **A)** True

 **B)** False

Points: 0 out of 1

Question 10 of 17

A

O tempo necessário desde a concepção de um projeto até o seu lançamento no mercado e chamado _____

Answer given:

 time-to-market

Accepted answers:

Time-to-market

Time to market

Points: 1 out of 1

Question 11 of 17

AAA

As primeiras aplicações embarcadas eram escritas em linguagem _____ . _____ e _____ eram as razões para isso.

Answer given:

✗ Assembly, ótimo desempenho, fácil acesso ao hardware

Accepted answers:

Assembly, A falta de compiladores, a baixa complexidade das aplicações

Assembly, A baixa complexidade das aplicações, a falta de compiladores

Assembly, A simplicidade das aplicações, a falta de compiladores

Points: 1 out of 3

Question 12 of 17

AA

Um dos motivos para a Linguagem C ser predominante no desenvolvimento de aplicações embarcadas é a disponibilidade de compiladores para todas as plataformas.

Correct answer: **A)**

Selected answer: **B)**

→ **A)** True

✗ **B)** False

Points: 0 out of 1

Question 13 of 17

A

Um processador *soft-core* (implementado em FPGA) apresenta menor eficiência energética que um processador "de prateleira" equivalente.

Correct answer: **A)**

Selected answer: **B)**

→ **A)** True

✗ **B)** False

Points: 0 out of 1

Question 14 of 17

A

Uma estratégia para diminuir o tempo de computação de uma aplicação é substituir o algoritmo. A desvantagem desse método é o possível aumento da energia.

Correct answer: **B)**

Selected answer: **No answer given**

☐ A) True

☒ B) False

Points: 0 out of 1

Question 15 of 17

AAA

A técnica de salto de frequência do padrão Bluetooth contribui para aumentar a sua robustez.

Correct answer: **A)**

Selected answer: **No answer given**

☒ A) True

☐ B) False

Points: 0 out of 1

Question 16 of 17

AAA

Uma estratégia para diminuir o tempo de computação de uma aplicação é a introdução de cache no sistema. A desvantagem desse método é o aumento da potência.

Correct answer: **B)**

Selected answer: **B)**

☐ A) True

☒ B) False

Points: 1 out of 1

Question 17 of 17

Generic

Qual o grau de dificuldade dessa avaliação?

Correct answer: **A) B) C) D) E)**

Selected answer: **D)**

☒ A) Muito Fácil

☒ B) Fácil

☒ C) Média

☒ D) Difícil

☒ E) Muito Difícil

Points: 0 out of 0