

## Coordonnées

4 bis, Av. Antoine Ravel 9 42330 Saint-Galmier 0640350125 axel.c.e.jacquin@gmail.com

## Compétences

Verilog / SV / VHDL Xsim / Modelsim / Gtkwave Vivado / VSCode / Netbeans Git / Mercurial Windows / Linux Traitement d'image / IA

## Centres d'intérêt

Robotique, Rubik's Cube MAO, Piano Tennis, Course à pied, Escalade, Judo

## **Expériences**

2021-Ingénieur en Développement Logiciel et FPGA

AEM Mu-Test · Saint-Jean-Bonnefonds (France) ♀ Architecture, développement, simulation et validation FPGA. Architecture et développement des logiciels débarqués. Mise en place d'un serveur de tests de non-regressions.

Caractérisation d'un système de test de composants électroniques. FPGA Xilinx, PICmicro, Verilog, UVM, Python, cocotb, C, C++, Java, Swing,

Mercurial

2020-2021 Ingénieur en Informatique

NBC-Sys (Nexter) · Saint-Chamond (France) ♥

Programmation d'une IHM et de schémas électriques pour des véhicules

Bus CAN, Javascript, Documentation

2020 Ingénieur en Systèmes Embarqués

CIO Systèmes Embarqués · Saint-Etienne (France) •

Stage. Conception d'un système d'étalonnage et détection des pertes de connectivité pour un pénétromètre.

STM32, C, Python, wxWidgets, Git, Electronique analogique

2019 Chercheur en Systèmes Embarqués

DUBLIN INSTITUTE OF TECHNOLOGY · Dublin (Ireland) ♥

Stage. Présentation, vulgarisation de la domotique à des personnes agées et conception d'un scanner Bluetooth (BLE).

Raspberry Pi, Python, Linux, Anglais

2017 Technicien en Automatisme

O-I MANUFACTURING · Veauche (France) •

Stage. Conception d'un banc d'essai pour des machines de formage de bouteilles en verre.

Automates, Ladder, Electrotechnique, Mecanique, Maintenance







CIO SYSTÈMES



2020 Diplome d'Ingénieur

IMAGERIE ET **SYSTÈMES** éLECTRONIQUES · Télécom Saint-Etienne **m** 

France

2020 **Master EEEA** 

> **ENERGIE** ELECTRONIQUE, ELECTRIQUE ET AUTOMA-TIQUE · Ecole Centrale de

Lyon 🟛 France

2017 **DUT GEII** 

> GéNIE ELECTRIQUE ET IN-FORMATIQUE INDUSTRIELLE · IUT de Saint-Etienne 🏛

France

France

2017 **DU CITISE** 

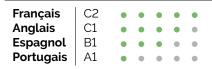
> Cycle Initial en Tech-NOLOGIES DE L'INFORMATION · Télécom Saint-Etienne 🏛











**PROGRAMMATION** 

Verilog

**VHDL** 

C, C++

Java

**Javascript** 

**Python** 

Matlab

LANGUES

**MTEX** 

