

# Grundlagen der Informatik

Prof. Dr. J. Schmidt  
Fakultät für Informatik

GDI – WS 2018/19  
Einführung in die Informatik – Hardware

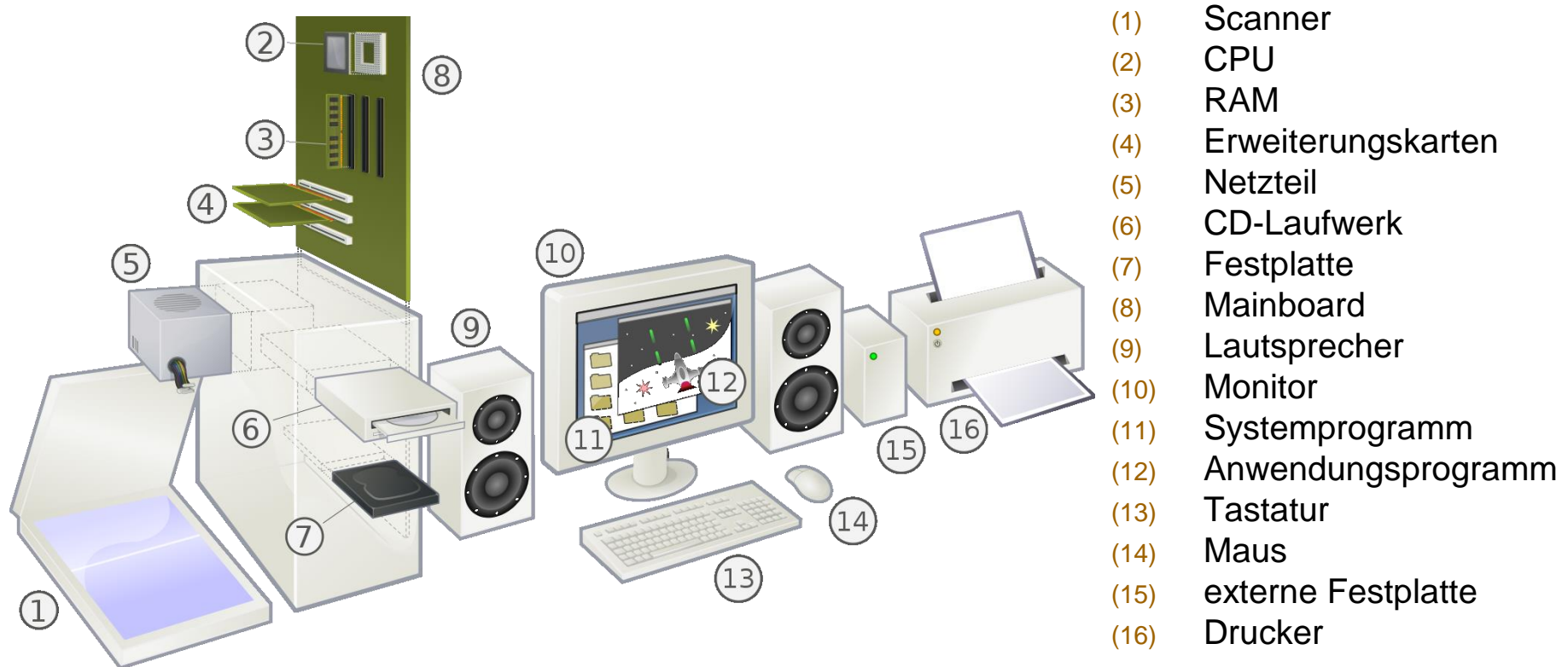


- Wie sind digitale Rechenanlagen bzw. Computersysteme aufgebaut?
- Welche charakteristischen Merkmale weisen wichtige Hardware-Komponenten auf?



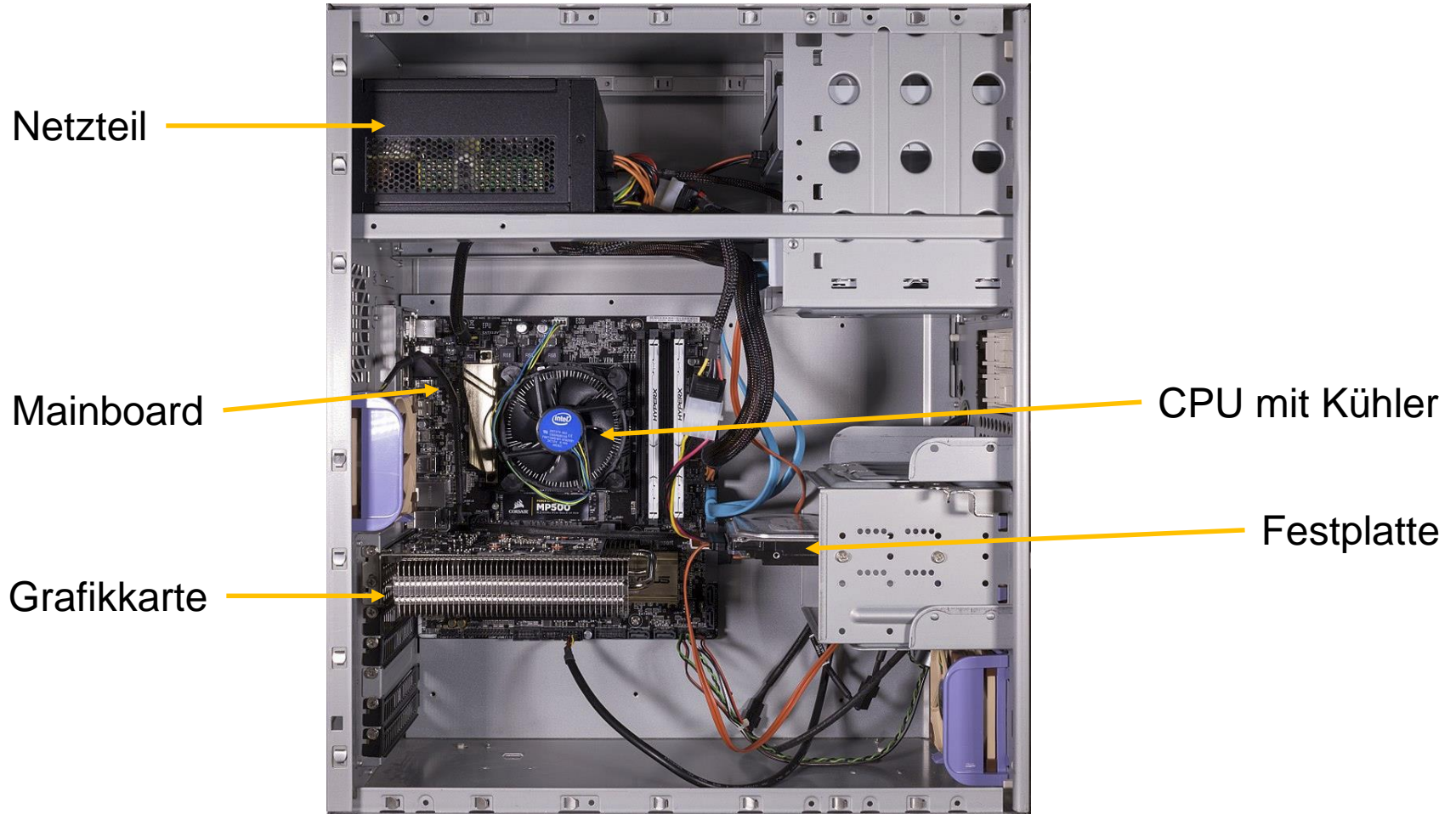
# Aufbau digitaler Rechenanlagen – PC und Peripherie

## Kapitel 1: Einführung in die Informatik



# Aufbau digitaler Rechenanlagen – PC

## Kapitel 1: Einführung in die Informatik



© Tobias "ToMar" Maier / Wikimedia Commons / CC-BY-SA 3.0





# Aufbau digitaler Rechenanlagen – Server

## Kapitel 1: Einführung in die Informatik

19" Server-Schrank  
(Server Rack)



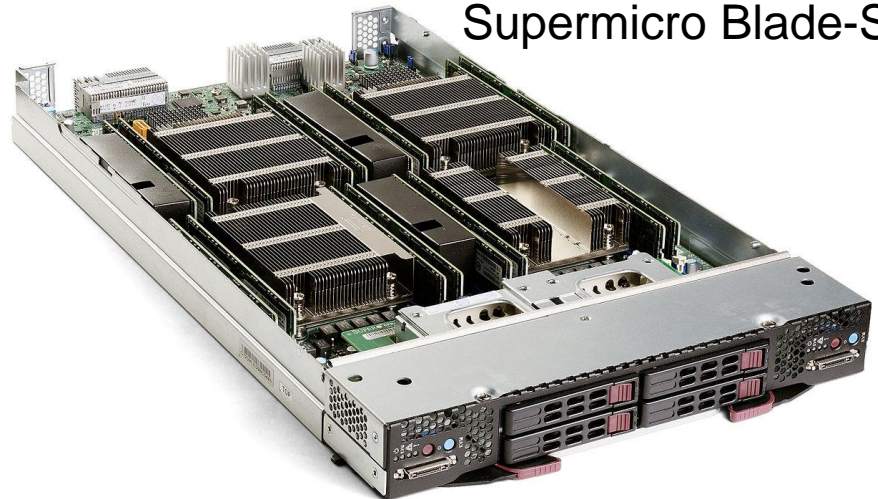
© Jfreyre / Wikimedia Commons / CC-BY-SA 3.0

Dell Webserver



© Rodzilla / Wikimedia Commons / CC-BY-SA 3.0

Supermicro Blade-Server



© D. Nosachev / Wikimedia Commons / CC-BY-SA 4.0



# Aufbau digitaler Rechenanlagen – Einplatinencomputer

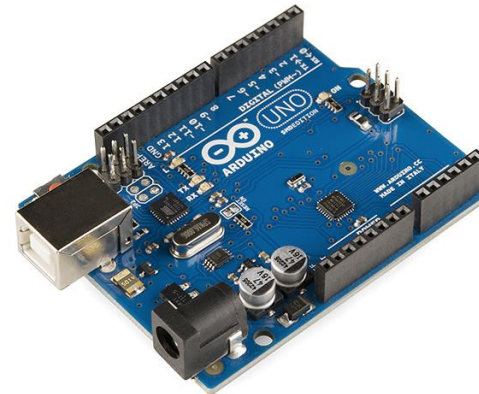
## Kapitel 1: Einführung in die Informatik

Raspberry Pi 3 B+



© G. Halfacree / Wikimedia Commons / CC-BY-SA 2.0

Arduino Uno R3

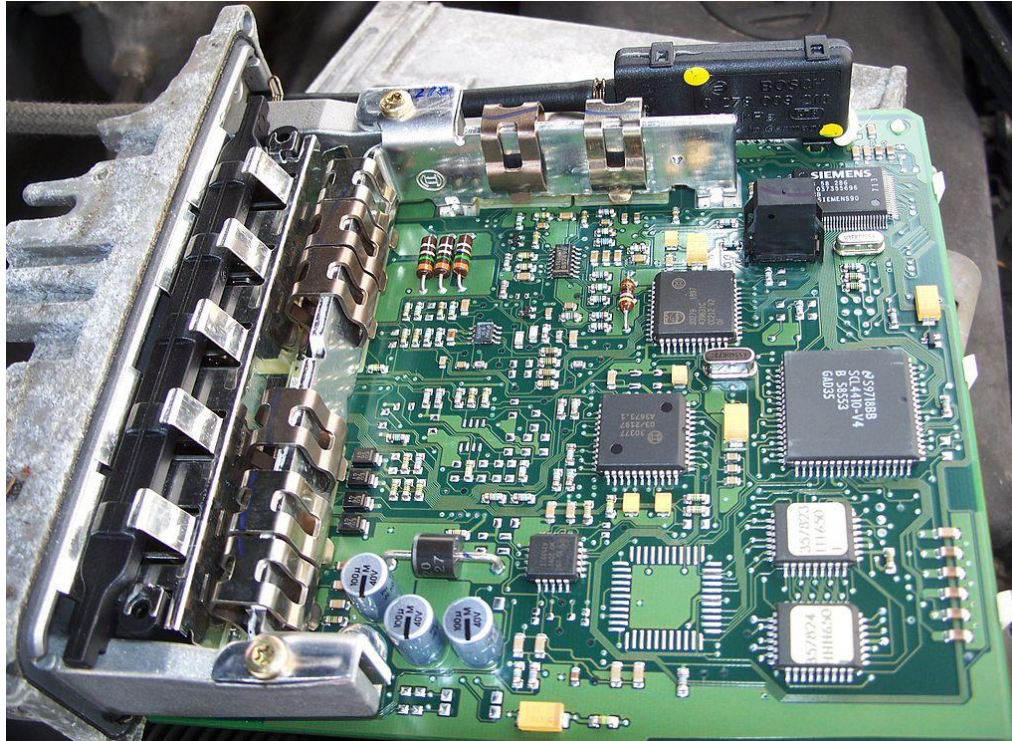


© SparkFun Electronics / Wikimedia Commons / CC-BY-SA 2.0





### Motorsteuergerät VW Golf TDI



© Cschirp / Wikimedia Commons / CC-BY-SA 3.0

- Computer arbeiten nach dem EVA-Prinzip
  - Eingabe: Über eine Eingabeeinheit wie z.B. eine Tastatur, eine Maus usw. gelangen Daten in den Computer,
  - Verarbeitung dieser Daten findet dann in der Zentraleinheit statt, bevor die
  - Ausgabe über ein Ausgabegerät wie Bildschirm, Drucker, Festplatte usw. erfolgt.





- Besteht aus den **Komponenten der Hauptplatine**
  - (Mainboard, Motherboard)
- Wesentliche Bestandteile
  - Prozessor
    - (CPU = „**C**entral **P**rocessing **U**nit“)
    - Herzstück eines Computers
    - Aufgabe: Ausführung der Programme, Steuerung und Verwaltung der Hardware
  - RAM (Arbeitsspeicher)
    - (RAM = „**R**andom **A**ccess **M**emory“)
    - enthält die Programme, die gerade ausgeführt werden,
    - und auch die verwendeten Daten



## ● Wesentliche Bestandteile (...Fortsetzung)

### ● ROM

- (ROM = „**R**ead **O**nly **M**emory“)
- Enthält Programm (BIOS),
  - welches die wichtigsten Hardware Komponenten überprüft
  - und dann das Booten des Betriebssystems von einem Speichermedium (Festplatte oder CD) veranlasst

### ● Busse und Schnittstellen

- Kommunikation zwischen den einzelnen Bestandteilen des Mainboards
- als auch Anschluss aller Arten von Peripheriegeräten (Grafikkarten, Netzwerkkarten, Festplatten, Drucker, etc.)

### ● Chipsatz

- Schaltkreise zur Steuerung



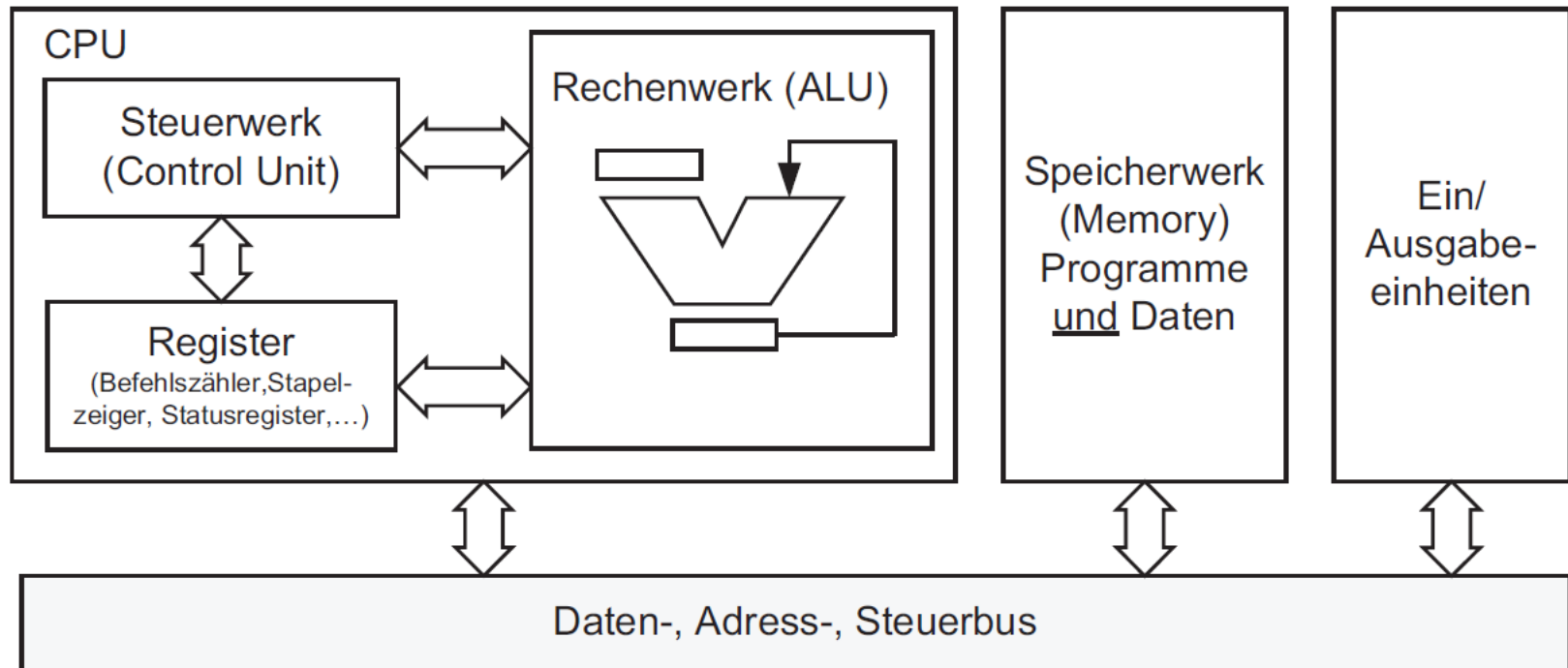
- Folgt weitestgehend der **von Neumann-Architektur**
  - **Prozessor (CPU)** besteht aus Rechen- und Steuerwerk
    - **Steuerwerk** liest Befehle und Operanden nacheinander ein und interpretiert diese anhand seiner Befehlstabelle
    - **Rechenwerk** führt die entsprechenden arithmetischen und logischen Operationen durch
  - **Arbeitsspeicher** enthält die Befehle von ablaufenden Programmen und die zugehörigen Daten
  - **Bussystem** ist für den Transport von Daten zwischen den Einheiten wie dem Prozessor, dem Arbeitsspeicher und den Ein- und Ausgabeeinheiten zuständig
  - **Ein-/Ausgabeeinheiten** nehmen neue Programme und Daten entgegen und geben fertig verarbeitete Daten aus



# Aufbau heutiger Rechner

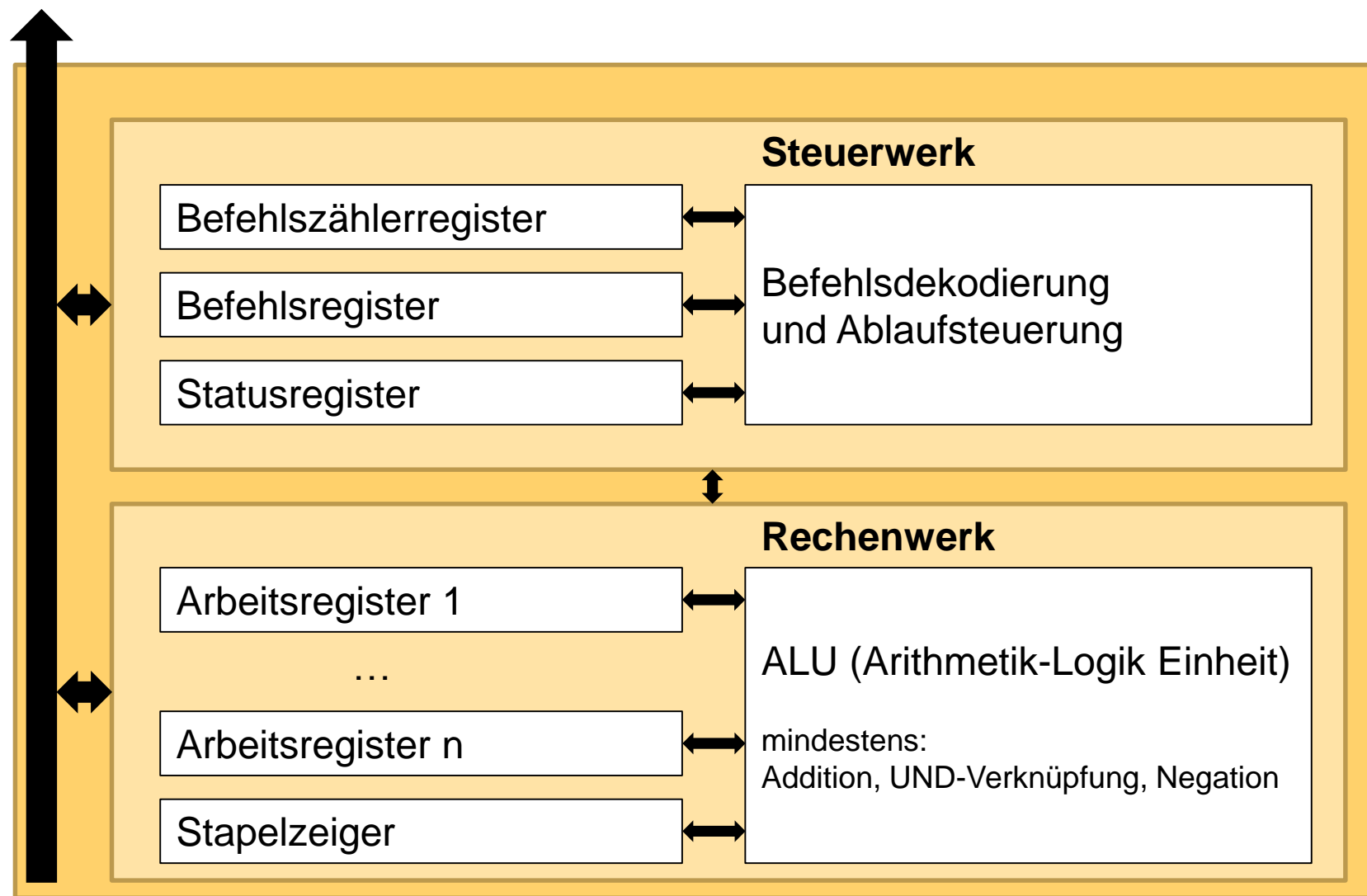
**John von Neumann** entwickelte Mitte der 1940er Jahre die Fundamentalprinzipien einer Rechenanlage:

- Rechenwerk, Steuerwerk, E/A, Verbindungen (Busse)
- Programm und Daten im Speicher
- Schritt für Schritt Bearbeitung von Befehlen
- Bedingte Sprünge und Verzweigungen



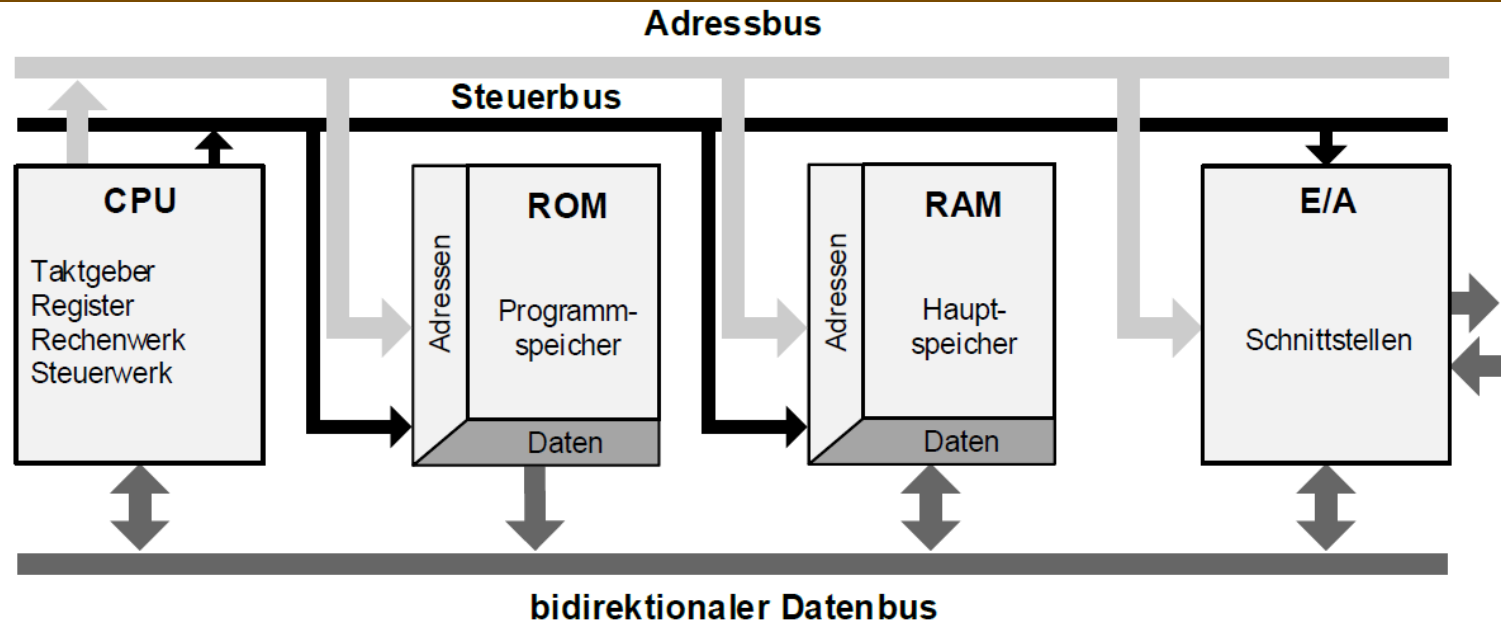


# Prozessor – Aufbau



- sind prozessorinterne Speicherplätze
- Eigenschaften und Größen sind bei verschiedenen Prozessoren unterschiedlich und beeinflussen die Leistungsfähigkeit
- Registerarten
  - Arbeitsregister  
Aufnahme Daten und Adressen
  - Befehlszählerregister (Instruction Pointer / Program Counter)  
Adresse des nächsten auszuführenden Befehls
  - Befehlsregister  
Aufnahme (binärer) Maschinenbefehl
  - Statusregister  
Informationen zu Ergebnissen des ausgeführten Befehls
  - Stapelzeiger (Stack Pointer)  
Adresse des obersten Stapелеlements





Über verschiedene **Busse** (Datenleitungen) ist der Prozessor mit den anderen Komponenten verbunden

- **Datenbus** wird zum Austausch von Daten mit dem Arbeitsspeicher benötigt (bidirektional)
- **Adressbus** dient zum Übertragen der zugehörigen Speicheradressen (unidirektional)
- **Steuerbus** zur Ansteuerung des Daten-/Adressbusses

## ● Befehlszyklus

1. Befehlszählerregister enthält die Adresse des nächsten Maschinenbefehls  
➔ Adresse des Befehls wird über den Adressbus an den Arbeitsspeicher übermittelt
2. Befehl wird aus dem Arbeitsspeicher über den Datenbus in das Befehlsregister übertragen  
➔ mittels Dekodierlogik wird der Befehl analysiert und die Ausführung angestoßen



## ● Befehlszyklus (... Fortsetzung)

3. Befehl wird ausgeführt  
➔ abhängig vom jeweiligen Befehl wird dabei zusätzlich das Lesen von Daten aus dem Arbeitsspeicher, die Ansteuerung von Peripherieschnittstellen, das Rechnen in der ALU oder die Durchführung eines Sprungs im Programm erforderlich
4. Falls ein Sprung stattfand, wird das Befehlszählerregister auf die entsprechende neue Adresse gesetzt, ansonsten wird das Befehlszählerregister um 1 erhöht
5. Der Prozessor fährt wieder mit dem 1. Schritt fort



## ● Hardware Interrupts

- Bei Anfragen von der Hardware
  - (wie z. B. Datenübertragung von/zu Festplatte oder Soundkarte)
- Prozessor unterbricht unter Umständen die Abarbeitung der Befehlssequenz des laufenden Prozesses
- und führt zunächst die angeforderte Kommunikation mit der Hardware durch
- bevor er an der unterbrochenen Stelle wieder fortsetzt.



## ● Wortbreite

### ● Arbeits- bzw. Datenregister

- Maximale Größe von Ganzzahlen und Genauigkeit von Gleitkommazahlen

### ● Datenbus

- Wie viele Bit werden gleichzeitig aus dem Arbeitsspeicher gelesen oder geschrieben

### ● Adressbus

- Maximale Größe von Speicheradressen und somit Gesamtumfang des Arbeitsspeichers



## ● Taktfrequenz

- Wird zur Beurteilung der Prozessorgeschwindigkeit herangezogen
- Vielfaches des Mainboard Grundtaktes (fix oder einstellbar)
  - Bsp.: 133 MHz getaktetes Mainboard
  - Multiplikator 20 → 2,66 GHz CPU-Taktrate





## ● Benchmarks

### ● MIPS

- „Million Instructions per Second“
- Anzahl der Befehle, die ein Prozessor in einer Sekunde ausführen kann

### ● FLOPS

- „Floating Point Operations Per Second“
- Anzahl der Gleitpunktoperationen, die ein Prozessor in einer Sekunde ausführen kann

### ● Weitere Aspekte, die mit Peripherie oder installierter Software verbunden sind

- Z.B. Zugriffszeiten Plattenlaufwerke, Übertragungsrate Netzwerk, Kosten, ...



- DRAM (Dynamic RAM)
- typischer Einsatzbereich: Hauptspeicher
- Technologie: Kondensator + Transistor  
(0 = ungeladen, 1 = geladen)
- geringer Platzverbrauch auf dem Chip, günstig
- langsam
- Kondensator verliert mit der Zeit seine Ladung →  
Speicherinhalt muss regelmäßig aufgefrischt  
werden („Refresh“ → *dynamisch*)



- SRAM (Static RAM)
- typischer Einsatzbereich: Register, Cache
- Technologie: Flip-Flops (bis zu 6 Transistoren)
- großer Platzverbrauch auf dem Chip, teuer
- schnell (Register arbeiten im CPU-Takt)
- kein Refresh nötig (→ *statisch*)

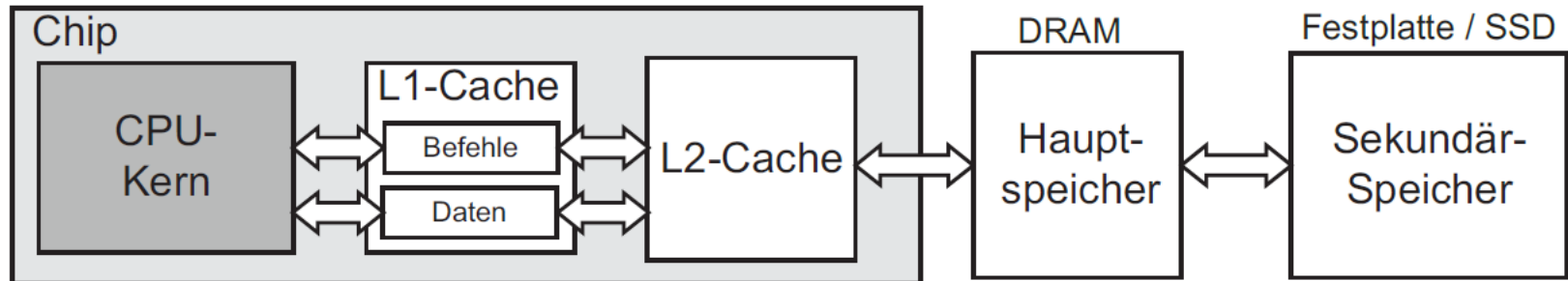


- Problem:  
CPU ist sehr schnell – Hauptspeicher sehr langsam
- CPU müsste bei jedem Speicherzugriff (Befehle/Daten) auf Hauptspeicher warten
- Beobachtung
  - Programme und Daten sind zeitlich und räumlich lokal
  - zeitlich:
    - dieselben Befehle in einer Schleife immer wieder ausgeführt
    - es wird immer wieder auf die gleichen Daten zugegriffen
  - räumlich:
    - zusammengehörende Daten- und Programmteile liegen im Speicher nicht wild verstreut, sondern hintereinander

→ es lohnt sich, größere Blöcke am Stück aus dem Hauptspeicher zu laden



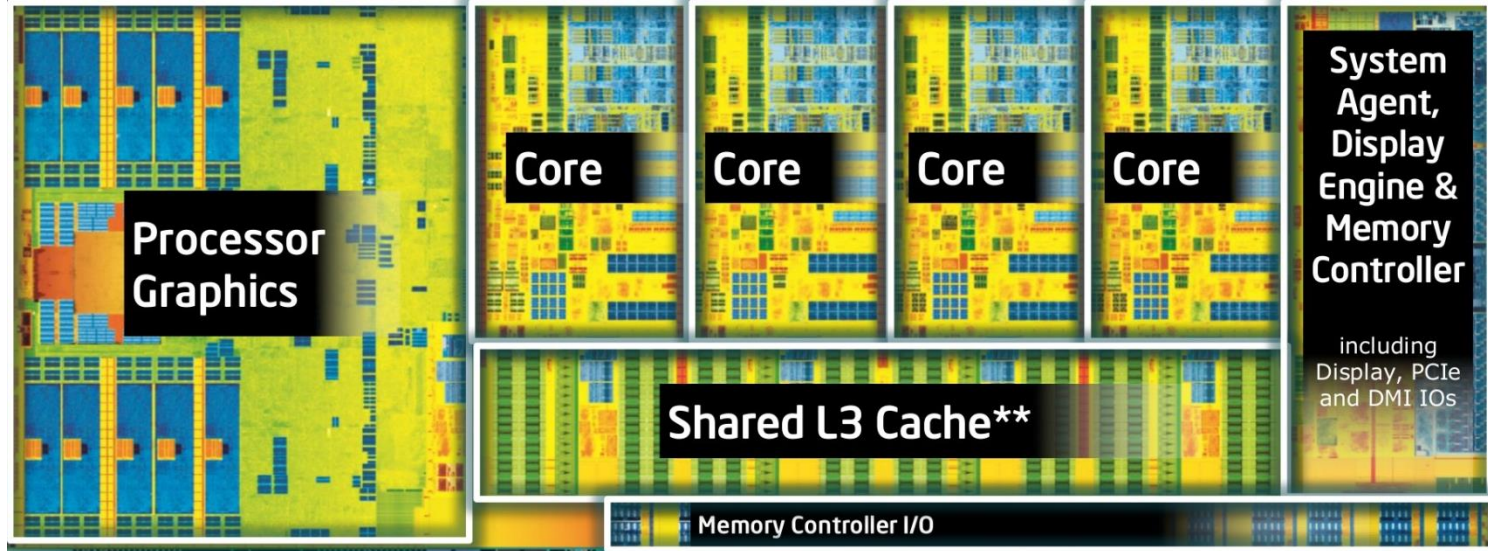




- Cache = schneller Zwischenspeicher
- typisch: Hierarchie (Level 1 bis 3), immer größer werdend
- Level 1
  - Befehle und Daten getrennt verwaltet
  - Befehle und Daten werden einzeln gelesen/geschrieben
- ab Level 2:
  - Verwaltung von Speicherblöcken
  - typische Größe eines Blocks: 16, 32, 64 Byte

# Beispiel: Intel Core i7 4770k

Quelle: Intel



- **Level 1**
  - getrennt für jeden Kern
  - zweimal 32 KB (Daten und Befehle getrennt)
- **Level 2**
  - getrennt für jeden Kern
  - 256 KB
- **Level 3**
  - gemeinsam für alle Kerne und GPU
  - 8 MB



- Problem: Inkonsistenzen, wenn mehrere CPUs/Kerne gleichzeitig auf dieselben Daten im Hauptspeicher zugreifen
- Beispiel:
  - 2 Kerne lesen die gleiche Adresse des Hauptspeichers aus und speichern diese in ihrem Cache
    - Zu diesem Zeitpunkt gibt es den Inhalt dieser Adresse dreimal: Original im Hauptspeicher, zwei Kopien in den beiden Caches
    - mit mehreren Cache-Levels verschärft sich das Problem weiter
  - Wenn ein Kern den Inhalt modifiziert:
    - Kopie in seinem Cache wird geändert,
    - evtl. schreibt der Cache die Änderung direkt in den Hauptspeicher (Write-Through-Cache)
    - Die Kopie im Cache des zweiten Kerns enthält nun einen veralteten Wert

→ Hardware muss Caches synchronisieren

