

Práctica 6 Modificaciones laboratorio

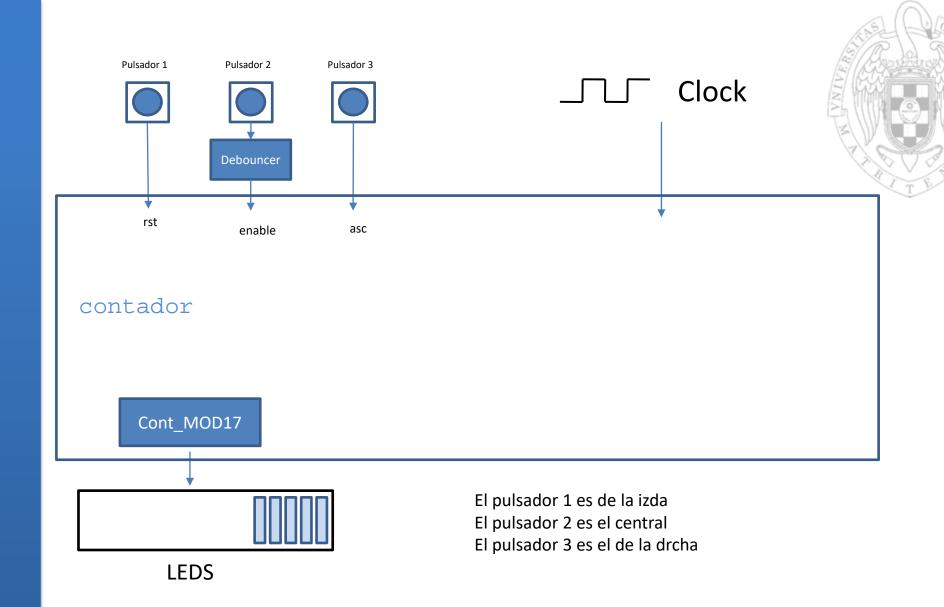
MIPS multiciclo

Diseñar un contador mod_17 (0.5 puntos)

Diseñar un contador mod 17 ascendente/descendente. Las entradas/salidas se muestran en el siguiente recuadro, donde enable capacita al contador para la cuenta y si asc=1 la cuenta es ascendente y si asc=0 es descendente. La salida se llama leds

```
entity cont_17 IS
    PORT (
        rst : IN std_logic;
        clk : IN std_logic;
        enable : IN std_logic;
        asc : IN std_logic;
        leds: OUT std_logic_vector (4 DOWNTO 0);
    );
    END cont_17;
```

- Utilizar el archivo síntesis__contador_mod17.vhd que se proporciona en el campus e incluye un "debouncer" para el enable.
- Utilizar el archivo Basys3_Master_contador_mod17.xdc que se proporciona en el campus



Control de excepciones [0,5 puntos]

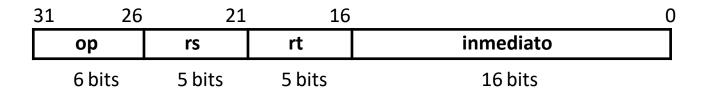
- Sobre el diseño básico del MIPs añadir el control de excepciones.
- Si en el estado S2 el código de operación es desconocido, transitar a un nuevo estado de excepción
 - Permaneceremos en este nuevo estado de excepción de manera permanente y el registro R3 mostrará un 0.

- Probar en FPGA que se hace control de excepciones con código de operación desconocido
 - Cambiar el código de operación de alguna de las instrucciones por un con código de operación inexistente (por ejemplo, "111111") o utilizar el programa proporcionado (BlockRamExcepcion.vhd)

Instrucción addi (suma con inmediato) [2 puntos]

- Sobre el diseño básico del MIPs añadir la instrucción addi:
 - addi rt,rs,inmediato

Tipo I:



- Código de operación: "001000"
- Probar en FPGA que el resultado mostrado por los displays es correcto para multiplicar 6*3
 - Utilizar el programa proporcionado (BlockRamADDI.vhd) y el sintesis_MIPSMulticiclo. vhd y Basys3_Master.xdc de la parte básica
 - Sigue siendo el mismo algoritmo de multiplicación mediante sumas iterativas de casa que incluye esta nueva instrucción para 6*3