آزمایشگاه مدار های منطقی – ترم تابستان 1404

گزارش کار آزمایش 4

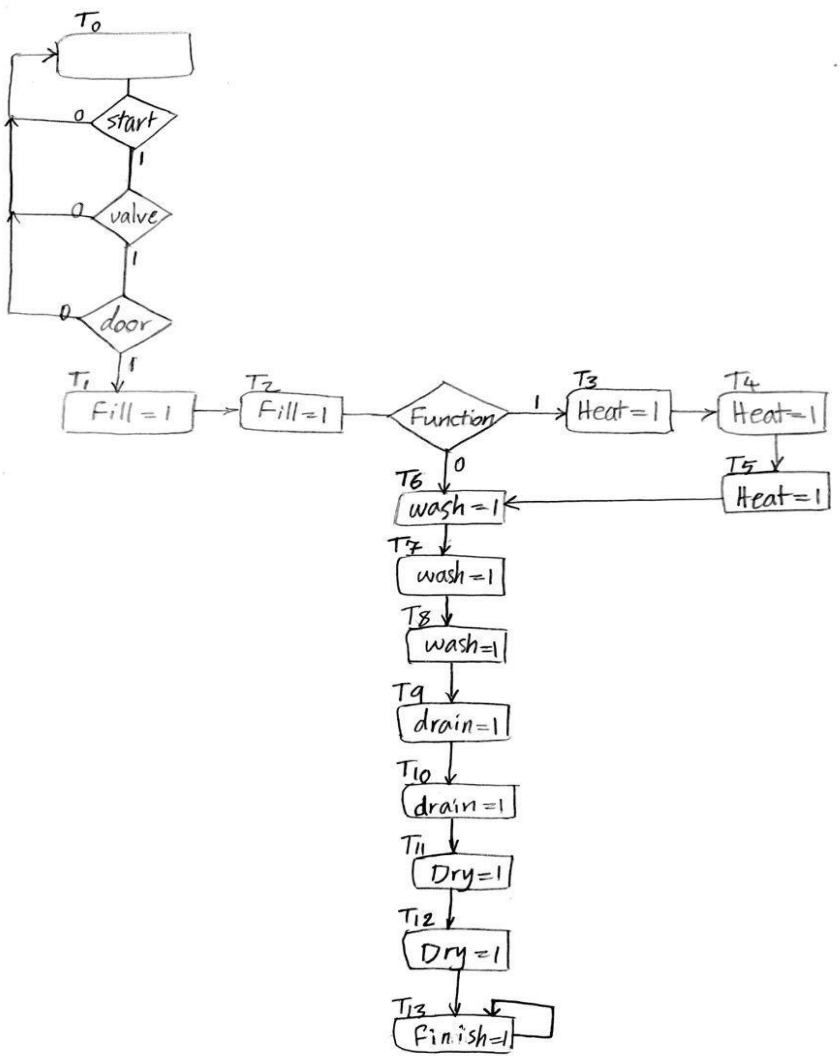
گروه 2: یکتا ثابتی (404171025) – فاطمه مصطفوی (404109758)

هدف آزمایش: مدار کنترل کننده ساده با ASM chart

ماشین لباس شویی:

هدف آزمایش طراحی یک مدار برای کنترل ماشین لباسشویی است.

ابتدا مدار در حالت T0 قرار دارد و تا وقتی که شروط start = 1, valve = 1, door = 1 برقرار نشده باشند در این حالت باقی خواهد ماند. وقتی تمام این شروط برقرار شدند وارد حالت آبگیری می‌شویم (T1, T2). سپس اگر Function = 1 وارد حالت گرم کردن آب می‌شویم (T3, T4) و بعد به حالت شست و شو می‌رویم. اگر Function = 0 نیازی به گرم کردن آب نیست و مستقیما وارد حالت شست و شو می‌شویم. T6, T7, T8 برای حالت شست و شو هستند. بعد از شست و شو، تخلیه آب شروع می‌شود (T9, T10) و در آخر هم خشک کردن رخ می‌دهد (T11, T12) و وارد حالت پایان می‌شویم (T13) و تا زمانی که ریست زده نشده در همان حالت باقی می‌مانیم. نمودار ASM این مدار در زیر آمده است:



همان طور که می‌بینید 14 حالت داریم. پس برای طراحی مدار به 4 فلیپ فلاپ نیاز داریم. برای تولید خروجی ها نیز از یک دیکودر 4 * 16 استفاده می‌کنیم. جدول حالت مدار به صورت زیر است:

State	Q3	Q2	Q1	Q0	START	VALUE	DOOR	FUNCTION	Q+3	Q+2	Q+1	Q+0
T0	0	0	0	0	0	X	X	X	0	0	0	0
T0	0	0	0	0	X	0	X	X	0	0	0	0
T0	0	0	0	0	X	X	0	X	0	0	0	0
T0	0	0	0	0	1	1	1	X	0	0	0	1
T1	0	0	0	1	X	X	X	X	0	0	1	0
T2	0	0	1	0	X	X	X	0	0	1	1	0
T2	0	0	1	0	X	X	X	1	0	0	1	1
T3	0	0	1	1	X	X	X	X	0	1	0	0
T4	0	1	0	0	X	X	X	X	0	1	0	1
T5	0	1	0	0	X	X	X	X	0	1	1	0
T6	0	1	1	0	X	X	X	X	0	1	1	1
T7	0	1	1	1	X	X	X	X	1	0	0	0
T8	1	0	0	0	X	X	X	X	1	0	0	1
T9	1	0	0	1	X	X	X	X	1	0	1	0
T10	1	0	1	0	X	X	X	X	1	0	1	1
T11	1	0	1	1	X	X	X	X	1	1	0	0
T12	1	1	0	0	X	X	X	X	1	1	0	1
T13	1	1	0	1	X	X	X	X	1	1	0	1

از روی این جدول به راحتی می‌توان ورودی های فلیپ فلاپ ها و نیز خروجی های مدار را به دست آورد:

$$D0 = T0.start.valve.door + T2.function + T4 + T6 + T8 + T10 + T12 + T13$$

$$D1 = T1 + T2 + T5 + T6 + T9 + T10$$

$$D2 = T2.function' + T3 + T4 + T5 + T6 + T11 + T12 + T13$$

$$D3 = T7 + T8 + T9 + T10 + T11 + T12 + T13$$

$$Fill = T1 + T2$$

$$Heat = T3 + T4 + T5$$

$$Wash = T6 + T7 + T8$$

$$Drain = T9 + T10$$

$$Dry = T11 + T12$$

$$Finish = T13$$

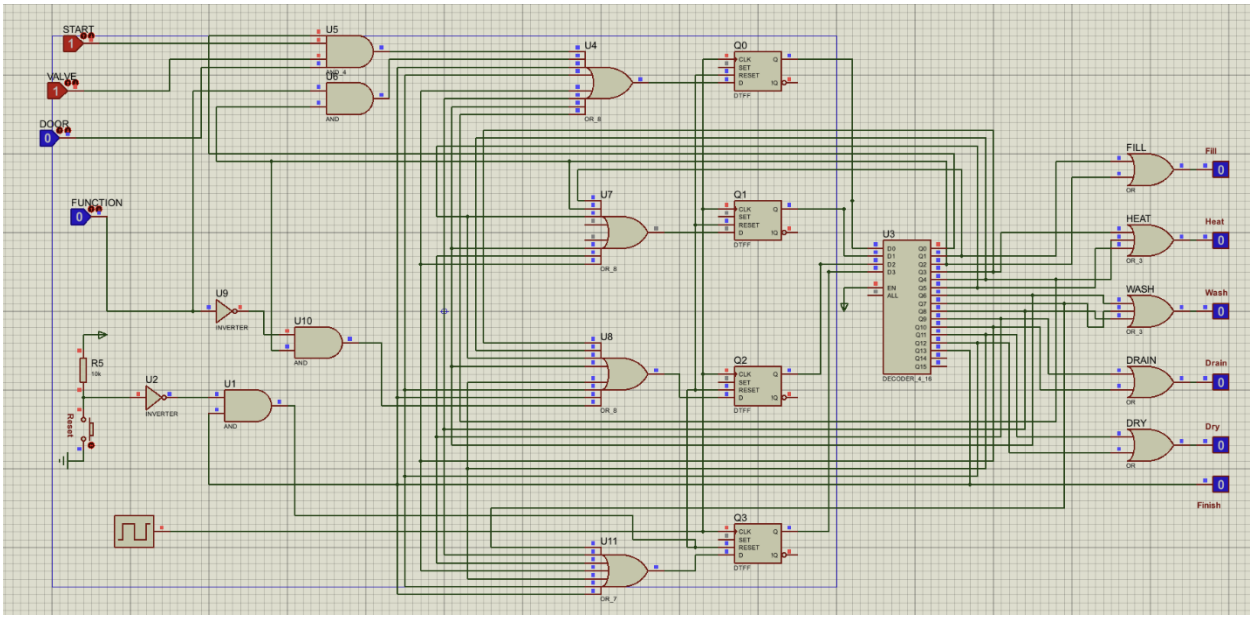
آزمایشگاه مدار های منطقی – ترم تابستان 1404

گزارش کار آزمایش 4

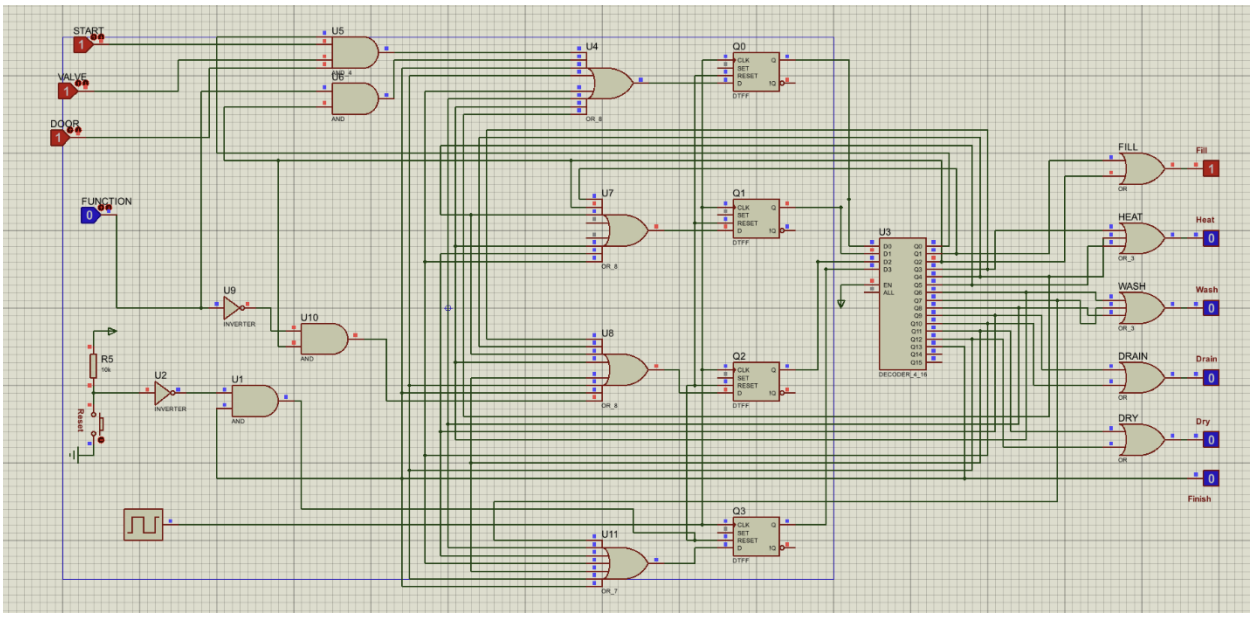
گروه 2: یکتا ثابتی (404171025) – فاطمه مصطفوی (404109758)

مدار طراحی شده به صورت زیر است:

ابتدا درب آن باز بوده و کار نمیکند:



سپس با ایجاد تمام شروط وارد حالت آبگیری می‌شود:



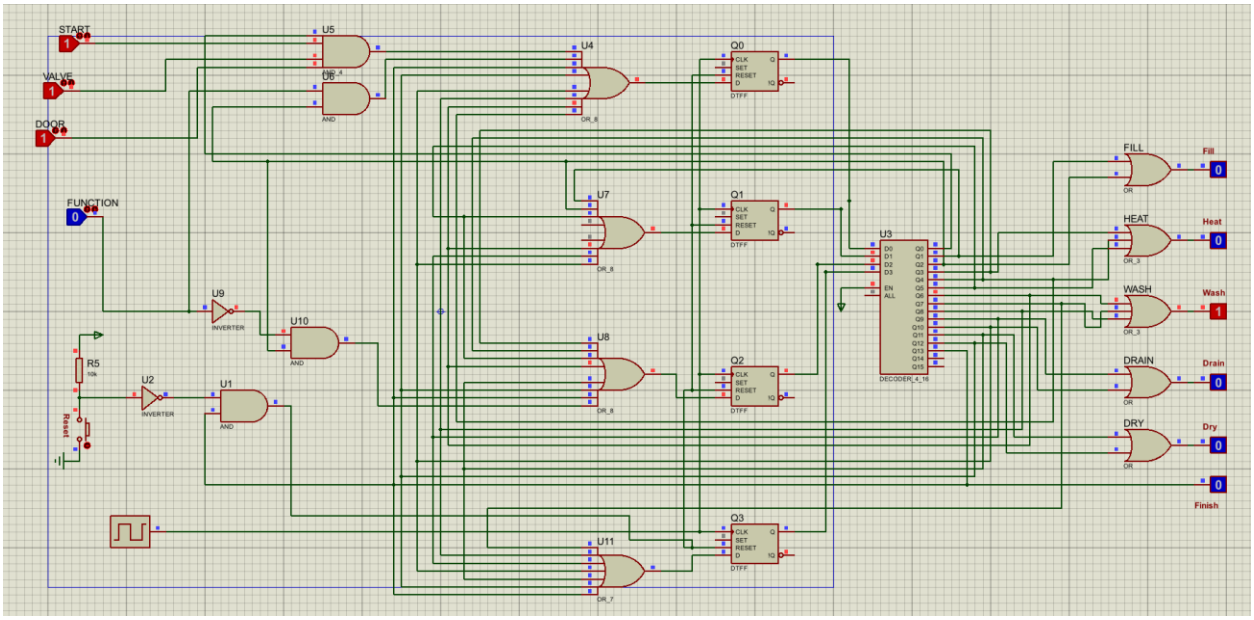
آزمایشگاه مدار های منطقی – ترم تابستان 1404

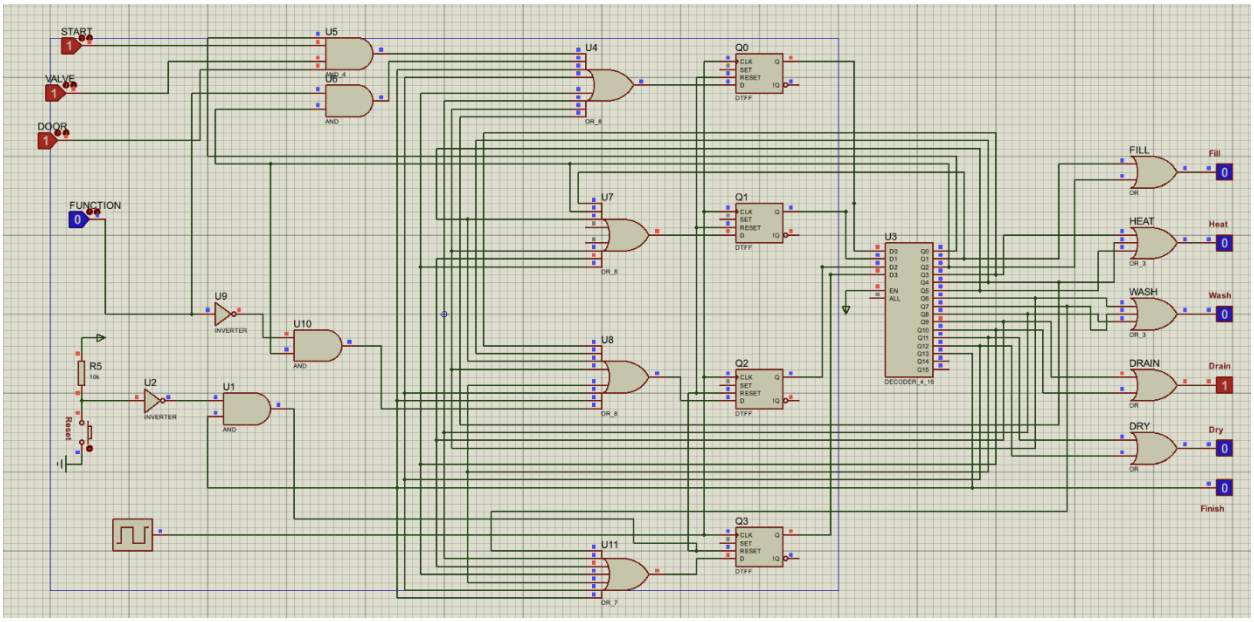
گزارش کار آزمایش 4

گروه 2: یکتا ثابتی (404171025) – فاطمه مصطفوی (404109758)

اینجا فانکشن صفر بوده پس وارد حالت Heat نمیشود.

به Wash و بعد به ترتیب به Drain و Dry و Finish میرود.

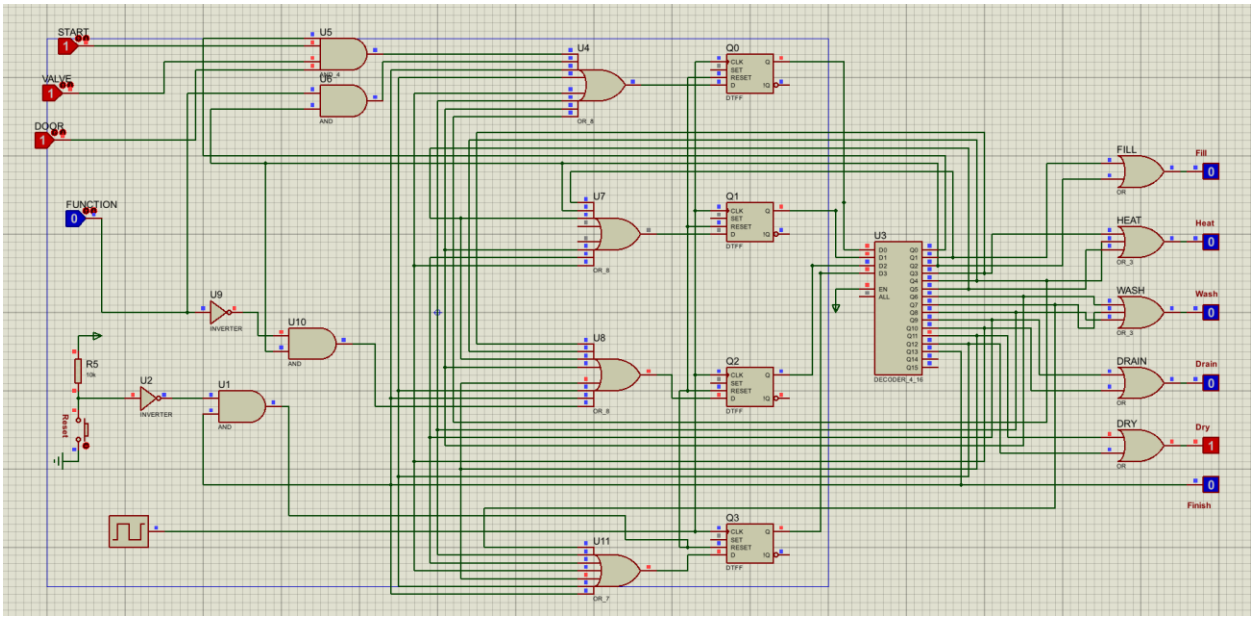


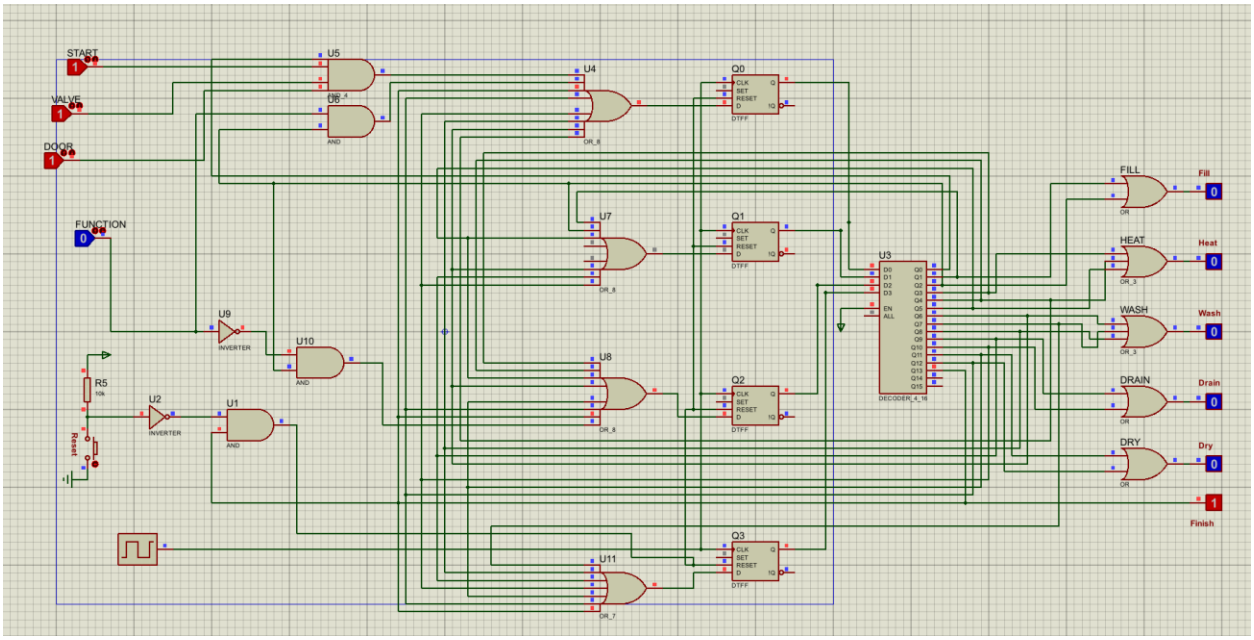


آزمایشگاه مدار های منطقی – ترم تابستان 1404

گزارش کار آزمایش 4

گروه 2: یکتا ثابتی (404171025) – فاطمه مصطفوی (404109758)





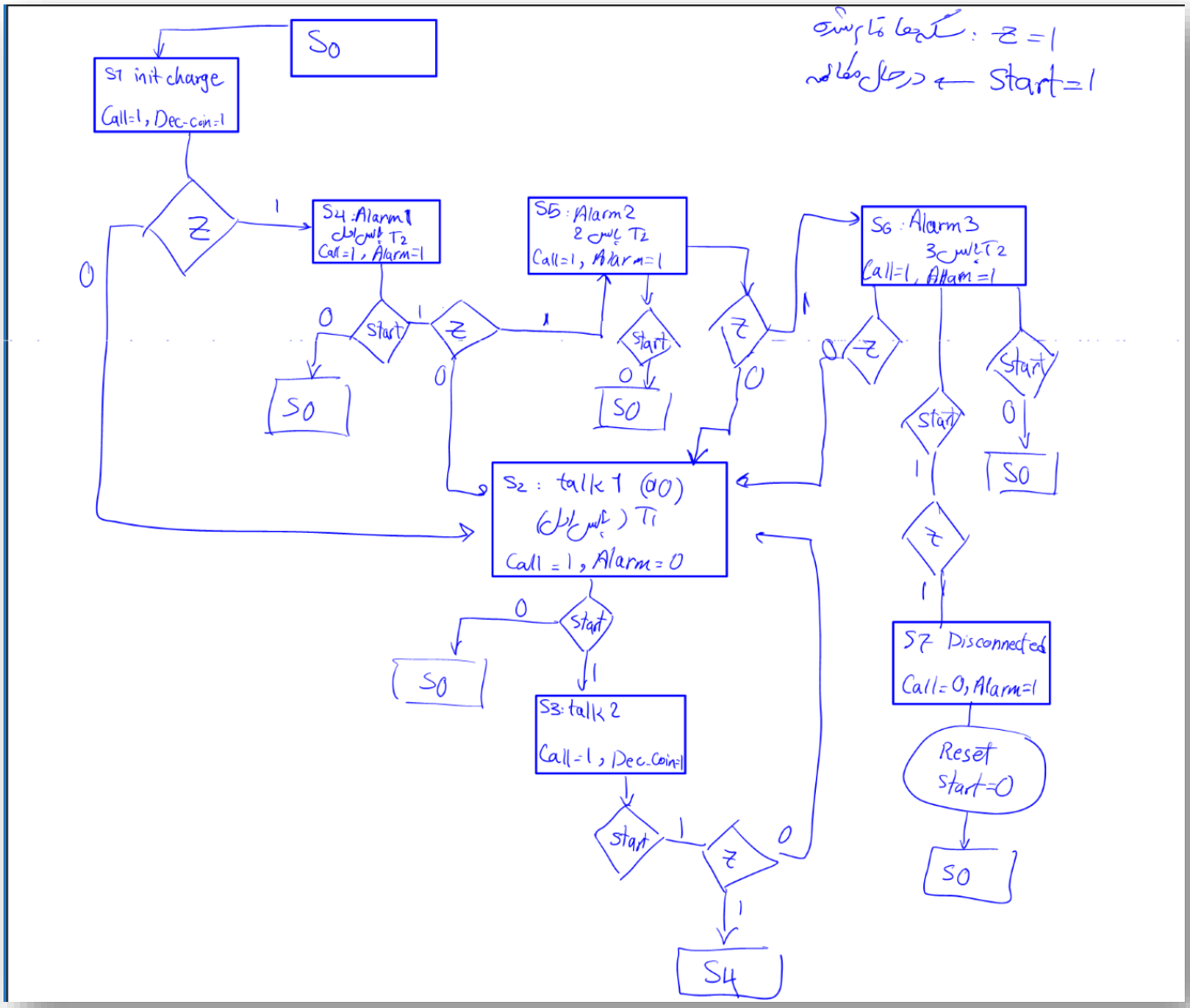
آزمایشگاه مدار های منطقی – ترم تابستان 1404

گزارش کار آزمایش 4

گروه 2: یکتا ثابتی (404171025) – فاطمه مصطفوی (404109758)

تلفن راه دور:

ASM-Chart:



جدول درستی:

از آنجا که 8 تا حالت داریم با 3 فلیپ فلاپ می توانیم مدار را ببندیم و طبق ASM-Chart که کشیدیم جدول حالت زیر را داریم:

Present State (Q2 Q1 Q0)	State Name	Input: Start	Input: Z	Next State (Q2+ Q1+ Q0+)	Next State Name	Call	Alarm	Dec_Coin
000	IDLE (S0)	0	X	000	IDLE (S_0)	0	0	0
000	IDLE (S0)	1	1	000	IDLE (S0)	0	0	0
000	IDLE (S0)	1	0	001	INIT_CHG (S1)	0	0	0
001	INIT_CHG (S1)	X	0	010	TALK_1 (S2)	1	0	1
001	INIT_CHG (S1)	X	1	100	ALARM_1 (S4)	1	0	1
010	TALK_1 (S2)	0	X	000	IDLE (S0)	1	0	0
010	TALK_1 (S2)	1	X	011	TALK_2 (S3)	1	0	0
011	TALK_2 (S3)	0	X	000	IDLE (S0)	1	0	1
011	TALK_2 (S3)	1	0	010	TALK_1 (S2)	1	0	1
011	TALK_2 (S3)	1	1	100	ALARM_1 (S4)	1	0	1
100	ALARM_1 (S4)	0	X	000	IDLE (S0)	1	1	0
100	ALARM_1 (S4)	1	0	010	TALK_1 (S2)	1	1	0
100	ALARM_1 (S4)	1	1	101	ALARM_2 (S5)	1	1	0
101	ALARM_2 (S5)	0	X	000	IDLE (S0)	1	1	0
101	ALARM_2 (S5)	1	0	010	TALK_1 (S2)	1	1	0
101	ALARM_2 (S5)	1	1	110	ALARM_3 (S6)	1	1	0
110	ALARM_3 (S6)	0	X	000	IDLE (S0)	1	1	0
110	ALARM_3 (S6)	1	0	010	TALK_1 (S2)	1	1	0
110	ALARM_3 (S6)	1	1	111	CUT_CALL (S7)	1	1	0
111	CUT_CALL (S7)	0	X	000	IDLE (S0)	0	1	0
111	CUT_CALL (S7)	1	X	111	CUT_CALL (S7)	0	1	0

توابع منطقی و جبر بولی:

متغییر های مدار با 3 بیت فلیپ فلاپ مشخص می شوند: Q_1, Q_2, Q_3 که در آن ها هر حالت (S_0 تا S_7) معادل یک مینترم است: $S_7 = Q_0Q_1Q_2 , \dots , S_1 = \overline{Q_0}\,\overline{Q_1}\,Q_2 ,\ S_0 = \overline{Q_0}\,\overline{Q_1}\,\overline{Q_2}$

خروجی های اصلی مدار

تابع خروجی برقراری تماس Call:

$$Call = S_1 + S_2 + S_3 + S_4 + S_5 + S_6 = \overline{S_0}\,\overline{S_7}$$

تابع خروجی هشدار اتمام سکه:

$$Alarm = S_4 + S_5 + S_6 + S_7 = Q_2 = \overline{S_0}\overline{S_1}\,\overline{S_2}\,\overline{S_3}$$

تابع فرمان کسر سکه Dec_Coin:

$$Dec_{Coin} = (S_1 + S_3).\bar{Z}$$

تابع منطقی آشکارساز صفر در مسیر داده ($Zero\ Decetor$)

برای اینکه بفهمیم موجودی صفر است یا نه، خروجی شمارنده یکان $U_3U_2U_1U_0$ و دهگان $T_3T_2T_1T_0$ را بررسی میکنیم:

موجودی زمانی صفر است که تمام 8 بیت صفر باشند:

$$Z = \overline{U_3}\,\overline{U_2}\,\overline{U_1}\,\overline{U_0}\,\overline{T_3}\,\overline{T_2}\,\overline{T_1}\,\overline{T_0} = \overline{U_3 + U_2 + U_1 + U_0 + T_3 + T_2 + T_1 + T_0}$$

استخراج معادلات بعدی فلیپ فلاپ:

از فلیپ فلاپ D استفاده میکنیم در نتیجه برای ورودی D آن داریم: $D = Q^+$

$$D_2 = Start.[Z.(S_1 + S_3 + S_4 + S_5 + S_6) + S_7]$$

$$D_1 = Start.[\bar{Z}.(S_1 + S_3 + S_4 + S_5 + S_6) + S_2 + Z.(S_5 + S_6) + S_7]$$

$$D_0 = Start.[S_0.\bar{Z} + S_2 + Z.(S_4 + S_6) + S_7]$$

حال چون دیکودر ایی که داریم خروجی هایش به جای S_i ها $\overline{S_i}$ ها هستند از این معادلات استفاده میکنیم:

برای ساده تر شدن تعدادی سیم مشترک تعریف میکنیم:

$$A = \overline{S_0}\,\overline{S_2}\,\overline{S_7}\,,\ B = \overline{\overline{S_5}.\overline{S_6}}\,,\ C = \overline{\overline{S_4}.\overline{S_6}}$$

$$D_2 = Start.((Z.A) + \overline{\overline{S_7}})$$

$$D_1 = Start.((\bar{Z}.A) + (Z.B) + \overline{\overline{S_2}.\overline{S_7}})$$

$$D_0 = Start.\left(\overline{Z + \overline{S_0}} + (Z.C) + \overline{\overline{S_2}.\overline{S_7}}\right)$$

قطعات استفاده شده در مدار:

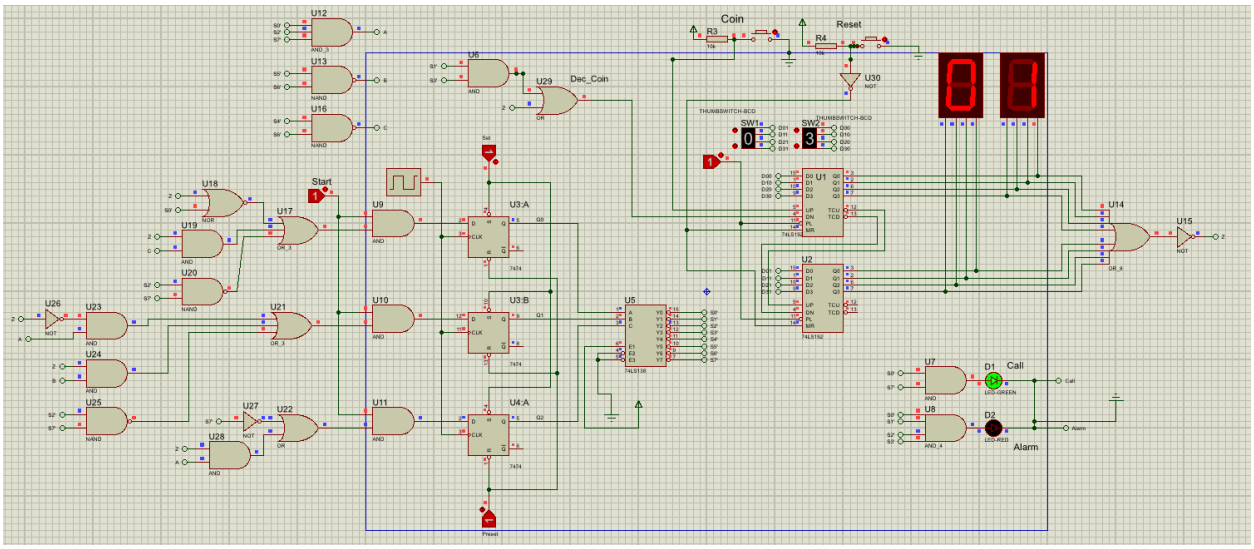
Component / IC Name	Proteus Model	Function in Circuit
BCD Up/Down Counter	74LS192	Counting coins (Units & Tens) from 00 to 99
7-Segment Display	7SEG-BCD	Displaying available coin count
Dual D-Flip-Flop	74LS74	Storing FSM state bits (Q2, Q1, Q0)
3-to-8 Decoder	74LS138	Generating state lines (S0 to S7)
Basic Logic Gates	74LS08, 74LS32, 74LS04	Implementing next-state logic and outputs
LED Indicators	LED-GREEN, LED-RED	Indicating Call active and Alarm
Control Switches	BUTTON, LOGICSTATE	Inputs for Start, Coin, and Reset

آزمایشگاه مدار های منطقی – ترم تابستان 1404

گزارش کار آزمایش 4

گروه 2: یکتا ثابتی (404171025) – فاطمه مصطفوی (404109758)

مدار در Proteus :



شرح کلی ساختار و عملکرد مدار

سیستم کنترل‌کننده تلفن راه‌دور بر اساس معماری استاندارد دیجیتال، به دو بخش اصلی تقسیم و طراحی شده است:

1. **بخش مسیر داده:*(Datapath)***

- وظیفه این بخش، ذخیره، شمارش و نمایش تعداد سکه‌هاست. این بخش از دو آی‌سی شمارنده *BCD* صعودی/نزولی *(74LS192)* به صورت آبشاری *(Cascade)* برای یکان و دهگان (*0* تا 99 سکه) و دو نمایشگر سون‌سگمنت *(7SEG-BCD)* تشکیل شده است.

- خروجی‌های این شمارنده‌ها وارد یک شبکه منطقی گیت‌های *OR* و *NOT* می‌شوند تا مدار آشکارسازصفر را تشکیل دهند و سیگنال وضعیت Z (پرچم اتمام موجودی) را تولید کنند.

2. **بخش واحد کنترل:*(Control Unit - FSM)***

- این بخش مغز متفکر مدار است که با ۳ بیت وضعیت (Q_2, Q_1, Q_0) با استفاده از فلیپ‌فلاپ‌های نوع *D* *(74LS74)*و یک دیکودر 3 به 8 *(74LS138)* پیاده‌سازی شده است.

- واحد کنترل با دریافت سیگنال‌های ورودی $(Start, Z)$ و پالس‌های ساعت(CLK) ، مراحل مختلف مکالمه، زمان‌بندی دوره شست‌وشو/مکالمه($T_1 = 2$ پالس ساعت)، مهلت هشدار($T_2 = 3$ پالس ساعت)، و سیگنال‌های خروجی *Call*، *Alarm* و پالس کسر سکه *Dec_Coin* را هدایت می‌کند.

آزمایشگاه مدار های منطقی – ترم تابستان 1404

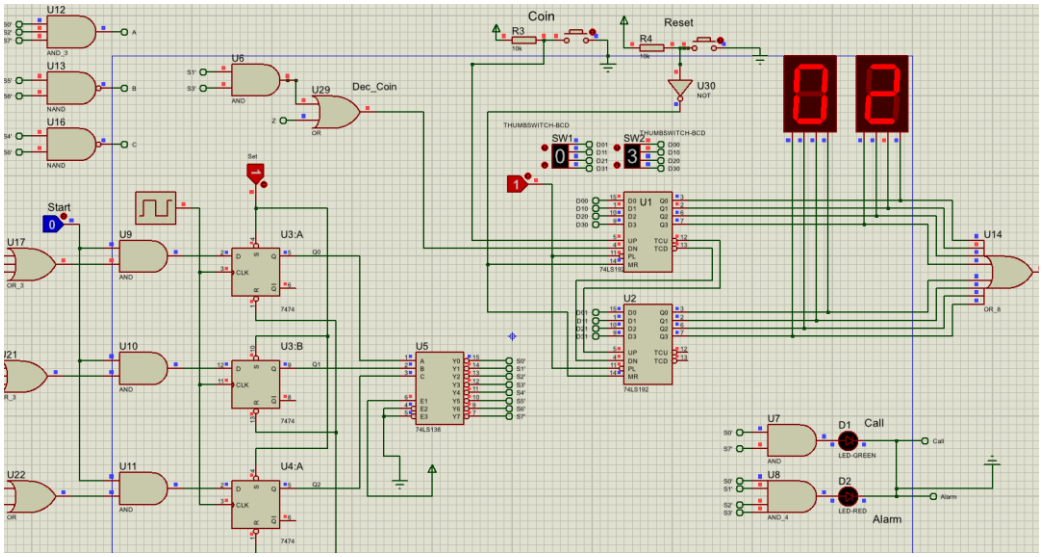
گزارش کار آزمایش 4

گروه 2: یکتا ثابتی (404171025) – فاطمه مصطفوی (404109758)

تست مدار

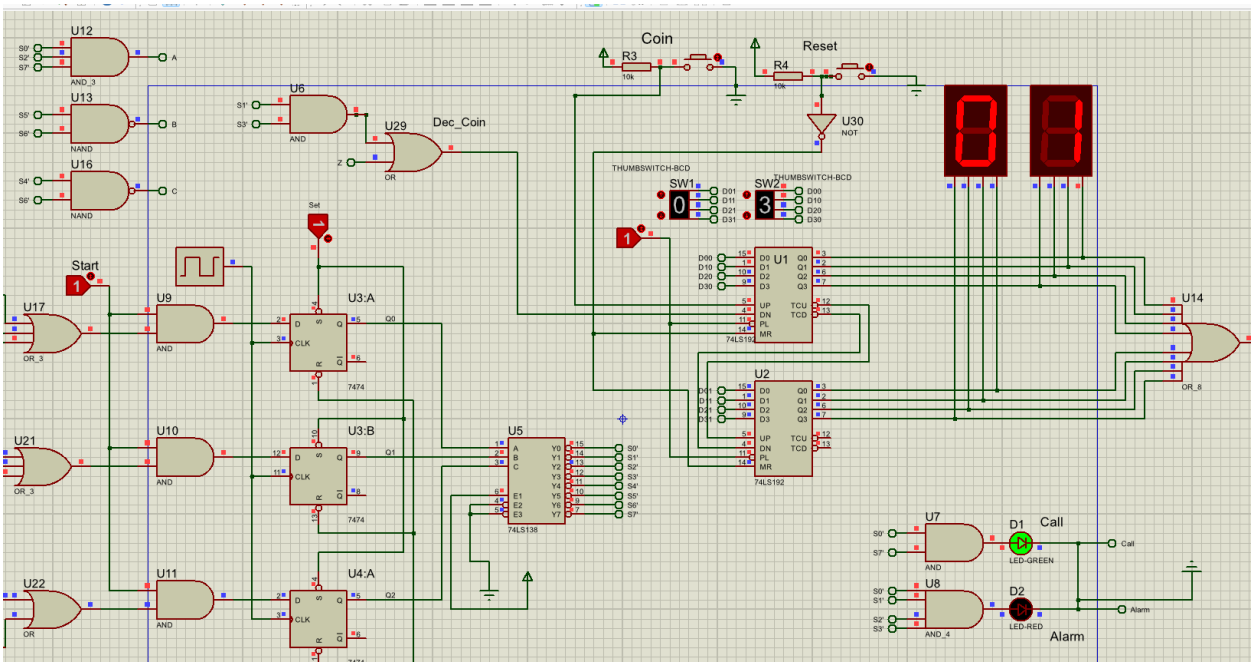
تست شارژ اولیه:(Coin)

با فشردن کلید فشاری Coin ، شمارنده یکان و در صورت سرریز دهگان افزایش یافته و عدد روی سون‌سگمنت‌ها به درستی بالا می‌رود.



تست آغاز مکالمه و کسر اولیه:

با فعال شدن کلید Start (در صورت وجود سکه)، چراغ سبز Call فوراً روشن شده و در همان لحظه یک سکه (10 ریال) از موجودی کسر می‌گردد. (انتقال از وضعیت S1 به S2)



آزمایشگاه مدار های منطقی – ترم تابستان 1404

گزارش کار آزمایش 4

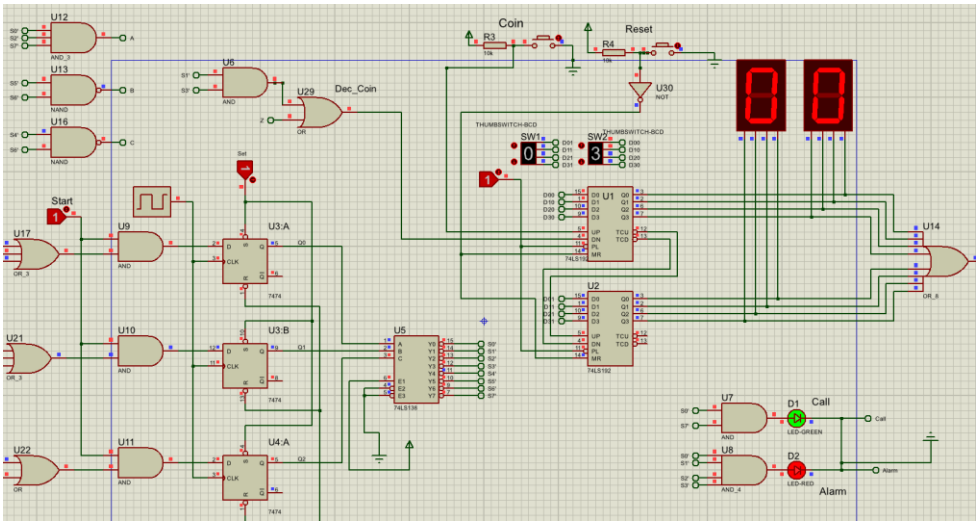
گروه 2: یکتا ثابتی (404171025) – فاطمه مصطفوی (404109758)

تست دوره مکالمه (زمان T1 برابر ۲ پالس)

مدار در حلقه وضعیت‌های S2 و S3 قرار گرفته و به ازای هر ۲ پالس ساعت، یک سکه کسر می‌کند در حالی که تماس برقرار است.

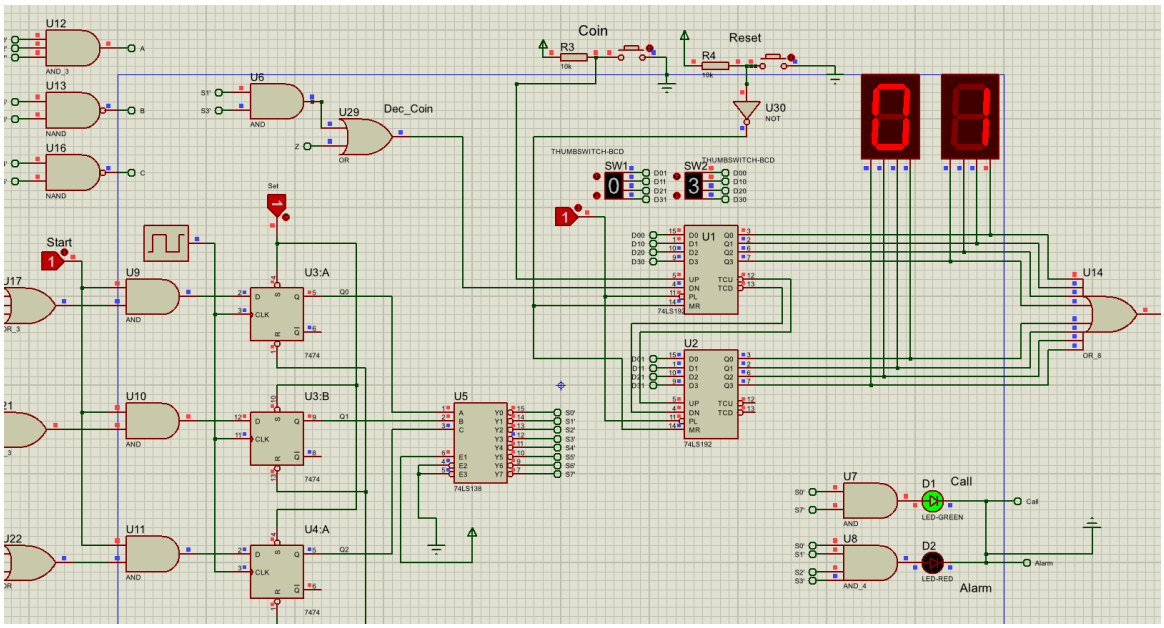
تست ورود به فاز هشدار (زمان T2 برابر ۳ پالس)

به محض رسیدن موجودی به عدد 00 (سیگنال Z برابر)، چراغ قرمز Alarm روشن می‌شود، پالس‌های کسر سکه متوقف می‌گردد تا از سرریز به ۹۹ جلوگیری شود و مهلت ۳ ثانیه آغاز می‌شود.



تست شارژ در حین هشدار:

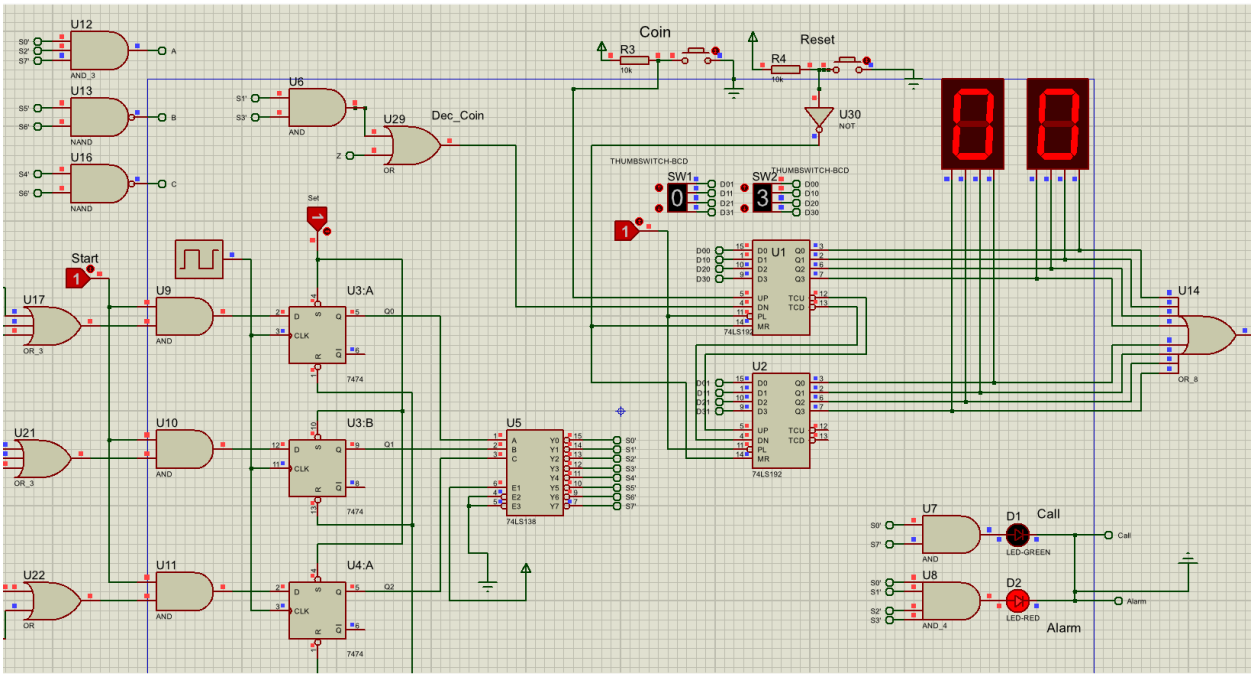
با اضافه کردن سکه در حین روشن بودن آلارم، چراغ Alarm بلافاصله خاموش شده و مکالمه بدون قطعی به وضعیت S2بازمی‌گردد.



آزمایشگاه مدار های منطقی – ترم تابستان 1404

گزارش کار آزمایش 4

گروه 2: یکتا ثابتی (404171025) – فاطمه مصطفوی (404109758)

تست قطع تماس:

در صورت اتمام مهلت ۳ ثانیه‌ای بدون افزایش سکه، تماس تلفنی قطع شد (چراغ Call خاموش می‌شود) و سیستم در وضعیت S7 قفل می‌ماند تا زمان اعمال کلید Reset یا قطع کلید Start.