Università degli studi di Roma "Tor Vergata" 🛡



Insegnamento di Sistemi Operativi Corso di Laurea in Ingegneria Informatica Appello d'esame del 3/9/2019 **Docente: Francesco Quaglia**

Punteggio massimo raggiungibile: 21 punti

Soglia per la sufficienza: 12 punti

MARTICOLA	Cognome	Nome	
	_		

Si raccomanda di scrivere il proprio cognome e nome su questo foglio e di utilizzarlo come cartellina per contenere i fogli con le risposte. Se si considera ambiqua una domanda, scrivere la propria interpretazione e rispondere consequentemente.

Domanda 1 (5.25 punti)

Si descrivano gli algoritmi di scheduling della CPU Fist-Come-First-Served (FCFS), Shortest-Process-Next (SPN), e Round-Robin (RR), discutendone in modo comparativo vantaggi e svantaggi. Si consideri inoltre uno scenario con 5 processi {P1,..., P5}, tutti di natura puramente CPU-bound, che vengono generati in sequenza a partire da P1 (ma senza ritardi tra l'uno e l'altro) le cui richieste di uso della CPU per completare la loro esecuzione sono le seguenti:

- 1) P1 richiede 2 sec.
- 2) Pi richiede 2 sec. in più rispetto del tempo richiesto da P(i-1)

Si calcoli, per tutti e tre gli algoritmi FCFS, SPN e RR il ritardo per il primo accesso alla CPU e il tempo di completamento del processo P5, supponendo che RR abbia un time-slice pari a 2 sec. e supponendo anche che il ritardo di context-switch tra un processo e un altro sia trascurabile.

Domanda 2 (5.25 punti)

Descrivere la tecnica dell'I/O bufferizzato, indicando quali siano i classici impiegni di questa all'interno del software sia del kernel di un sistema operativo che applicativo.

Domanda 3 (5.25 punti)

Descrivere la tecnica del "write-back" in sistemi di gestione della memoria virtuale basati su paginazione, indicando anche quali siano i supporti hardware e software necessari per implementare tale tecnica.

Domanda 4 (5.25 punti)

Si consideri un insieme di 4 processi {P1, P2, P3, P4} ciascuno dei quali legge periodicamente un nuovo messaggio da uno slot di una memoria condivisa M. Il processo Pi legge esclusivamente dal corrispettivo slot M[i] della memoria condivisa. Un ulteriore processo PROD scrive periodicamente in ordine circolare i messaggi che devono essere letti dai processi Pi. Ogni 2 nuovi messaggi scritti, PROD attende che i processi destinatari li abbiano letti prima di poter procedere a produrre e scrivere altri messaggi sulla memoria condivisa M. La lettura da parte dei processi Pi dagli slot della memoria condivisa M è bloccante in assenza di nuovi messaggi, così come l'attesa di PROD dell'avvenuta lettura. Si schematizzi la soluzione del suddetto problema di sincronizzazione, usando solo semafori, fornendo lo pseudo-codice delle procedure LEGGI usata dai processi Pi e SCRIVI usata dal processo PROD.

La pubblicazione del risultato via Web avverà in forma anonima utilizzando il numero di matricola. Per evere il proprio voto d'esame pubblicato tramite il sito Web del corso bisogna firmare la seguente autorizzazione.
Il Sottoscritto, ai sensi della legge 675 del 31/12/96, autorizza il Docente a pubblicare in bacheca e su Web i risultati della prova d'esame. In fede
Firma leggibile: