PCS3635 – Laboratório Digital I

Planejamento do Experimento 5 Jogo do tempo de reação



Turma 3 - Bancada 3

Professores:

Paulo Sergio Cugnasca

Edson Midorikawa

Integrantes:

Arthur Pires da Fonseca – 10773096

Lucas Lopes de Paula Junior - 9344880

2 de fevereiro de 2020

INTRODUÇÃO

Nesta experiência, será projetado um sistema digital que atua como um jogo de medida de tempo de reação de uma pessoa.

O objetivo do jogo é simples, o jogador deve acionar o sinal de início ("jogar") e esperar pelo estímulo de saída para então poder acionar o sinal de resposta.

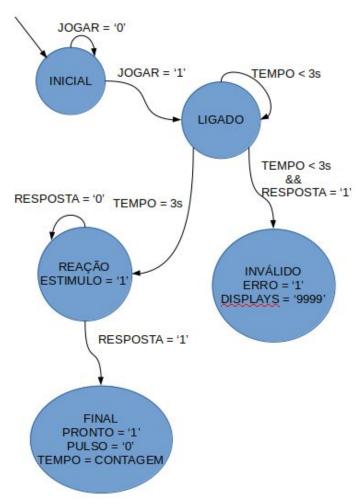
Após essa sequência de eventos, se o jogador não tiver acionado a resposta antes de o estímulo de saída ser ligado pelo circuito, a saída "tempo" deverá apresentar qual foi o tempo de reação do jogador, em milissegundos.

Para implementar esse projeto, foram usados uma placa FPGA (Altera Cyclone V 5CEBA4F23C7N), um gerador de sinais (Analog Discovery) e os *softwares* respectivos a cada um desses componentes, que são o Intel Quartus Prime e o Waveforms.

1. PARTE EXPERIMENTAL

1.1. Atividade 1 – Projeto do Jogo do Tempo de Reação

O primeiro passo para o desenvolvimento do jogo foi elaborar um pseudocódigo, o qual resumo funcionamento do circuito. Em complemento, gerou-se um diagrama de transição de estados e um diagrama de blocos para modelarem, respectivamente, a unidade de controle e o fluxo de dados do circuito. Os resultados estão abaixo.



Máguina de estados do Jogo do Tempo da Reação

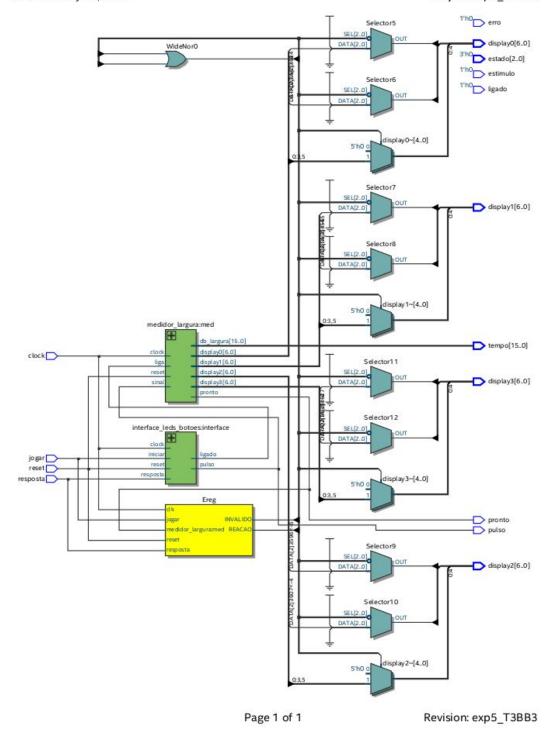


Diagrama RTL do circuito gerado pelo Quartus

```
Algoritmo: jogo
entradas: jogar, resposta, reset, clock
saidas: ligado, pulso, estimulo, erro, pronto, tempo
{
        while (verdadeiro) {
                espera acionamento do sinal JOGAR
                LIGADO = 1
                while(tempo < 3s) {
                        if (resposta = '1')
                                 ATIVAR ERRO
                                 AMOSTRAR 9999
                PULSO = 1
                ESTIMULO = 1
                while (not resposta)
                        conta
                TEMPO <= CONTAGEM
                PRONTO = 1
                PULSO = 0
        }
}
```

Pseudocódigo do Jogo do Tempo da Reção

Foi criado em seguida um projeto no software Intel Quartus Prime, cujo nome é exp5-T3BB3.qar, onde todos os componentes do circuito foram descritos em VHDL e com sinais que convergem na entidade final do jogo, homônima ao nome do projeto.

Um plano de testes foi elaborado para verificar o funcionamento do circuito, testando as duas situações básicas possíveis: uma jogada válida e uma inválida.

Para verificar uma jogada válida, basta acionar o sinal "jogar" e esperar por 3 segundos, visualizar o sinal de estímulo e então acionar a resposta. Uma jogada invalida precisa acionar essa resposta durante o tempo de espera de 3 segundos. No segundo caso, diferentemente do primeiro, deve-se observar o sinal de erro em alto na saída da entidade.

A entidade usada para o circuito do projeto foi testada no Quartus seguindo o plano de testes elaborado anteriormente como base. Os resultados foram os seguintes:

TESTES NO QUARTUS (não deram certo)

Após a descrição do *hardware* e os testes feitos no Quartus, foi feita a designação de quais entradas e saídas seriam ligadas a que elementos da placa FPGA e cabos do gerador de sinais; ela encontra-se abaixo.

Designação			А	Ligação			
	sinal	pino	instrumento	função	sinal	adicional	
en tra da	clock	GPIO_0_D0	Patterns	clock	DIO0	-	
	reset	GPIO_0_D1	Static I/O	button 0/1	DIO1	-	

s	iniciar	GPIO_0_D3	Static I/O	button 0/1	DIO2	-
	resposta	GPIO_0_D5	Static I/O	button 0/1	DIO7	-
sa íd as	ligado	led LEDR0		-	-	-
	pulso	GPIO_0_31	Scope	-	C1	
	estímulo	GPIO_0_33	Static I/O	LED	DIO15	-
	erro	GPIO_0_35	Static I/O	LED	DIO14	-
	pronto	led LEDR9	-	-	-	-
	tempo	displays HEX0 a HEX3	-	-	-	-

1.2. Atividade 2 - Implementação do Jogo do Tempo de Reação

Nesta seção, a placa FPGA foi programada no Quartus usando a opção *Pin Planner* e seguindo a designação planejada.

O Analog Discovery também foi usado nesse momento, sendo programado para gerar um sinal de *clock* de 1kHz e para comportar os sinais de entrada, os quais são acionados pelo jogador através dos botões presentes no Waveforms.

O plano de testes foi executado e produziu os seguintes resultados:

RESULTADOS(pós-lab)

Para verificar a medida do tempo reação, foi utilizado um osciloscópio digital presente na bancada da experiência. A imagem seguinte ilustra o procedimento adotado: IMAGEM

As medidas resultaram em um tempo de X milissegundos entre bordas de suvbida de *clock*, o que (não) estava dentro de uma margem de erro aceitável, visto que o contador presente no circuito conta até 9999 milissegundos, e portanto o sinal gerado pelo Analog Discovery (não) foi satisfatório para o que se esperava.

Perguntas:

1. O que acontece na saída se o valor da medida for superior a 9999?

Resposta esperada: O contador volta a contagem para 0000.

2. O que acontece no circuito do Jogo do Tempo de Reação se o jogador acionar o botão de resposta antes da ativação do estímulo?

Resposta esperada: A saída "erro" é ativada, para sinalizar que a jogada foi inválida.

3. Qual é a precisão das medidas do tempo de reação? Qual foi o erro médio (em porcentagem) obtido? Qual foi o maior erro absoluto (em microssegundos)?

(resposta)

1.3. .	Atividade	3 -	Demonstração	Inicial	do	Jogo	do	Tempo	de
Reaç	ão								
144	Atividade 4	L - De	esafio						

Resultados alcançados

Pontos positivos:

Pontos negativos:

Lições aprendidas: