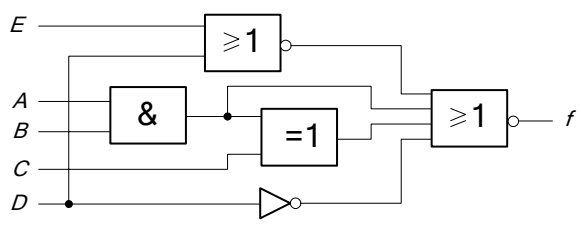
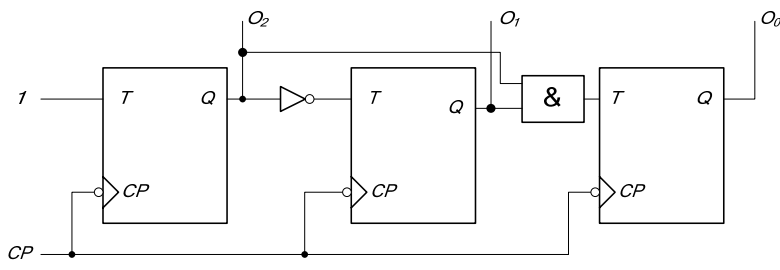


JESENSKI ISPITNI ROK IZ DIGITALNE LOGIKE – PISMENI ISPIT

Grupa D

1	<p>Dva sustava razmjenjuju poruke koje sadrže jedan bit informacije. Podatci se štite kôdom n-strukog ponavljanja uz $n=3$. Prijemnik s komunikacijskog kanala očitava tri bita: $d_2d_1d_0$. U prijemniku se nalazi sklop za ispravljanje pogreške koji na ulazu dobiva $d_2d_1d_0$ a generira ispravljeni podatak d. Konstruirajte taj sklop. Minimalni zapis funkcije $d(d_2d_1d_0)$ u zapisu sume produkata glasi:</p> <p>a) $d_2d_0 + d_1d_0 + d_2d_1$ c) $d_2d_1d_0$ e) $d_2d_1d_0 + \bar{d}_2\bar{d}_1\bar{d}_0$ b) $d_0 + d_1 + d_2$ d) $d_0d_1 + \bar{d}_1\bar{d}_2$ f) ništa od navedenoga</p>
2	<p>Funkciju $g(d_0, d_1, d_2, d_3, d_4) = \bar{d}_0(\bar{d}_1 + \bar{d}_2) + \bar{d}_3\bar{d}_4$ potrebno je ostvariti uporabom tehnologije CMOS. Koliko nam minimalno treba n-kanalnih tranzistora?</p> <p>a) 7 b) 5 c) 4 d) 2 e) 3 f) ništa od navedenoga</p>
3	<p>Funkciju $g(x_0, x_1, x_2) = \bar{x}_0\bar{x}_1 + \bar{x}_0\bar{x}_2 + \bar{x}_1\bar{x}_2$ ostvarujemo multipleksorom 2/1. Ako na adresni ulaz s dovedemo x_0, što je potrebno dovesti na podatkovni ulaz d_0? Podatkovni ulazi multipleksora su d_0 i d_1.</p> <p>a) $x_1 \cdot x_2$ b) $\overline{x_1 \cdot x_2}$ c) $\overline{x_1 + x_2}$ d) $x_1 + x_2$ e) $x_1 \oplus x_2$ f) ništa od navedenoga</p>
4	<p>Prijamnik s komunikacijskog kanala očitava bitove 1011000. Ako je poznato da je predajnik poruku zaštitio Hammingovim kodom uz parni paritet i uobičajen razmještaj zaštitnih i podatkovnih bitova, je li se dogodila pogreška, i ako je, na kojem bitu? Bitovi su numerirani s lijeva na desno počev od 1. Može se pretpostaviti da se sigurno nije dogodila višestruka pogreška.</p> <p>a) nema pogreške d) četvrti bit je pogrešan b) treći bit je pogrešan e) šesti bit je pogrešan c) prvi bit je pogrešan f) ništa od navedenog</p>
5	<p>Neki industrijski proces nadzire se nizom senzora. Temeljem tako dobivenih podataka generiraju se dva alarma a_1 i a_2 ($a_i=1$ znači da je i-ti alarm aktivan). Za proizvodni proces posebno je opasna situacija koja nastupa kada se najprije upali alarm a_1, potom nakon nekog vremena se dodatno upali i alarm a_2 te se konačno nakon nekog vremena ugasi a_1 dok je a_2 i dalje aktivan. Konstruirajte Mooreov automat koji će temeljem ulaza a_1 i a_2 generirati novi alarm a_3 koji će se aktivirati kada se detektira opisana sekvenca i koji će biti aktivan sve dok traje posljednje stanje sekvence; bilo kakva promjena koja nastupi nakon posljednjeg opisanog stanja deaktivira ovaj alarm. Ako se za kodiranje stanja koristi prirodni binarni kod, koliko nam je minimalno potrebno D-bistabila da bismo ostvarili opisani Mooreov automat?</p> <p>a) 2 b) 3 c) 5 d) 4 e) 1 f) ništa od navedenoga</p>
6	<p>4-bitno sinkrono binarno brojilo ima izlaze $Q_3Q_2Q_1Q_0$ te radi na taktu frekvencije 1MHz. 4-bitni težinski binarni D/A pretvornik s operacijskim pojačalom ima ulaze $a_3a_2a_1a_0$, najveći otpor u težinskoj mreži iznosi $10k\Omega$, otpor u povratnoj grani operacijskog pojačala iznosi $1k\Omega$ a $U_{REF}=1V$. Pretvornik i brojilo spojeni su na sljedeći način: $a_3=Q_1$, $a_2=Q_3$, $a_1=Q_0$ te $a_0=Q_2$. Ako je poznato da je izlaz brojlja jednak nula od $t=0\mu s$ do $t=1\mu s$, što će biti na izlazu D/A pretvornika u $t=5.3\mu s$?</p> <p>a) 0V b) -0.6V c) -0.9V d) -0.3V e) -0.1V f) ništa od navedenoga</p>
7	<p>Potrebno je napraviti digitalni sklop koji će upravljati žaruljicom na način da žaruljica svijetli jednu μs te je potom ugašena tri μs nakon čega se proces ciklički ponavlja. Na raspolaganju je trobitno sinkrono binarno brojilo unaprijed koje radi na taktu od 1MHz i ima izlaze $Q_2Q_1Q_0$. Projektirajte kombinaijski sklop čiji će ulazi biti $Q_2Q_1Q_0$ a izlaz signal X koji će biti 1 ako žaruljica treba svijetliti a 0 inače. Kada je brojilo u stanju 0, žaruljica treba svijetliti. Minimalni zapis funkcije $X(Q_2Q_1Q_0)$ u obliku sume produkata glasi:</p> <p>a) $\bar{Q}_1 \cdot \bar{Q}_0 + Q_2$ b) $\bar{Q}_1 \cdot \bar{Q}_0$ c) $\bar{Q}_2 \cdot \bar{Q}_0$ d) $\bar{Q}_1 + \bar{Q}_0$ e) $Q_2 + \bar{Q}_0$ f) ništa od navedenoga</p>

8	<p>Zadana je funkcija $f = (\bar{A} + BC)D$. Kako glasi minimalni zapis dualne funkcije od komplementarne funkcije od f, u obliku sume produkata?</p> <p>a) $\bar{A}B + \bar{C}D$ c) $\bar{A}D + BCD$ e) $\bar{A}D + BC$ b) $A\bar{D} + \bar{B}\bar{C}\bar{D}$ d) $\bar{A}\bar{D} + BC\bar{D}$ f) ništa od navedenoga</p>
9	<p>Minimalni zapis funkcije $f(A,B,C,D)$ pokriva 11 minterma. Koliko maksterma pokriva minimalni zapis te iste funkcije kada se gleda zapis u obliku produkta suma?</p> <p>a) 8 b) 11 c) 3 d) 13 e) 5 f) ništa od navedenoga</p>
10	<p>Koliko je različitih Booleovih funkcija moguće ostvariti jednim dekoderom 2/4? Dekoder nema ulaz za omogućavanje.</p> <p>a) 8 b) 16 c) 4 d) ∞ e) 32 f) ništa od navedenoga</p>
11	<p>Sklop koji ostvaruje funkciju f prikazan je na slici. Uporabom jednog multipleksora 2/1 potrebno je ostvariti sklop koji ostvaruje istu funkciju. Ako se na adresni ulaz multipleksora dovede varijabla B, kako glasi minimalni zapis rezidualne funkcije koju je potrebno dovesti na podatkovni ulaz d_0?</p>  <p>a) $\bar{C}D$ c) $A + C + \bar{D}$ e) $AB + \bar{D}$ b) $\bar{A}CD$ d) 1 f) ništa od navedenoga</p>
12	<p>Na raspolaganju je dekoder 1/2 definiran kao komponenta DEK12 u čijem su sučelju navedeni jednobitni signali $a, e, y0, y1$ (upravo tim redoslijedom). Te se komponente koriste u strukturnom opisu komponente SKLOP koji ima ulaze A, B te izlaz f. U arhitekturi opisa sklopa nalaze se:</p> <pre> c1: entity work.dek12 port map (A, '1', i1, i2); c2: entity work.dek12 port map (B, i1, i3, i4); c3: entity work.dek12 port map (B, i2, i5, i6); f <= i3 + i4 + i5; </pre> <p>Utvrđite minimalni zapis funkcije opisanog sklopa u obliku sume produkata. $i1-i6$ su interni signali.</p> <p>a) $\bar{A} \cdot \bar{B}$ c) $\bar{A} + \bar{B}$ e) $\bar{A}B$ b) $A\bar{B}$ d) $A \oplus B$ f) ništa od navedenoga</p>
13	<p>Koji je minimalni dekoder dovoljan kako bismo jednim takvim ostvarili funkciju: $f(A,B,C,D,E) = \sum m(1,3,5,7,9,11,13,15,16,17,18,19,20,21,22,23)$? Napomena: minimizirajte funkciju K-tablicom!</p> <p>a) 1/2 b) 3/8 c) 4/16 d) 5/32 e) 2/4 f) ništa od navedenoga</p>
14	 <p>Izvedba nekog automata prikazana je na slici. Izlazi automata su $O_2O_1O_0$. Utvrđite ciklus u kojem se mijenjaju izlazi tog automata. Jedan njegov dio je:</p> <p>a) $4 \rightarrow 7 \rightarrow 1$ b) $4 \rightarrow 5 \rightarrow 7$ c) $3 \rightarrow 6 \rightarrow 2$ d) $3 \rightarrow 6 \rightarrow 5$ e) $0 \rightarrow 6 \rightarrow 3$ f) ništa od navedenoga</p>

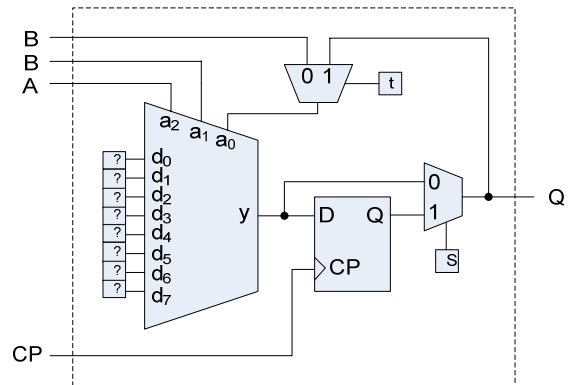
- 23 Zadana je funkcija $f(A, B, C, D) = \sum m(2, 3, 5, 7, 8, 12, 14)$? Koliko primarnih implikanata / bitnih primarnih implikanata ima komplement te funkcije?
- a) 5 / 3 b) 6 / 3 c) 5 / 2 d) 4 / 3 e) 3 / 2 f) ništa od navedenog

- 24 Na raspolaganju je logički blok FPGA sklopa prikazan slikom. Želimo ostvariti bistabil s ulazima A i B čija je tablica promjene stanja:

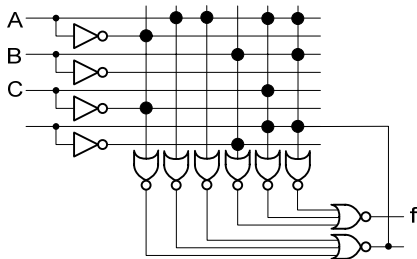
A	B	Q^{n+1}
0	0	\overline{Q}^n
0	1	0
1	0	1
1	1	Q^n

gdje Q^{n+1} označava sljedeće a Q^n trenutno stanje bistabila. Kako treba programirati logički blok? U rješenjima je LUT očitao od d_0 prema d_7 .

- a) LUT=00011101, s=1, t=1
 b) LUT=00101110, s=1, t=1
 c) LUT=01101010, s=1, t=1
 d) LUT=001111010, s=1, t=1
 e) LUT=10001101, s=1, t=1
 f) ništa od navedenog



- 25 Sklopom PAL prikazanim na slici ostvarena je funkcija f . O kojoj se funkciji radi?



- a) $f(A, B, C) = \sum m(2, 3, 4, 7)$
 b) $f(A, B, C) = \sum m(0, 1, 3, 7)$
 c) $f(A, B, C) = \sum m(1, 2, 3, 6)$
 d) $f(A, B, C) = \sum m(3, 5, 6, 7)$
 e) $f(A, B, C) = \sum m(1, 2, 4, 6, 7)$
 f) ništa od navedenoga