## LJETNI ISPITNI ROK IZ DIGITALNE LOGIKE

## Grupa C

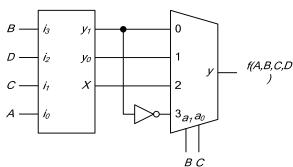
1.	Oktalni broj 4773 <sub>(8)</sub> potrebno je pretvoriti u heksadekadski. U pretvorenom broju, koja se znamenka nalazi na mjestu težine 16 <sup>2</sup> ?					
	a) A b) 9	c) 7	d) D	e) 2 f) 1	ništa od navedenog	
2.	Aritmetička jedinica obrađuje 16-bitne podatke, pri čemu se negativni brojevi prikazuju B-komplementom. Ako se na ulaz A dovede 03AF <sub>(16)</sub> , te na ulaz B dovede 06F1 <sub>(16)</sub> , što će se pojaviti na izlazu, ako sklop računa A-B?					
	a) FCBF <sub>(16)</sub>		$BE_{(16)}$	c) 0CBF <sub>(16)</sub>		
2	d) 0CBE <sub>(16)</sub>	,	e) CCBB <sub>(16)</sub> f) ništa od navedenog			
3.	Promotrimo funkciju posudbe C <sub>i</sub> =f(A <sub>i</sub> ,B <sub>i</sub> ,C <sub>i-1</sub> ) potpunog binarnog oduzimala (A <sub>i</sub> je minuend, B <sub>i</sub> je suptrahend, C <sub>i-1</sub> je početna posudba). Kako glasi prikaz te funkcije zapisan u obliku produkta maksterma?					
	a) $\prod M(1,2,4,7)$	b) $\prod M(0,1,2)$	$(2,4)$ c) $\prod M$	(0,3,5,6)		
	d) $\prod M(0,4,5,6)$	e) $\prod M(1,2,3)$	,7) f) ništa o	od navedenog		
4.	Prijemnik je s komunikacijskog kanala očitao niz bitova 00110111000010100. Označimo poziciju najlijevijeg bita s 1, sljedeću s 2, itd. Ako je poznato da sustavi međusobno komuniciraju razmjenjujući poruke zaštićene Hammingovim kodom uz parni paritet, što možemo zaključiti iz primljenog niza bitova? Pretpostavlja se da nije moguća pojava više od jedne pogreške.					
	a) pogreška je na mjestu 3 d) pogreška je na mjestu 9 b) pogreška je na mjestu 12 e) nije došlo do pogreške c) pogreška je na mjestu 7 f) ništa od navedenog					
5.	Uporabom Quine McCluskeyjeve metode s Pyne-McCluskeyevim pristupom minimizirati funkciju $f(A,B,C,D,E,F) = \sum m(42,44,46,56,58)$ . Označimo s X broj primarnih implikanata, s Y broj bitnih primarnih implikanata te sa Z broj minimalnih oblika zadane funkcije (Z). X/Y/Z=?  a) $4/2/2$ b) $4/2/1$ c) $2/2/1$ d) $3/3/2$ e) $3/3/1$ f) ništa od navedenog					
6.	Za dvije skupine logičkih sklopova $P_1$ i $P_2$ poznati su podaci prikazani u tablici. Označimo s $n_1$ faktor grananja skupine $P_1$ , s $n_2$ faktor grananja skupine $P_2$ , te s $n_{1-2}$ faktor grananja prilikom priključenja ulaza sklopova skupine $P_1$ na izlaz sklopa skupine $P_2$ . Vrijedi: $n_1/n_2/n_{1-2}$ =					
		I <sub>OL</sub> [mA]		I <sub>OH</sub> [μA]	I <sub>IH</sub> [μA]	
	P1 P2	16 16	1600 800	400	40 20	
	a) 20/40/5			c) 10/20/1		
	d) 10/20/20	,	b) 20/40/10 e) 10/20/5		f) ništa od navedenog	
7.	U novoj izvedbi digitalnog sklopa napon napajanja smanjen je za 10%. Ako ukupnu dinamičku disipaciju smijemo povećati za 17%, koliko najviše smijemo povisiti frekvenciju rada sklopa? Ponuđena su rješenja s točnosti ±1%.					
		3% c) 44%				
8.	Digitalni sustav radi sa ternarnim brojevima (B=3), i pri tome znamenke kodira dvobitnim kodnim riječima $b_1b_0$ , na sljedeći način: 0=00, 1=01, 2=11. Potrebno je projektirati kombinacijski sklop koji na ulaz dobiva kod znamenke ( $b_1b_0$ ) a na izlazu generira kod znamenke ( $y_1y_0$ ) koji odgovara 2-komplementu ulazne znamenke. Kako glase minimalni oblici funkcija $y_1$ i $y_0$ ?					
	a) $y_1 = b_1,  y_0 = b_1$	$y_1 + \overline{b_0}$ b) $y_1$	$=b_0,  y_0=b_1$	c) $y_1 = \overline{b}_0$		
	$d) y_1 = \overline{b_1} + b_0,  y$	$y_0 = b_0$ e) $y_1$	$=\overline{b}_1,  y_0=\overline{b}_0$	f) ništa od	navedenog	

9.	Sklop sa slike treba ostvariti funkciju $f(A,B,C) = \prod M(0,3,5,6)$ . Što treba dovesti na ulaze				
	multipleksora 4/1? U ponuđenim odgovorima vrijednosti su navedene od ulaza 0 prema ulazu 3.				
	a) 1,1,1,0 b) 0,1,1,0 c) 1,1,0,0 d) 1,0,1,0 e) 0,0,1,1 f) ništa od navedenog				
10.	U nekom digitalnom sustavu dekadske znamenke kodiraju se pomoću 4 bita b <sub>3</sub> b <sub>2</sub> b <sub>1</sub> b <sub>0</sub> , pri čemu je				

- dekadska znamenka *i* kodirana kao binarni broj i+2 (npr. znamenci 5 odgovara kod  $b_3b_2b_1b_0 = 0111$ ). Potrebno je projektirati sklop temeljen na dekoderu 4/16 i jednom ILI sklopu koji će na izlazu dati 1 ako se na ulaz dovede kod znamenke koja je parna i veća od 3. Na adresne ulaze dekodera a<sub>3</sub>a<sub>2</sub>a<sub>1</sub>a<sub>0</sub> dovodi se kod znamenke b<sub>3</sub>b<sub>2</sub>b<sub>1</sub>b<sub>0</sub>. Koje izlaze dekodera treba dovesti na ILI sklop?
  - a) 6, 8, 10 d) 1, 3, 4, 8

- b) 8, 10, 12, 14
- e) 4, 6, 8

- f) ništa od navedenog
- 11. Koju funkciju f(A,B,C,D) ostvaruje sklop sa slike? Izlaz X prioritetnog kodera je u 1 ako je na barem jednom ulazu prisutna jedinica; inače X=0 i  $y_1y_0=00$ . Ulaz  $i_3$  je ulaz najvećeg prioriteta.



- a)  $\sum m(1,2,4,5,9,10,12,13)$
- b)  $\sum m(2,3,4,5,8,9,12,13)$ c)  $\sum m(1,4,5,9,10,12,13)$
- d)  $\sum m(2,3,4,5,8,9,10,11,12,13)$
- e)  $\sum m(4,5,12,13)$
- f) ništa od navedenog
- 12. Tehnologijom CMOS potrebno je ostvariti funkciju  $f(A, B, C, D, E) = \overline{A} B \overline{C} + \overline{D} \overline{E}$ . Koliko nam treba minimalno tranzistora?
  - a) 18
- b) 16
- c) 10
- d) 20
- e) 12
- f) ništa od navedenog
- Memorija 512×2 bita ima 2 ½ D organizaciju. Koliko logičkih riječi u tom slučaju sadrži jedna fizička 13. riječ, ako se na adresni dekoder retka dovodi 5 bitova adrese?
  - a) jednu logičku riječ
  - b) četiri logičke riječi

- d) šesnaest logičkih riječi
- e) trideset i dvije logičke riječi

c) osam logičkih riječi

- f) ništa od navedenog
- Koliko iznosi maksimalna frekvencija rada 5-bitnog sinkronog binarnog brojila s paralelnim prijenosom (prijenos je izveden sklopovima I), ako je poznato  $t_{db} = 20$  ns,  $t_{setup} = 15$  ns,  $t_{dls} = 5$  ns?
  - a) 10 MHz
- b) 25 MHz
- c) 50 MHz
- d) 20 MHz
- e) 100 MHz f) ništa od navedenog
- Pomoću 5 bistabila T izgrađeno je asinkrono binarno brojilo unaprijed. Bistabili imaju još i dodatni 15. asinkroni ulaz za brisanje (reset, ulaz aktivan s 1), i u brojilu su ti ulazi povezani zajedno, te je na njih spojen izlaz sklopa I. Koje stanje taj sklop mora dekodirati ako se puni ciklus brojila želi skratiti za 5?
  - a) 27
- b) 26
- c) 13
- d) 3
- e) 12
- f) ništa od navedenog

Uporabom PLA tipa I-ILI potrebno je ostvariti funkcije:  $f_1(A, B, C, D) = \sum m(0,3,4,7,10,11) + \sum d(2,8)$ 16. i  $f_2(A,B,C,D) = \sum m(0,3,4,7,10,11,12,13,14,15) + \sum d(8)$ . Ako dimenzije sklopa PLA označimo s  $x \times y \times z$ , gdje je x broj ulaza, y broj sklopova I-polja (prvog polja) a z broj sklopova ILI-polja (drugog polja), koji nam je minimalno potreban PLA?

a)  $4 \times 5 \times 2$ 

b)  $4\times4\times2$ 

c)  $4 \times 7 \times 2$ 

d)  $4\times6\times2$ 

e)  $4\times3\times2$ 

f) ništa od navedenog

Pogledajte stroj s konačnim brojem stanja 17. prikazan na slici 1. Što je od sljedećega točno?

a) stanja S0 i S1 su ekvivalentna

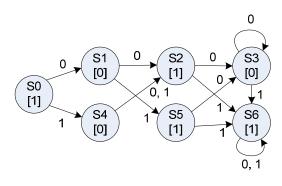
b) stanja S2 i S3 su ekvivalentna

c) stanja S2 i S4 su ekvivalentna

d) stanja S2 i S5 su ekvivalentna

e) stanja S0 i S6 su ekvivalentna

f) ništa od navedenog



Slika 1. Stroj s konačnim brojem stanja

Pogledajte stroj s konačnim brojem stanja prikazan na slici 1. Početno stanje je  $S_0$ . Ako se na njegov ulaz dovede niz 1, 1, 1, 1, 1, što će biti generirano na njegovom izlazu?

a) 1,0,1,0,0,0

b) 1,0,1,0,1,1

c) 1,0,1,1,1,1

d) 1,1,1,0,0,1

e) 1,0,1,0,0,1

f) ništa od navedenog

19. Pogledajte stroj s konačnim brojem stanja prikazan na slici 1. Taj se stroj direktno (bez minimizacije broja stanja) ostvaruje bistabilima D. Pri tome se koriste 3 bistabila, a stanje  $S_i$  kodira se kao broj izapisan u Grayevom kodu. Što se dovodi na ulaz  $D_{\theta}$  bistabila koji pohranjuje bit najmanje težine? Ulaz stroja označen je sa x.  $D_0(Q_2, Q_1, Q_0, x)$  glasi:

a)  $\sum m(0,2,3,5,7,10,11,12,13,15) + \sum d(8,9)$  d)  $\sum m(0,1,2,5,6,10,11,12,14,15) + \sum d(8,9)$  b)  $\sum m(0,1,4,5,10,11,12,13,14,15) + \sum d(8,9)$  e)  $\sum m(0,2,3,4,5,7,10,11,13,15) + \sum d(8,9)$ 

c)  $\sum m(1,2,3,5,6,8,10,11,12,13,14) + \sum d(8,9)$ 

f) ništa od navedenog

Pogledajte stroj s konačnim brojem stanja prikazan na slici 1. Prisjetite se kako ste na laboratorijskim 20. vježbama modelirali ovakav stroj (razlaganje modela stroja na 3 bloka process). Ako ulaz stroja označimo sa x, signal koji čuva trenutno stanje sa state, signal koji čuva sljedeće stanje sa nstate, izlaz sa o te takt sa cp, što će biti minimalna lista osjetljivosti bloka process koji određuje o?

b) state, x

c) state

d) state, x, cp

e) state, cp

f) ništa od navedenog

Na raspolaganju je logički blok FPGA sklopa prikazan 21. slikom. Želimo ostvariti bistabil s ulazima A i B čija je jednadžba promjene stanja:

$$Q^{n+1} = Q^n \cdot (A + \overline{B}) + A\overline{B}$$

gdje  $Q^{n+1}$  označava sljedeće a  $Q^n$  trenutno stanje bistabila. Kako treba programirati logički blok? U rješenjima je LUT očitan od  $d_0$  prema  $d_7$ .

a) LUT=00011101, s=1, t=1

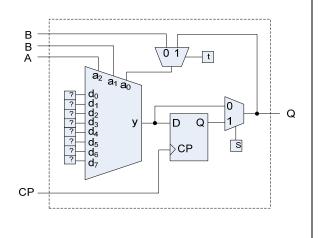
b) LUT=01001101, s=1, t=1

c) LUT=00111010, s=1, t=1

d) LUT=00101110, s=1, t=1

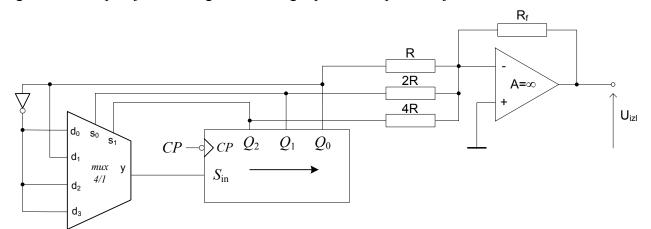
e) LUT=01100001, s=0, t=1

f) ništa od navedenog

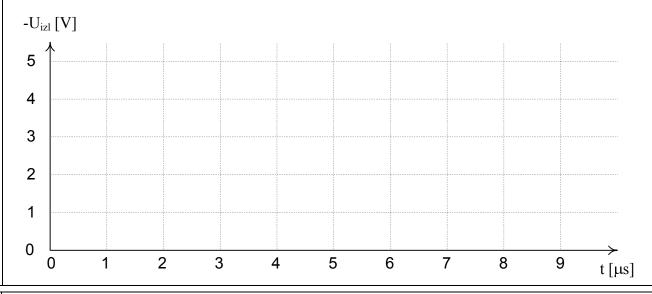


Sljedeća dva zadatka nemaju negativnih bodova i rješenje se pregledava ručno; način bodovanja: točno rješenje +1, netočno ili neodgovoreno 0. Računski dio zadatka 22 mora biti riješen na unutrašnjosti košuljice s lijeve strane a traženi dijagram mora biti nacrtan na ovom papiru u za to predviđeno mjesto. Zadatak 23 mora biti riješen na unutrašnjosti košuljice s desne strane.

## 22. Digitalni sustav priključen na digitalno-analogni pretvornik prikazan je na slici.



Signal takta je simetričan poluperiode 500 ns; prvi padajući brid pojavljuje se u trenutku  $t=1~\mu s$ . Na vremenskom dijagramu **prikazanom u nastavku** prikažite kretanje izlaznog napona od trenutka t=0 ns do trenutka  $t=9,5~\mu s$ . Pretpostaviti da se izlazi posmačnog registra ponašaju ili kao idealni izvor napona  $U_{REF}=4~V$  ili kao idealni spoj na masu (ovisno o stanju izlaza). Još je poznato:  $R=8~k\Omega$ ,  $R_F=4~k\Omega$ . U trenutku t=0 ns svi su bistabili registra u stanju 0. Kašnjenja bistabila i logičkih sklopova/modula zanemarite. Obratite pažnju na način (težine!) na koji je pretvornik spojen na izlaze registra.



23. Na unutrašnjosti košuljice s desne strane napišite cjelovit VHDL opis stroja s konačnim brojem stanja (ne trebate pisati zaglavlje library te use; sve ostalo treba). Struktura sklopa mora odgovarati kanonskom modelu stroja s konačnim brojem stanja te vrste kako je izložena na predavanjima.