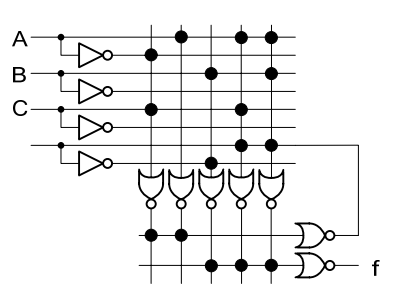


ZIMSKI ISPITNI ROK IZ DIGITALNE LOGIKE

Grupa D

1	Oktalni broj 72375124 pretvorite u heksadekadski. Rezultat je: a) 59FD24 b) EA5FC4 c) C3EE24 d) E9FA54 e) AB11F4 f) ništa od navedenoga
2	Neka je $f = AB + B\bar{C}$. Odrediti komplement njezine dualne funkcije. a) $A\bar{B} + B\bar{C}$ b) $\bar{A}\bar{B} + \bar{B}\bar{C}$ c) ABC d) $\bar{A}\bar{B}\bar{C}$ e) $\bar{A}B + \bar{B}C$ f) ništa od navedenoga
3	Prilikom slanja Hammingove kodne riječi duljine 15 bita dogode se dvije pogreške: na poziciji 11 i na poziciji 12. Na kojoj će poziciji sklop za ispravljanje pogrešaka korigirati primljeni bit? a) 12 b) 11 c) 5 d) 7 e) 3 f) ništa od navedenoga
4	Prijemnik s komunikacijskog kanala čita bitove $z_1z_2z_3z_4z_5z_6z_7$. Pretpostavite da se radi o Hammingovoj kodnoj riječi uz uobičajen razmještaj zaštitnih i podatkovnih bitova. Prijemnik potom računa sindrom $s_4s_2s_1$. U sklopu za ispravljanje pogreške nalazi se sklop kojim se računa jedan od izlaza prema izrazu $(s_4\bar{s}_2s_1) \oplus x$. Što može biti x ? a) z_2 i z_5 b) z_7 c) z_1 i z_4 d) z_1 e) z_5 f) ništa od navedenoga
5	56 podatkovnih bitova slaže se u blok dimenzija 7×8 i štiti uzdužnim i poprečnim paritetom. Odredite redundanciju takvog kodiranja. Odgovori su zaokruženi na cijele brojeve. a) 11% b) 42% c) 22% d) 18% e) 34% f) ništa od navedenoga
6	Zadana je $f(A, B, C, D) = \prod M(4, 5, 6, 7, 10, 11, 14, 15)$. Kako glasi minimalni zapis te funkcije u obliku produkta suma? a) $(\bar{A} + \bar{C})(A + \bar{B})$ c) $(\bar{A} + D)(A + \bar{B})$ e) $(\bar{A} + B + \bar{C})(A + \bar{B})$ b) $(\bar{C} + D)(\bar{A} + \bar{B})$ d) $(\bar{A} + \bar{C})(\bar{A} + B)$ f) ništa od navedenoga
7	Zadana je funkcija $f(A, B, C, D) = \sum m(0, 1, 4, 5, 6, 7, 8, 9, 10, 11, 14, 15)$. Koliko ta funkcija ima primarnih implikanata / bitnih primarnih implikanata? a) 6/0 b) 6/4 c) 3/3 d) 4/2 e) 4/4 f) ništa od navedenoga
8	Zadane su tri funkcije: $f_1(A, B, C, D) = \sum m(2, 3, 6, 7, 9, 13)$, $f_2(A, B, C, D) = \sum m(8, 9, 12, 13, 14, 15)$ te $f_3(A, B, C, D) = \sum m(8, 12, 14, 15)$. Sve tri funkcije želimo ostvariti u obliku sume produkata uporabom ukupno minimalnog broja osnovnih logičkih sklopova I i ILI. Koliko ukupno trebamo tih sklopova? a) 4 b) 5 c) 10 d) 7 e) 12 f) ništa od navedenoga
9	Potrebno je izgraditi kombinajski sklop čiji su ulazi $x_3x_2x_1x_0$ a izlazi $y_3y_2y_1y_0$. Sklop na ulazu dobiva BCD-kod dekadске znamenke a na izlazu generira njezin 9-komplement (u istom kodu). Minimalni zapis Booleove funkcije izlaza y_2 glasi: a) $\bar{x}_3x_2\bar{x}_0 + x_2\bar{x}_1$ c) $\bar{x}_2x_1 + x_2\bar{x}_1$ e) $x_3x_2 + x_2\bar{x}_1$ b) $x_2\bar{x}_0 + x_3\bar{x}_1$ d) $\bar{x}_3x_2 + x_2\bar{x}_1$ f) ništa od navedenoga
10	Sklop za oduzimanje dvaju troznamenkastih BCD brojeva izgrađen je korištenjem koncepta pribrajanja B-komplementa. Na ulaz sklopa dovode se troznamenkasti BCD brojevi X i Y. Zbrajanje se ostvaruje uporabom tri BCD (potpuna) zbrajala na čije se ulaze dovode odgovarajuće znamenke broja X i 9-komplementa broja Y. Na ulaz c_{-1} BCD zbrajala najmanje težine dovedena je vrijednost 1. Odrediti izlazne prijenose c_0, c_1 i c_2 korištenih BCD zbrajala ako na ulaz X dovedemo 001010010100, a na ulaz Y dovedemo 000101000011. Prijenosi $c_0/c_1/c_2$ će biti: a) 1/0/0 b) 0/1/1 c) 1/1/0 d) 0/1/0 e) 1/1/1 f) ništa od navedenoga

11	Neka Booleova funkcija ostvarena je multipleksorom 32/1 i trivijalnim rezidualnim funkcijama. Želimo li tu Booleovu funkciju ostvariti jednim dekoderom i sklopom ILI, koji nam je minimalni dekoder potreban? a) 2/4 b) 7/128 c) 8/256 d) 6/64 e) 4/16 f) ništa od navedenoga
12	Multipleksorom 4/1 čiji su podatkovni ulazi d_0, d_1, d_2 i d_3 a adresni ulazi a_1 i a_0 (veći indeks označava veću težinu) potrebno je ostvariti Booleovu funkciju $f = A\bar{C}D + AB + \bar{B}C\bar{D}$. Ako je spojeno $a_1 = A$ te $a_0 = C$, što je potrebno dovesti na podatkovni ulaz d_1 ? a) $\bar{B} \bar{D}$ b) $C \bar{D}$ c) $B + \bar{D}$ d) 0 e) $B \oplus D$ f) ništa od navedenoga
13	Uporabom dekodera 1/2 gradimo dekodersko stablo kojim uz dodatak jednog sklopa ILI treba realizirati funkciju $p(d_0, d_1, d_2, d_3)$ koja 4-bitnom podatku $d_0 d_1 d_2 d_3$ pridjeljuje vrijednost paritetnog bita (uz parni paritet). Koliko je potrebno dekodera 1/2? a) 31 b) 4 c) 20 d) 7 e) 15 f) ništa od navedenoga
14	Uporabom tehnologije CMOS potrebno je uz minimalni utrošak tranzistora ostvariti funkciju $AB(C + D\bar{E})$. Koliko je potrebno n-kanalnih MOSFET-a? a) 9 b) 5 c) 7 d) 6 e) 4 f) ništa od navedenoga
15	Sklopom PLA prikazanim na slici ostvarena je funkcija f . O kojoj se funkciji radi? <div style="display: flex; align-items: center;">  <div style="margin-left: 20px;"> <p>a) $f(A, B, C) = \sum m(2,3,4,7)$</p> <p>b) $f(A, B, C) = \sum m(3,4,6,7)$</p> <p>c) $f(A, B, C) = \sum m(1,2,3,6)$</p> <p>d) $f(A, B, C) = \sum m(1,2,4,6,7)$</p> <p>e) $f(A, B, C) = \sum m(3,5,6,7)$</p> <p>f) ništa od navedenoga</p> </div> </div>
16	Za neku porodicu integriranih sklopova poznati su sljedeći parametri: $I_{OL} = 8 \text{ mA}$, $I_{OH} = 0,4 \text{ mA}$, $I_{IL} = 0,8 \text{ mA}$ te $I_{IH} = 0,04 \text{ mA}$. Odredite faktor grananja na izlazu. a) 20 b) 5 c) 25 d) 10 e) 30 f) ništa od navedenoga
17	Za neku porodicu integriranih sklopova poznati su sljedeći parametri: $U_{OHmin} = 4,3 \text{ V}$, $U_{OLmax} = 0,2 \text{ V}$, $U_{IHmin} = 3,7 \text{ V}$ te $U_{ILmax} = 0,7 \text{ V}$. Koliko iznosi granica istosmjerne smetnje? a) 0,6V b) 0,5V c) 0,7V d) 0,2V e) 1,4V f) ništa od navedenoga
18	Uporabom dva bistabila B_1 i B_0 tipa JK ostvarite sinkroni sekvencijski sklop koji na izlazima $o_2 o_1 o_0$ ciklički generira 001, 011, 110, 010. Za kodiranje stanja koristite prirodni binarni kod, a slijed promjena stanja neka odgovara njihovim indeksima. Pretpostavite da će po uključenju na napajanje bistabili biti u stanju 0 i tada na izlazu sekvencijskog sklopa mora biti 001. Minimalni zapis funkcije izlaza o_0 glasi: a) Q_0 b) $\bar{Q}_1 + Q_0$ c) $Q_1 Q_0$ d) $Q_1 + Q_0$ e) \bar{Q}_1 f) ništa od navedenoga
19	Na izlaze 3-bitnog asinkronog binarnog brojila unaprijed spojen je sklop čija je zadaća dekodiranje stanja 0. Koliko će taj sklop napraviti tranzijentnih pogrešaka dekodiranja u svakom punom ciklusu brojanja? a) 2 b) 3 c) 4 d) 1 e) 0 f) ništa od navedenoga
20	Odredite kapacitet memorije ako je poznato da se na adresni dekoder dovodi 8 adresnih bitova, logička riječ je širine 8 bita i jedna fizička riječ sadrži 4 logičke riječi. a) 16 kbita b) 1 kbit c) 8 kbita d) 2 kbita e) 4 kbita f) ništa od navedenoga

21	Za potrebe digitalnog sustava gradi se memorija uporabom modula statičkog RAM-a 128x4. Pri tome je utvrđeno da je potreban dodatni adresni dekodier 3/8 i 16 memorijskih modula. Koja je memorija time izgrađena? a) 2048x8 b) 512x16 c) 128x16 d) 1024x8 e) 512x4 f) ništa od navedenoga
22	Najmanji otpor u težinskoj mreži težinskog D/A pretvornika s operacijskim pojačalom za 4-bitni binarni kod iznosi 75kΩ. Otpor u povratnoj vezi operacijskog pojačala iznosi $R_f=8k\Omega$. Referentni napon iznosi 5V. Ako se na ulaz pretvornika dovede $N=3$, koliko iznosi apsolutna vrijednost pada napona na otporniku R_f ? a) 1V b) 200mV c) 500mV d) 2,5V e) 3V f) ništa od navedenoga
23	Neka vrijeme potrebno za pretvorbu ulaznog napona od 3,4V kod AD pretvornika sa sukcesivnom aproksimacijom iznosi 160 μs. Koliko će kod tog istog pretvornika trajati pretvorba ulaznog napona od 1,7V? a) 80μs b) 160μs c) 320μs d) 120μs e) 16μs f) ništa od navedenoga

Ako se rješavaju, sljedeća dva zadatka moraju biti riješena u unutrašnjosti košuljice, kako je napisano uz svaki od zadataka. Zadatci se boduju jednako kao i prethodni zadatci (ali nema negativnih bodova). Zadatak mora imati prikazan postupak te konačno rješenje.

U nastavku je prikazan VHDL opis Mooreovog automata.

```

ENTITY automat IS PORT ( X, CP: IN std_logic;
  O: OUT std_logic_vector(2 downto 0));
END automat;

ARCHITECTURE arch OF automat IS
  CONSTANT S0: std_logic_vector(1 downto 0) := "00";
  CONSTANT S1: std_logic_vector(1 downto 0) := "01";
  CONSTANT S2: std_logic_vector(1 downto 0) := "10";
  CONSTANT S3: std_logic_vector(1 downto 0) := "11";
  SIGNAL st, nst: std_logic_vector(1 downto 0);
BEGIN
  PROCESS(cp)
  BEGIN
    IF falling_edge(cp) THEN
      st <= nst;
    END IF;
  END PROCESS;

  PROCESS(st)
  BEGIN
    CASE st IS
      WHEN S0 => O <= "000";
      WHEN S1 => O <= "001";
      WHEN S2 => O <= "110";
      WHEN S3 => O <= "111";
      WHEN others => O <= "000";
    END CASE;
  END PROCESS;

  PROCESS(st,x)
  BEGIN
    CASE st IS
      WHEN S0 => IF x='0' THEN nst<=S1; ELSE nst<=S2; END IF;
      WHEN S1 => IF x='0' THEN nst<=S2; ELSE nst<=S1; END IF;
      WHEN S2 => IF x='0' THEN nst<=S0; ELSE nst<=S3; END IF;
      WHEN S3 => IF x='0' THEN nst<=S2; ELSE nst<=S3; END IF;
      WHEN others => nst <= S0;
    END CASE;
  END PROCESS;
END arch;

```

Zadatak 24. Riješiti na unutrašnjosti košuljice, s lijeve strane.

Nacrtajte dijagram promjene stanja Moorevog automata koji je opisan prethodno prikazanim VHDL kodom.

Zadatak 25. Riješiti na unutrašnjosti košuljice, s desne strane.

Nacrtajte implementaciju (shemu!) ovog automata uporabom bistabila JK i minimalnog broja osnovnih logičkih sklopova.