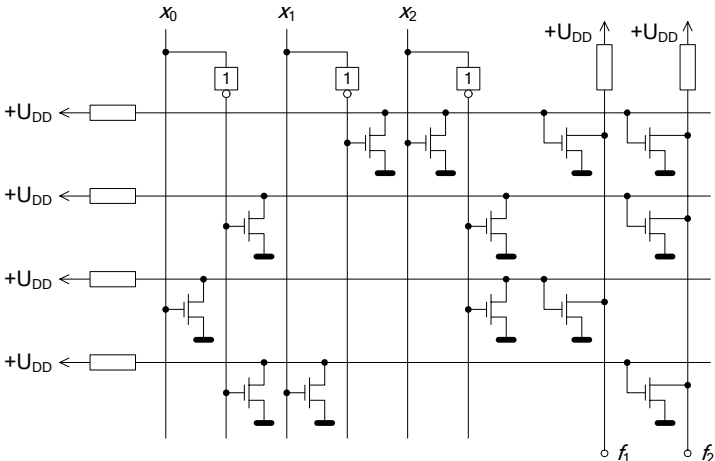
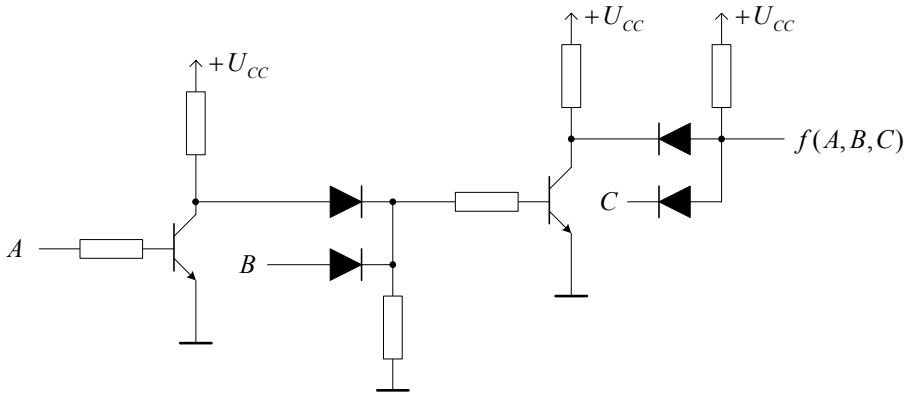




7.	<p>Uporabom sklopa koji se sastoji od binarnog brojila unaprijed te memorije (vidi sliku) potrebno je ostvariti sklop koji na izlazu ciklički generira slijed 7,3,5,1,2,4,0,6. Što je potrebno upisati u memoriju na lokaciju 1? Po uključanju na napajanje binarno brojilo postaviti će se u stanje 0 i tada na izlazu čitavog sklopa treba biti 7. Traženi sadržaj memorije u odgovorima je ispisan u oktalnom zapisu. U svim oznakama veći indeks predstavlja bit veće težine.</p> <p>a) 32      b) 75      c) 61      d) 12      e) 06      f) ništa od navedenoga</p>	
8.	<p>4-bitno asinkrono binarno brojilo izvedeno je kao klasično asinkrono binarno brojilo bistabilima tipa T s dodatnim ulazima za postavljanje i brisanje koji djeluju s logičkom nulom. Ulazi za postavljanje bistabila B<sub>0</sub> i B<sub>1</sub> te ulazi za brisanje bistabila B<sub>2</sub> i B<sub>3</sub> spojeni su na logičko 1. Preostali ulazi za postavljanje i brisanje spojeni su zajedno i njima upravlja signal X. Nacrtajte ovaj sklop! Koju Booleovu funkciju treba ostvarivati sklop koji generira signal X ako se želi dobiti asinkrono brojilo koje broji u ciklusu s 12 stanja?</p> <p>a) <math>Q_3 + \overline{Q}_2 + Q_1 + Q_0</math>      c) <math>Q_3 + Q_2 + Q_1 + \overline{Q}_0</math>      e) <math>Q_3 + Q_2 + \overline{Q}_1 + \overline{Q}_0</math>  b) <math>Q_3 + Q_2 + \overline{Q}_1 + Q_0</math>      d) <math>\overline{Q}_3 + Q_2 + Q_1 + Q_0</math>      f) ništa od navedenoga</p>	
9.	<p>Na raspolaganju je bistabil tipa T. Njegovom uporabom treba ostvariti bistabil čija je jednadžba promjene stanja <math>Q_{n+1} = \overline{A} + Q_n B</math>. Što je potrebno dovesti na ulaz T?</p> <p>a) <math>\overline{A} B \overline{Q}_n</math>      c) <math>Q_n \overline{A} B</math>      e) <math>A B + \overline{A} Q_n</math>  b) <math>A B \overline{Q}_n</math>      d) <math>\overline{Q}_n \overline{A} + Q_n A \overline{B}</math>      f) ništa od navedenoga</p>	
10.	<p>Trobitni posmačni registar ima izlaze Q<sub>2</sub>Q<sub>1</sub>Q<sub>0</sub>. Prilikom posmaka, podatak doveden na ulaz S<sub>in</sub> upisuje se na mjesto Q<sub>2</sub>. Tim ulazom upravlja multipleksor 4/1 na čije je adresne ulaze spojeno a<sub>1</sub>=Q<sub>2</sub>, a<sub>0</sub>=Q<sub>0</sub>. Nacrtajte shemu ovog sklopa. Odredite što je potrebno dovesti na podatkovne ulaze d<sub>0</sub> i d<sub>1</sub> multipleksora kako bi se na izlazima posmačnog registra dobio ciklus 0,4,2,5,6,7,3,1.</p> <p>a) d<sub>0</sub>=1, d<sub>1</sub>=0      c) d<sub>0</sub>=Q<sub>1</sub>, d<sub>1</sub>=1      e) d<sub>0</sub>=0, d<sub>1</sub>=<math>\overline{Q}_1</math>  b) d<sub>0</sub>=<math>\overline{Q}_1</math>, d<sub>1</sub>=1      d) d<sub>0</sub>=Q<sub>1</sub>, d<sub>1</sub>=<math>\overline{Q}_1</math>      f) ništa od navedenoga</p>	
11.	<p>4-bitni težinski D/A pretvornik izveden je s operacijskim pojačalom i težinama t<sub>3</sub>t<sub>2</sub>t<sub>1</sub>1, gdje su t<sub>3</sub>, t<sub>2</sub> i t<sub>1</sub> nepoznate težine. Neka je R<sub>0</sub> najveći otpor u težinskoj mreži. Ako je poznato da je <math>U_{REF} \cdot R_F = 3k \text{ V}\Omega</math>, odredite vrijednosti otpora R<sub>0</sub>, R<sub>1</sub>, R<sub>2</sub> i R<sub>3</sub>. Još je poznato da se za ulaz a<sub>3</sub>a<sub>2</sub>a<sub>1</sub>a<sub>0</sub>=0001 dobiva izlaz -0,1V, za ulaz 0011 dobiva izlaz -0,3V, za ulaz 0100 dobiva izlaz -0,3V te za ulaz 1100 dobiva izlaz -0,8V.</p> <p>a) 30kΩ, 15kΩ, 10kΩ, 6kΩ      c) 40kΩ, 20kΩ, 10kΩ, 5kΩ      e) 30kΩ, 20kΩ, 10kΩ, 6kΩ  b) 30kΩ, 10kΩ, 10kΩ, 6kΩ      d) 20kΩ, 15kΩ, 10kΩ, 3kΩ      f) ništa od navedenoga</p>	
12.	<p>Predajnik i prijemnik razmjenjuju poruke koje sadrže 1 bit informacije i koje su zaštićene Hammingovim kodom uz neparni paritet. Neka je prijemnik s komunikacijskog kanala očitao y<sub>1</sub>y<sub>2</sub>y<sub>3</sub> (uz uobičajen razmještaj zaštitnih i podatkovnih bitova). Neka s<sub>1</sub>(y<sub>1</sub>,y<sub>2</sub>,y<sub>3</sub>) predstavlja najznačajniji bit pripadnog sindroma. Kako glasi zapis te funkcije u obliku sume minterma?</p> <p>a) <math>\sum m(3,6)</math>      b) <math>\sum m(1,3,4,6)</math>      c) <math>\sum m(0,5,7)</math>      d) <math>\sum m(0,3,4,7)</math>      e) <math>\sum m(6)</math>      f) ništa od navedenoga</p>	

13.	<p>Predajnik i prijemnik povezani su komunikacijskim kanalom koji u sekundi može prenijeti <math>10^9</math> bitova. Kako predajnik svake sekunde generira samo <math>4 \cdot 10^7</math> bitova podataka, inženjeri su odlučili neiskorišteno vrijeme na komunikacijskom kanalu iskoristiti za prijenos zaštitnih bitova te implementirati uporabu koda <math>n</math>-strukog ponavljanja kako bi povećali otpornost na pogreške. Koliko se maksimalno pogrešaka može dogoditi u tako poboljšanom sustavu <b>da bi postupak ispravljanja i dalje radio korektno?</b></p> <p>a) 18                      b) 25                      c) 12                      d) 24                      e) 6                      f) ništa od navedenoga</p>
14.	<p>Arhitektura kod VHDL opisa sklopa čiji su ulazi <math>A, B</math> i <math>C</math> a izlazi <math>X</math> i <math>Y</math> sadrži sljedeće dvije naredbe:</p> $X \leq (A \text{ AND } C) \text{ OR } (\text{NOT } A \text{ AND } B);$ $Y \leq (B \text{ OR } C) \text{ AND } (A \text{ OR } C);$ <p>Koja će biti vrijednost izlaza <math>X</math> i <math>Y</math> ako se na ulaze dovede <math>A='0', B='1', C='U'</math>?</p> <p>a) <math>X=1, Y=U</math>    b) <math>X=U, Y=U</math>    c) <math>X=0, Y=1</math>    d) <math>X=0, Y=0</math>    e) <math>X=1, Y=1</math>    f) ništa od navedenoga</p>
15.	<p>Čemu je proporcionalna dinamička disipacija snage kod integriranih logičkih sklopova?</p> <p>a) <math>\sqrt{U}f</math>                      c) <math>U \cdot f^2</math>                      e) <math>U/f</math>  b) <math>U\sqrt{f}</math>                      d) <math>U^2f</math>                      f) ništa od navedenoga</p>
16.	<p>Koliko nam minimalno treba <math>p</math>-kanalnih tranzistora da bismo u CMOS tehnologiji ostvarili funkciju <math>f(A, B, C, D, E) = (A + B) \cdot (\bar{C} + D \cdot E)</math>? Komplementi varijabli unaprijed nisu dostupni.</p> <p>a) 6                      b) 5                      c) 8                      d) 7                      e) 9                      f) ništa od navedenoga</p>
17.	<p>Memorija organizacije <math>2 \frac{1}{2} D</math> ima <math>2^9</math> fizičkih riječi te pristupni multipleksor/demultipleksor s 4 adresna ulaza i 8 izlaza. Koliki je ukupni kapacitet te memorije u bitovima?</p> <p>a) <math>2^9</math>                      b) <math>2^{16}</math>                      c) <math>2^8</math>                      d) <math>2^{15}</math>                      e) <math>2^{20}</math>                      f) ništa od navedenoga</p>
18.	<p>Na raspolaganju je PLA sklop tipa NI-NI, kojim je potrebno u dvije razine logike ostvariti funkcije <math>f_1(A, B, C, D) = \sum m(2, 3, 6, 7, 8, 12)</math>, <math>f_2(A, B, C, D) = \sum m(7, 9, 13, 15)</math> i <math>f_3(A, B, C, D) = \sum m(7, 8, 9, 12, 13, 15)</math>. Koje su njegove minimalne dimenzije <math>m \times n \times k</math>? <math>m</math> je broj ulaza, <math>n</math> je broj sklopova NI u prvom polju a <math>k</math> broj sklopova NI u drugom polju.</p> <p>a) <math>4 \times 4 \times 3</math>    b) <math>4 \times 5 \times 3</math>    c) <math>4 \times 7 \times 3</math>    d) <math>4 \times 6 \times 3</math>    e) <math>4 \times 2 \times 3</math>    f) ništa od navedenoga</p>
19.	<p>Kojeg je tipa hazard koji može nastati prilikom promjene pobude na jednom od ulaza digitalnog sklopa koji ostvaruje Booleovu funkciju u obliku sume produkata dobivenu Quine-McCluskeyevim postupkom:</p> <p>a) dinamički 0-1 hazard  b) dinamički 0-hazard  c) statički 1-hazard  d) statički 0-hazard  e) dinamički 1-hazard  f) ništa od navedenoga</p>
20.	<p>Sklop za izdvojeno generiranje prijenosa generira bitove prijenosa <math>c_0, c_1, c_2</math> i <math>c_3</math>. Prema kojem algebarskom izraz se generira <math>c_2</math>?</p> <p>a) <math>g_2p_3 + g_1p_2 + g_0p_2p_1</math>                      c) <math>g_2 + g_1p_2 + g_0p_2</math>                      e) <math>g_2 + g_1p_1 + g_0p_2p_1</math>  b) <math>g_2p_2 + g_1p_1</math>                      d) <math>g_2 + g_1p_2 + g_0p_2p_1</math>                      f) ništa od navedenoga</p>

21.	<p>U nekom procesu posredno mjerimo neku fizikalnu veličinu pretvorbom u naponski signal. Ako je poznato da se taj napon ne mijenja više od jednog kvanta po periodu signala takta, a želimo taj napon uzorkovati što češće, koji je pretvornik najprikladniji? Želimo dobiti 12-bitni rezultat.</p> <p>a) Wilkinsonov pretvornik b) brojeći A/D pretvornik c) težinski D/A pretvornik</p> <p>d) pretvornik sa sukcesivnom aproksimacijom e) kontinuirano brojeći A/D pretvornik f) ništa od navedenoga</p>
22.	<p>Modul za digitalnu aritmetiku u nekom sustavu radi sa znamenkama u bazi 4, i pri tome koristi kôd <math>0 \equiv 01</math>, <math>1 \equiv 11</math>, <math>2 \equiv 10</math>, <math>3 \equiv 00</math>. Neka su ulazi sklopa koji u tom modulu računa 3-komplement znamenke označeni <math>x_1x_0</math> a izlazi <math>y_1y_0</math>. Vrijedi:</p> <p>a) <math>y_1 = \bar{x}_1, y_0 = \bar{x}_0</math> b) <math>y_1 = \bar{x}_1, y_0 = x_0</math> c) <math>y_1 = x_1, y_0 = x_0</math> d) <math>y_1 = x_1, y_0 = \bar{x}_0</math> e) <math>y_1 = \bar{x}_0, y_0 = x_1</math> f) ništa od navedenoga</p>
23.	<p>PLA strukturom u tehnologiji MOSFET ostvarene su funkcije <math>f_1</math> i <math>f_2</math> (vidi sliku). O kojim se funkcijama radi?</p>  <p>a) <math>f_1 = x_2x_0 + \bar{x}_2\bar{x}_1</math>, <math>f_2 = x_2\bar{x}_0 + \bar{x}_1\bar{x}_0</math> b) <math>f_1 = \bar{x}_2\bar{x}_0 + \bar{x}_1\bar{x}_0</math>, <math>f_2 = \bar{x}_2\bar{x}_0 + \bar{x}_2\bar{x}_1</math> c) <math>f_1 = \bar{x}_2\bar{x}_0 + \bar{x}_1\bar{x}_0</math>, <math>f_2 = \bar{x}_2x_0 + x_2\bar{x}_1</math> d) <math>f_1 = \bar{x}_2x_0 + x_2\bar{x}_1</math>, <math>f_2 = \bar{x}_2\bar{x}_0 + \bar{x}_1\bar{x}_0</math> e) <math>f_1 = x_2\bar{x}_0 + \bar{x}_1\bar{x}_0</math>, <math>f_2 = x_2x_0 + \bar{x}_2\bar{x}_1</math> f) ništa od navedenog</p>
24.	<p>Na raspolaganju su čipovi RAM-a kapaciteta 1024x8 bita. Potrebno je izgraditi RAM kapaciteta <math>2^{14}</math>x32 bita. Koliko adresnih ulaza treba imati dekodler koji upravlja ulazima za omogućavanje korištenih manjih čipova RAM-a?</p> <p>a) 4 b) 7 c) 2 d) 64 e) 16 f) ništa od navedenoga</p>
25.	<p>Koju funkciju <math>f(A,B,C)</math> u pozitivnoj logici obavlja sklop prikazan na slici? Prikažite tu funkciju kao sumu minterma.</p>  <p>a) <math>\sum m(3,4,6)</math> b) <math>\sum m(1,4,6,7)</math> c) <math>\sum m(1,3,4,6)</math> d) <math>\sum m(0,2,3,6)</math> e) <math>\sum m(5)</math> f) ništa od navedenoga</p>