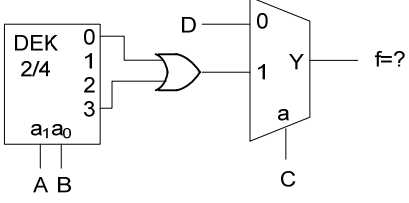
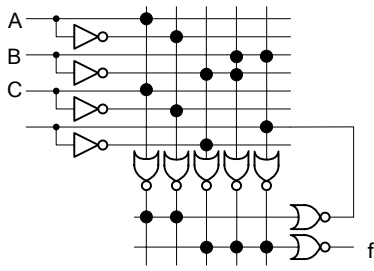


2. MEĐUISPIT IZ DIGITALNE LOGIKE

Grupa A

1.	<p>Koji je rezultat simulacije sljedećeg izraza, ako su vrijednosti A='0', B='1', C='U'?</p> <p>f <= A AND NOT B AND NOT C;</p> <p>a) 0 b) 1 c) U</p> <p>d) nema dovoljno informacija e) izraz nije moguće izračunati f) ništa od navedenog</p>															
2.	<p>Kojim se operatorom u VHDL-u obavlja pridjeljivanje vrijednosti nekom signalu?</p> <p>a) operatorom >= b) operatorom <= c) operatorom ==</p> <p>d) operatorom := e) operatorom put f) ništa od navedenog</p>															
3.	<p>Za dvije porodice integriranih logičkih sklopova poznati su podaci prikazani u sljedećoj tablici. Ako u nekom složenom sustavu sklopovi porodice P1 pobuđuju sklopove porodice P2, koliko se najviše sklopova porodice P2 može spojiti na izlaz jednog sklopa porodice P1?</p> <table><tr><td></td><td>I_{OL} [mA]</td><td>I_{IL} [mA]</td><td>I_{OH} [μA]</td><td>I_{IH} [μA]</td></tr><tr><td>P1</td><td>16</td><td>1,6</td><td>400</td><td>40</td></tr><tr><td>P2</td><td>8</td><td>0,4</td><td>400</td><td>20</td></tr></table> <p>a) 40 b) 20 c) 10</p> <p>d) 5 e) 2 f) ništa od navedenog</p>		I _{OL} [mA]	I _{IL} [mA]	I _{OH} [μA]	I _{IH} [μA]	P1	16	1,6	400	40	P2	8	0,4	400	20
	I _{OL} [mA]	I _{IL} [mA]	I _{OH} [μA]	I _{IH} [μA]												
P1	16	1,6	400	40												
P2	8	0,4	400	20												
4.	<p>Za neku porodicu logičkih sklopova poznato je sljedeće: U_{OHmin} = 4V, širina zabranjenog područja na izlazu iznosi 3,6V, U_{IHmin} = 2,5V, širina zabranjenog područja na ulazu iznosi 1,1V. Koje su granice istosmjerne smetnje tog sklopa?</p> <p>a) U_{GSV} =4V, U_{GSN} =0,4V, U_{GS} =3,6V b) U_{GSV} =2,5V, U_{GSN} =1,4V, U_{GS} =1,4V c) U_{GSV} =2,5V, U_{GSN} =1,4V, U_{GS} =2,5V</p> <p>d) U_{GSV} =1,5V, U_{GSN} =0,4V, U_{GS} =0,4V e) U_{GSV} =1,5V, U_{GSN} =1V, U_{GS} =1V f) ništa od navedenog</p>															
5.	<p>Neki digitalni sustav radi s naponom napajanja od 5V, te na frekvenciji od 100 MHz. Za koliko se posto najviše smije povećati frekvencija rada, ako se napon napajanja može smanjiti na 4V, a ukupna dinamička disipacija snage povećati za 10%?</p> <p>a) za 10% b) za 100% c) približno 43%</p> <p>d) približno 52% e) približno 72% f) ništa od navedenog</p>															

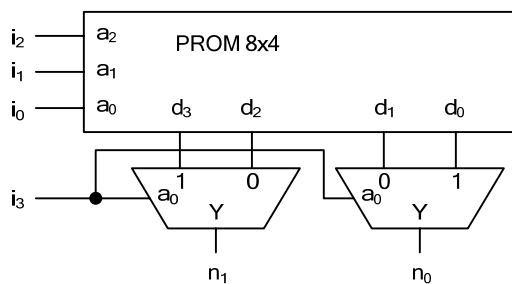
6.	<p>Funkcija $f(A,B,C,D)=(A+C)(A'+D')$ direktno je realizirana osnovnim logičkim sklopovima. Na kojem će se prijelazu pobude pojaviti statički hazard?</p> <p>a) $ABCD=0110 \rightarrow ABCD=1110$ b) $ABCD=0001 \rightarrow ABCD=0011$ c) $ABCD=1101 \rightarrow ABCD=0101$ d) $ABCD=0101 \rightarrow ABCD=1101$ e) $ABCD=1111 \rightarrow ABCD=1011$ f) ništa od navedenog</p>
7.	<p>Neka funkcija ostvorena je uporabom standardnih kombinacijskih modula. O kojoj se funkciji radi?</p>  <p>a) $\bar{C}D + C(\bar{A}\bar{B} + AB)$ b) $ABC + \bar{A}\bar{B}CD$ c) $AB + AC + BD$ d) $\bar{A}(BD + \bar{C}) + \bar{D}$ e) $ABCD + \bar{A}\bar{B}\bar{C}D$ f) ništa od navedenoga</p>
8.	<p>Zadana je funkcija $f(A, B, C, D) = \sum m(2,5,7,8,10,11,13,15)$? Koliko ta funkcija ima primarnih implikanata / bitnih primarnih implikanata?</p> <p>a) 4 / 0 b) 4 / 4 c) 2 / 2 d) 4 / 1 e) 5 / 3 f) ništa od navedenog</p>
9.	<p>Funkcija $f(A, B, C, D) = \sum m(2,4,6,8,9,11)$ realizirana je multipleksorom 2/1, pri čemu je na selekcijski ulaz dovedena varijabla A. Koja se funkcija tada dovodi na prvi podatkovni ulaz multipleksora (ulaz 0)?</p> <p>a) $\bar{B}\bar{C} + BC$ b) $\bar{B}\bar{C}D + \bar{B}C$ c) $B + C + D$ d) $(B + C) \cdot \bar{D}$ e) $ABD + \bar{A}BC$ f) ništa od navedenog</p>
10.	<p>Sklopom PLA prikazanim na slici ostvorena je funkcija f. O kojoj se funkciji radi?</p>  <p>a) $f(A, B, C) = \sum m(0,1,3,4,7)$ b) $f(A, B, C) = \sum m(0,3,5,6)$ c) $f(A, B, C) = \sum m(1,2,4,7)$ d) $f(A, B, C) = \sum m(2,5,6)$ e) $f(A, B, C) = \sum m(0,2,4,6,7)$ f) ništa od navedenoga</p>
11.	<p>Što nam je još potrebno za izgradnju potpunog zbrajala ako na raspolaganju imamo dva poluzbrajala?</p> <p>a) tri invertora b) jedan logički sklop ILI c) jedan logički sklop I d) dva invertora e) jedan logički sklop NILI f) ništa od navedenog</p>

12. Neki digitalni sklop radi s naponima -2V i -4V. Neka su ulazi sklopa A i B . Odziv sklopa za sve kombinacije napona prikazan je tablicom. Koju funkciju f ostvaruje taj sklop u negativnoj logici?

A	B	f
-2V	-2V	-4V
-2V	-4V	-4V
-4V	-2V	-4V
-4V	-4V	-2V

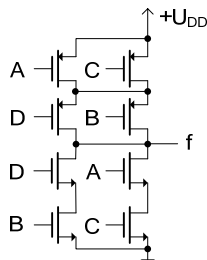
- a) NI
b) NILI
c) I
d) ILI
e) Ex-ILI
f) ništa od navedenoga

13. Sklopom temeljenim na ispisnoj memoriji potrebno je realizirati funkciju $P(i)$ koja za zadani i vraća i -ti element iz niza $\{0,1,2,3,3,2,1,0,0,1,1,3,3,2,2,1\}$ (numeracija kreće od nule). Što treba upisati u ispisnu memoriju? U ponuđenim odgovorima prikazan je sadržaj po memorijskim lokacijama, počev od adrese 0, u heksadekadskom obliku, pri čemu je bit d_3 bit najveće težine.



- a) 1, B, E, 8, 1, 7, E, 9
b) 0, C, 6, F, F, 3, 9, 4
c) 0, C, A, F, F, 3, 5, 8
d) 0, 3, 9, F, F, C, 6, 1
e) 0, 3, 5, F, F, C, A, 1
f) ništa od navedenoga

14. Funkcija f izvedena je u CMOS tehnologiji. O kojoj se funkciji radi?



- a) $\overline{A}\overline{D} + \overline{B}\overline{C}$
b) $\overline{A}\overline{B} + \overline{C}\overline{D}$
c) $(\overline{A} + \overline{C})(\overline{B} + \overline{D})$
d) $AB + CD$
e) $(\overline{A} + \overline{D})(\overline{B} + \overline{C})$
f) ništa od navedenoga

15. Jezikom VHDL definiran je sklop koji nema ulaza, te ima jedan izlaz f tipa `std_logic`. Arhitektura sklopa prikazana je u nastavku. Nakon pokretanja simulacije rada sklopa, koju će vrijednost poprimiti signal f u stotoj nanosekundi?

```

ARCHITECTURE str OF sklop1 IS
    signal i1,n1: std_logic := '0';
    signal i2,n2: std_logic := '1';
BEGIN

    i1 <= not n1;
    i2 <= not n2;
    n1 <= i1 nor n2;
    n2 <= i2 nor n1;

    f <= n1 AFTER 30 ns;

END str;

```

- a) vrijednost 0
b) vrijednost 1
c) vrijednost U
d) simulacija neće nikada stići do $t = 100$ ns
e) vrijednost između 0 i 1
f) ništa od navedenoga