Završni ispit iz Digitalne logike

Grupa D

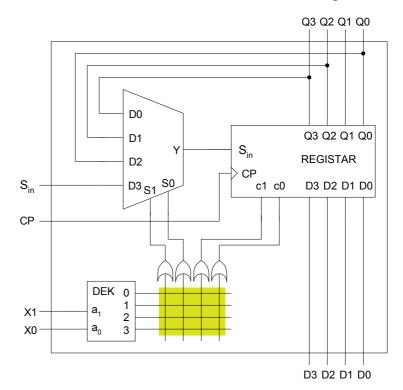
1. Na raspolaganju je posmačni registar koji ovisno o ulazima C_1 i C_0 obavlja jednu od operacija, prema tablici 1-1. Uporabom ovog registra i multipleksora želi se ostvariti registar čija je funkcija definirana ulazima X_1 i X_0 , prema tablici 1-2. Kako treba programirati PROM prikazan na slici da bi se dobio traženi registar?

C1	CO	Opis	
0	0	Ništa (NOP)	
0	1	Posmak u desno, punjenje sa S _{in}	
1	0	Paralelni upis	
1	1	Posmak u lijevo, punjenje sa S _{in}	

Tablica 1-1

X1	X0	Opis
0	0	Posmak u lijevo, punjenje sa S _{in}
0	1	Ništa
1	0	Rotacija u desno
1	1	Paralelni upis

Tablica 1-2



Kao rješenja je ponuđen sadržaj memorije, počev od najniže lokacije. Lijevo na slici nalazi se bit najveće težine. Ukoliko vrijednost nekog bita u memoriji nije bitna za rad sklopa, taj bit postavite na 0.

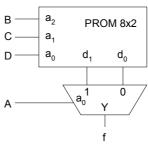
a) 5,2,7,13

b) 1,3,0,14

c) 2,2,2,2

d) 15,0,9,2

- e) 13,7,13,5
- 2. Funkciju $f(A, B, C, D) = \sum m(0.2, 4, 5, 6, 9, 11, 12, 15)$ potrebno je ostvariti sklopom prikazanim na slici. Koje podatke treba upisati u memoriju, počev od najniže lokacije?

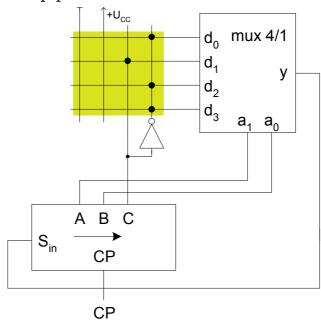


a) 1,1,2,0,3,1,2,3

- b) 1,2,1,2,3,1,1,2
- c) Funkciju nije moguće ostvariti
- d) 0,3,1,1,2,2,1,3

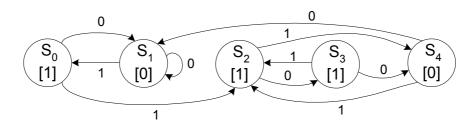
e) 3,1,3,2,1,2,3,0

3. U kojem ciklusu broji sklop prikazan na slici?



- a) 0,4,6,7,3,5,2,1
- c) 1,0,2,3,4,5,6,7
- e) 0,4,2,5,6,3,1

- b) 4,2,1,5
- d) 3,7,2
- Stroj s konačnim brojem stanja realiziran je prema dijagramu prikazanom na 4. slici. Ako se početno stroj nalazi u stanju S0, te se na ulaz dovede slijed 0,1,1,1,0, što će stroj generirati na izlazu (počevši od početnog stanja), te u kojem će stanju ostati?



- a) izlazi: 1,0,0,1,0,1, stanje S2
- c) izlazi: 1,0,0,1,1,1, stanje S0
- e) Izlazi: 1,0,1,1,0,0, stanje S1
- b) izlazi: 1,0,0,1,1,0, stanje S4
- d) izlazi: 1,0,0,0,0,1, stanje S3
- 5. Na raspolaganju je T bistabil. Njegovom uporabom, te uz minimalni utrošak osnovnih logičkih sklopova, projektirajte xy bistabil, čije je ponašanje definirano tablicom.

X	\mathbf{y}	Q_{n+1}
0	0	0
0	1	Q_n
1	0	$\overline{Q_n}$
1	1	1

a)
$$T = X \cdot \overline{Q} + \overline{Y} \cdot Q$$

c)
$$T = Q \cdot \widetilde{X} + \overline{X} \cdot \widetilde{Y} + \overline{Q} \cdot X \cdot \overline{Y}$$

e)
$$T = Q \cdot X + \overline{Q} \cdot Y$$

b)
$$T = \underline{Q} \cdot X + \overline{Q} \cdot Y + \overline{Q} \cdot \overline{X} \cdot \overline{Y}$$

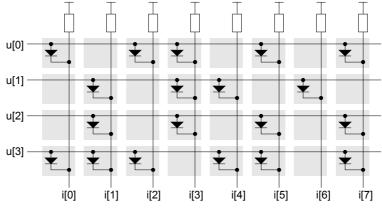
d) $T = \overline{Q} \cdot X \cdot Y + \underline{Q} \cdot X + X \cdot \overline{Y}$

d)
$$T = \overline{Q} \cdot X \cdot Y + Q \cdot X + X \cdot \overline{Y}$$

- 6. Uporabom minimalnog broja T bistabila s asinkronim ulazom za brisanje želi se projektirati asinkrono binarno brojilo koje broji u ciklusu duljine 12. Koje je stanje u tu svrhu potrebno dekodirati? Svi ulazi za brisanje spojeni su zajedno.
 - a) 0

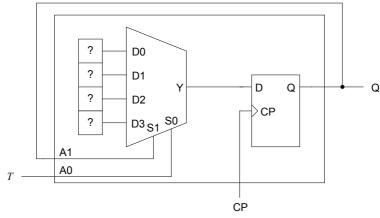
b) 12d) 15

- c) 14
- e) 13
- 7. Permanentna memorija ostvarena je diodnim poljem, prema slici. Koji je sadržaj memorije? Izlaz i[0] promatrati kao izlaz najveće težine.



- a) 4A,A5,AA,12
- c) 23,17,2E,35
- e) 14,73,77,51

- b) B5,5A,55,ED
- d) A0,ED,54,31
- 8. Programirajte logički blok FPGA sklopa temeljen na preglednoj tablici, tako da ostvarite D bistabil. Što se upisuje u preglednu tablicu (odozgo prema dolje)?



- a) 0,1,0,1
- c) 0,0,1,1
- e) 0,1,1,0

- b) 1,1,0,0
- d) 1,0,1,0
- 9. Prednost 2¹/₂D organizacije memorije u odnosu na 2D organizaciju je:
 - a) Povećanje disipacije
 - c) Produljenje vodova bita
 - e) Skraćenje vodova riječi
- b) Produljenje vodova riječi
- d) Skraćenje vodova bita

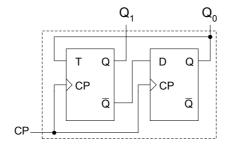
- 10. Ako se na ulaz 5-bitnog težinskog D/A pretvornika s težinama (16,8,4,2,1) dovede podatak 01110, na izlazu se dobije napon amplitude 7V. Koliki se napon dobije za podatak 11011?
 - a) 13,5V
 - c) 17,2V
 - e) 12,5V

- b) 3,14V
- d) 14,1V
- 11. Na raspolaganju je analogno digitalni pretvornik sa sukcesivnom aproksimacijom koji može mjeriti napone od 0V do 21V. Koji će se napon kod tog pretvornika najbrže izmjeriti?
 - a) 21V

b) 10,5V

c) 9V

- d) 0V
- e) Sve pretvorbe traju jednako dugo
- 12. Ima li sklop na slici siguran start?



a) Nije moguće utvrditi

b) Nema

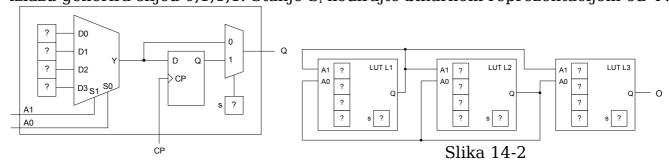
- c) Ima
- 13. Popunite tablicu JK bistabila do kraja. U ponuđenim odgovorima stupac Q_{n+1} prepisan je odozgo prema dolje. Ukoliko je u nekom retku zabranjena pobuda, tada je odgovarajuće stanje Q_{n+1} označeno s X.

Qn	J	K	Q_{n+1}
0	0	0	?
0	0	1	?
0	1	0	?
0	1	1	?
1	0	0	?
1	0	1	?
1	1	0	?
1	1	1	?

- a) 1,0,1,0,0,1,0,1
- c) 0,0,1,1,1,0,1,0
- e) 0,0,1,1,X,X,X,X

- b) 1,1,0,0,1,1,0,0
- d) 0,0,1,X,1,0,1,X

14. Na raspolaganju su tri logička bloka FPGA sklopa prikazana na slici 14-1, spojenih prema slici 14-2. Konfigurirajte blokove tako da se dobije sklop koji na izlazu generira slijed 0,1,1,1. Stanje S_i kodirajte binarnom reprezentacijom od 'i'.



Slika 14-1

- S1=1, LUT1=0,1,1,0 S2=1, LUT2=1,0,1,0S3=0, LUT3=0,1,1,0S1=1, LUT1=1,1,0,0 S2=0, LUT2=0,0,1,1 S3=1, LUT3=0,1,1,1 e) S1=1, LUT1=0,1,0,0
- S2=1, LUT2=0,0,1,0 S3=0, LUT3=0,1,1,1

- b) S1=0, LUT1=0.0.0.0S2=1, LUT2=0,0,0,0 S3=1, LUT3=0.0,0.0
- d) S1=1, LUT1=0.1.1.0S2=1, LUT2=1,0,1,0 S3=0, LUT3=0,1,1,1
- 15. Blok PROCESS nekog bistabila modeliranog VHDL-om prikazan je u nastavku. Koji je od ponuđenih odgovora točan za taj bistabil?

```
PROCESS (cp,a,b,x,qint)
BEGIN
  if(b='0') then qint<='0'; elsif(falling edge(cp)) then
    if(a='0') then qint<='1'; else qint <= qint XOR x; end if;
  end if;
END PROCESS;
```

- a) a i b djeluju sinkrono
- c) a i b djeluju asinkrono
- e) a djeluje sinkrono, b asinkrono
- b) b djeluje sinkrono, a asinkrono
- d) sklop reagira na rastući brid cp-a
- 16. Blok PROCESS nekog bistabila modeliranog VHDL-om prikazan je u nastavku. O kojem se bistabilu radi? Signal gint direktno se preslikava na izlaz sklopa.

```
PROCESS (cp)
BEGIN
  if(falling edge(cp)) then
    qint <= x;
  end if;
END PROCESS;
```

- a) T bistabil okidan padajućim bridom b) D bistabil okidan rastućim bridom
- c) T bistabil okidan rastućim bridom
- d) JK bistabil okidan padajućim bridom
- e) D bistabil okidan padajućim bridom

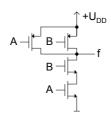
17. Arhitektura nekog sklopa koji ima ulaze x, y, z te izlaz o (svi tipa std logic) modelirana je VHDL-om prikazanim u nastavku. O kojem se sklopu radi?

```
o <= x WHEN z='0' ELSE y;
a) Multipleksor 2/1
                                      b) Dekoder 2/4
c) PLA sklop
                                      d) Multipleksor 3/1
e) Dekoder 1/2
```

18. Arhitektura nekog sklopa koji ima ulaz cp te izlaze q0 i q1 (svi tipa std logic) modelirana je VHDL-om prikazanim u nastavku. Sklop koristi T bistabil okidan padajućim bridom. O kojem se sklopu radi?

```
ARCHITECTURE some OF sklop IS
  COMPONENT tbistabil IS
    PORT(cp, t: IN std logic, q, qn: OUT std logic);
  END COMPONENT;
  SIGNAL qi: std logic;
BEGIN
b1: tbistabil PORT MAP (cp, '1', qi,open);
b2: tbistabil PORT MAP (qi, '1', q1, open);
 q0 <= qi;
END some;
```

- a) Sinkrono binarno brojilo unaprijed
- b) Asinkrono binarno brojilo unatrag
- c) Sinkrono binarno brojilo unatrag
- d) Sinkroni registar
- e) Asinkrono binarno brojilo unaprijed
- 19. Neka funkcija ostvarena je CMOS tehnologijom prema slici. O kojoj se funkciji radi?



a) I

b) Ex-ILI

c) ILI

d) NILI

- e) NI
- 20. Korištenjem K-tablica pronaći minimalni zapis funkcije f u obliku sume parcijalnih produkata, ako je $f(A,B,C,D) = \sum m(5,7,12,15) + \sum d(3,10,13)$. Rezultat minimizacije je:
 - $A \cdot B + B \cdot D$ a)

b) $\overline{C} \cdot D + B \cdot C \cdot D$

 $A \cdot B \cdot \overline{C} + B \cdot D$ c)

 $\overline{C} \cdot D + B \cdot D + A \cdot \overline{B} \cdot \overline{C}$ d)

- $\overline{C} \cdot D + B \cdot D$ e)
- 21. Distanca nekog koda iznosi 7. Koliko pogrešaka ovaj kod može ispraviti/otkriti?
 - a) 0/0

b) 6/6

c) 3/5

d) 3/6

e) 2/6

- 22. Funkcija od 4 varijable prikazana u kanonskom obliku produkta suma sadrži 11 maksterma. Ako istu funkciju prikažemo u kanonskom obliku sume produkata, koliko taj prikaz sadrži minterma?
 - a) 11

b) 10

c) 5

d) Ne može se odrediti

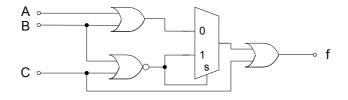
- e) 16
- 23. U nekom digitalnom sustavu za pohranu cijelih brojeva koristi se binarni zapis u B-komplementu. Ako se za pohranu koristi 6 bitova, koji je najmanji broj koji se može prikazati?
 - a) -31

b) -64

c) -32

d) -16

- e) 0
- 24. Koju funkciju obavlja sklop prikazan na slici?



- a) $f(A,B,C) = \sum m(2,4,5,7)$ c) $f(A,B,C) = \sum m(0,1,2,3,4,5,6,7)$ e) $f(A,B,C) = \sum m(0,1,2,5)$
- b) $f(A, B, C) = \sum_{i=1}^{n} m(0,3,7)$ d) $f(A, B, C) = \sum_{i=1}^{n} m(0,1,2,5,7)$
- 25. Koji je od sljedećih minimalni potpuni sustav funkcija Booleove algebre?
 - a) {EX-ILI}

b) {ILI,NE}

c) {NE}

d) {NI}

e) {EX-NILI}