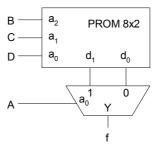
2. međuispit iz Digitalne logike

Grupa A

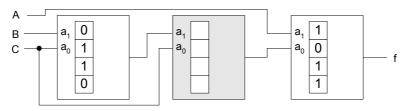
c)

- Korištenjem K-tablica pronaći minimalni zapis funkcije f u obliku sume 1. parcijalnih produkata, ako je $f(A,B,C,D) = \sum m(1,7,9,13,15) + \sum d(5,8,14)$. Rezultat minimizacije je:
 - $\overline{A} \cdot B + \overline{A} \cdot \overline{C}$ a)
 - $\overline{\underline{C}} \cdot \overline{\underline{B}} \cdot \overline{D} + \overline{\underline{B}} \cdot \overline{D}$
 - $\overline{C} \cdot D + B \cdot D$ e)

- $\frac{\overline{C} \cdot D + B \cdot C \cdot D}{\overline{C} \cdot D + B \cdot D + A \cdot \overline{B} \cdot \overline{C}}$
- Funkciju $f(A,B,C,D) = \sum m(0,1,3,5,8,12,13,15)$ potrebno je ostvariti sklopom 2. prikazanim na slici. Koje podatke treba upisati u memoriju, počev od najniže lokacije?



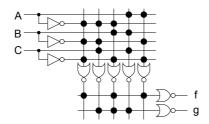
- a) 3,3,1,0,2,1,0,3
- c) 2,0,1,3,0,0,3,1
- e) Funkciju nije moguće ostvariti
- b) 3,1,0,1,2,3,0,2
- d) 0,1,2,3,0,1,2,3
- Sklopom FPGA želi se ostvariti funkcija $f(A,B,C)=A+(B\equiv C)$. Dio logičkih 3. blokova već je programiran prema slici. Što treba upisati u neprogramirani logički blok (zasivljeno) temeljen na preglednoj tablici (LUT-u)? Simbol ≡ u funkcijskom izrazu predstavlja ekvivalenciju. U ponuđenim odgovorima najlijeviji bit predstavlja bit najmanje težine, te se upisuje se u mjesto najmanje težine u preglednoj tablici.



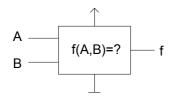
- a) 0,0,0,0
- c) 0,0,1,1
- e) 0.1.0.1

- b) 1,1,0,0
- d) 1,0,1,0

4. Sklop PLA ostvaren strukturom NILI-NILI prikazan je na slici. Sklop je programiran tako da ostvaruje funkcije f i g. O kojim se funkcijama radi?



- a) $f(A,B,C) = \sum_{} m(0,1,2,4,6) \\ g(A,B,C) = \sum_{} m(1,2,3,4,7) \\ c) f(A,B,C) = \sum_{} m(0,5,7) \\ g(A,B,C) = \sum_{} m(0,5,7) \\ g(A,B,C) = \sum_{} m(3,5,6) \\ e) f(A,B,C) = \sum_{} m(0,1,2,3,4,6) \\ g(A,B,C) = \sum_{} m(0,1,2,3,4,6) \\ g(A,B,C) = \sum_{} m(0,1,2,3,4,6) \\ g(A,B,C) = \sum_{} m(0,1,4,7)$
- 5. Za neki digitalni sklop s 2 ulaza (A i B) te jednim izlazom (f) unutrašnjost sklopa nije poznata (pa time niti funkcija). Za sklop je poznato da radi s naponima -3V i -2V. Ispitivanjem odziva sklopa za sve kombinacije ulaznih napona dobivena je tablica prikazana u nastavku. Koju funkciju u pozitivnoj logici obavlja taj sklop?



Α	В	f
-3V	-3V	-3V
-2V	-3V	-2V
-3V	-2V	-2V
-2V	-2V	-3V

- $f(A,B) = (\overline{A} \cdot B + A \cdot \overline{B})$ a)
- $f(A,B)=(\overline{A}+\overline{B})$ c)
- $f(A,B) = (\overline{A} \cdot \overline{B} + A \cdot B)$ e)

- b) $f(A,B)=(\overline{A}+\overline{B})$ d) f(A,B)=(A+B)
- Neki digitalni sustav radi pri frekvenciji od 100MHz te naponu napajanja od 4V. 6. Na kojoj bi najvišoj frekvenciji sustav mogao raditi ako se napon napajanja može spustiti na 2V, a disipacija snage povećati za 15%?
 - a) nije moguće odrediti

b) 200MHz

c) 400MHz

d) 141MHz

- e) 460MHz
- 7. Koju funkciju u pozitivnoj logici obavlja sklop prikazan slikom?



a) I

b) NILI

c) ILI

e) NE

d) NI

8. Tablično su prikazani podaci za dvije skupine integriranih logičkih sklopova. Ako se na izlaz jednog sklopa iz skupine P1 spajaju ulazi n sklopova iz skupine P2, koliki je najveći iznos n?

	I_{OL}	$I_{ m IL}$	I _{OH}	I_{IH}
P1	16 mA	1,6 mA	400 μΑ	40 μΑ
P2	8 mA	400 μΑ	400 μΑ	20 μΑ

- a) 40
- c) 45
- e) 20

- b) 11
- d) nije moguće odrediti
- 9. Na ulaze 4-bitnog zbrajala temeljenog na sklopu CLA u trenutku t=t₀ dovode se svi podaci (pribrojnici te ulazni prijenos). Ako svaki osnovni sklop kasni 10ns (Ex-ILI smatrati osnovnim logičkim sklopom), u kojem će trenutku u najgorem slučaju svi izlazi zbrajala (rezultat i prijenos) biti ispravni? Prijenos cijelog sklopa uzima se sa sklopa CLA.
 - a) $U t_0+10ns$
 - c) $U t_0 + 20 ns$
 - e) $U t_0 + 30 ns$

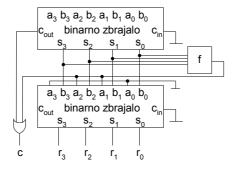
- b) $U t_0 + 40 ns$
- d) $U t_0 + 0 ns$
- 10. Sklop obavlja funkciju multipleksiranja 4 kanala. Koliko ima ulaza (informacijskih i adresnih) a koliko izlaza?
 - a) 6 ulaza, 1 izlaz

b) 4 ulaza, 1 izlaz

c) 1 ulaz, 6 izlaza

d) 1 ulaz, 4 izlaza

- e) 6 ulaz, 4 izlaza
- 11. Koju funkciju treba ostvarivati sklop f da bi sklop sa slike funkcionirao kao BCD zbrajalo?



a) $s_3 + s_2$

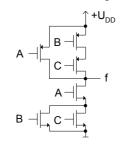
b) $s_2 + s_3$

c) $s_3 \cdot s_2 + s_2 \cdot s_1$

d) $s_3 \cdot s_2 + s_3 \cdot s_1$

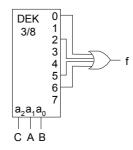
e) $s_3 \cdot s_1 + s_2 \cdot s_1$

12. Tehnologijom CMOS ostvarena je neka funkcija. O kojoj se funkciji radi?

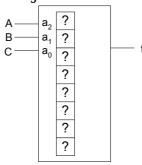


- a) $\overline{A} + (\overline{B} + \overline{C})$
- $A + (\overline{B + C})$ c)
- $A \cdot B + A \cdot C$ e)

- b)
- $\overline{A} + \overline{B} + \overline{C}$ $\overline{A} + (\overline{B} + C)$
- 13. Sklop temeljen na dekoderu ostvaruje funkciju f, prema slici. O kojoj se funkciji radi?



- b) $f(A,B,C) = \sum_{i=1}^{n} m(0,2,5,6)$ d) $f(A,B,C) = \sum_{i=1}^{n} m(1,3,4,7)$
- a) $f(A,B,C) = \sum m(0,3,4,5)$ c) $f(A,B,C) = \sum m(0,3,5,6)$ e) $f(A,B,C) = \sum m(0,1,2,3,4,5,6,7)$
- 14. Funkciju $f(A,B,C)=A\cdot B+C$ potrebno je ostvariti preglednom tablicom (LUTom) sa slike. Što treba upisati u preglednu tablicu (LUT)? U ponuđenim odgovorima najlijeviji bit predstavlja bit najmanje težine, te se upisuje se u mjesto najmanje težine u preglednoj tablici.



- a) 0,0,0,0,1,1,1,1
- c) 1,0,1,0,1,0,1,0
- e) 1,0,0,1,1,1,0,0

- b) 0,1,0,1,0,1,1,1
- d) 1,1,0,0,1,1,0,0

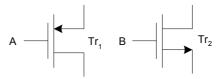
- 15. Multipleksorom je potrebno ostvariti funkciju od 5 varijabli. Ako se na podatkovne ulaze smije dovoditi rezidualne funkcije od 2 varijable, koliko minimalno adresnih ulaza treba imati multipleksor?
 - a) 1

b) 4

c) 3

d) 5

- e) 2
- 16. Na slici su prikazana dva tranzistora, s upravljačkim varijablama A i B. Za koju kombinaciju A i B se Tr1 ponaša kao uključena sklopka, a Tr2 kao isključena sklopka?



a) A=0, B=0

b) A=1, B=1

c) A=0, B=1

d) nikada

- e) A=1, B=0
- 17. Na ulaze prioritetnog kodera I7...I0 dovedeni su redom 0,0,1,0,1,1,0,1. Što se u tom slučaju nalazi na izlazima? Ulaz I7 je najznačajniji ulaz.
 - a) $Y_2Y_1Y_0=001$, Z=1

b) $Y_2Y_1Y_0=000$, Z=0

c) $Y_2Y_1Y_0=000$, Z=1

d) $Y_2Y_1Y_0=101$, Z=0

- e) $Y_2Y_1Y_0=101$, Z=1
- 18. Programirljivi sklop građen od dvije razine (dva polja) osnovnih logičkih sklopova, pri čemu je prvo polje programirljivo, a drugo nije zove se:
 - a) PAL

b) PROM

c) PLA

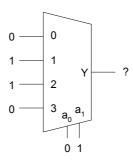
d) Prioritetni koder

- e) FPGA
- 19. Za neku porodicu integriranih logičkih sklopova granica istosmjerne smetnje iznosi 2V. Što sigurno vrijedi za granicu izmjenične smetnje istog sklopa?
 - a) Iznosi točno $\sqrt{2}=1,41$ V
- b) Veća je od 2V

c) Manja je od 2V

d) Iznosi isto 2V

- e) Iznosi točno 2²=4V
- 20. Što se nalazi na izlazu f sklopa sa slike?



a) 0

- b) 1
- c) Nema dovoljno informacija

- 21. Koja je lista osjetljivosti izraza i1?
 - i1: $y \le a$ and not b;
 - a) Sklop nema listu osjetljivosti
- b) (y)

c) (a,b)

d) (a,y)

- e) (a,b,y)
- 22. Kako se u jeziku VHDL deklarira 4-bitni signal, kod kojeg je bit na poziciji 3 bit najviše težine?
 - a) Signal a: std_logic_vector(3 to 0);
- **b)** Signal a: std logic(0 downto 3);
- c) Signal a: std_logic_vector(0 to 3);
- d) Signal a: std logic vector(3 downto 0);
- e) Signal a: std logic(3 downto 0);
- 23. Koji je od sljedećih naziva signala u jeziku VHDL pogrešan?
 - a) 4D

b) D_pogresan

c) D4

d) behavioral

- e) D_4
- 24. Je li sljedeći izraz case smješten u blok process ispravan? X i Y su signali tipa std logic.

```
CASE x IS
  when '0' => y <= '1';
  when '1' => y <= '0';
END CASE;</pre>
```

a) Izraz je ispravan

- b) Izraz nije ispravan
- 25. Digitalni sklop opisan je jezikom VHDL. Koju funkciju obavlja taj sklop?

```
ENTITY sk IS PORT (a,b: IN std logic; f: OUT std logic); END sk;
ARCHITECTURE ar OF sk IS
  SIGNAL s1, s2, s3: std logic;
BEGIN
  s1 \le A AND B;
  s2 \le B OR A;
  s3 \ll (A AND s1) OR s2;
     \leftarrow (NOT s2 OR s3) AND A;
END ar;
     y(A,B)=\overline{A}+\overline{B}
a)
                                           b)
                                                 y(A,B)=A
c)
     y(A,B)=A\cdot B
                                           d)
                                                 y(A,B)=\overline{A}+B
e)
     y(A,B)=\overline{B}
```

	Grupa A	Grupa B	Grupa C	Grupa D
Pitanje 1	Е	D	A	В
Pitanje 2	В	С	В	A
Pitanje 3	С	С	Е	D
Pitanje 4	A	A	E	A
Pitanje 5	A	Е	В	D
Pitanje 6	E	В	С	A
Pitanje 7	С	A	В	Е
Pitanje 8	Е	D	В	Е
Pitanje 9	В	A	D	С
Pitanje 10	A	С	В	A
Pitanje 11	D	С	A	Е
Pitanje 12	D	A	E	В
Pitanje 13	A	В	D	A
Pitanje 14	В	D	В	A
Pitanje 15	С	E	A	В
Pitanje 16	A	С	В	E
Pitanje 17	E	A	С	В
Pitanje 18	A	В	С	E
Pitanje 19	В	С	D	E
Pitanje 20	В	В	В	В
Pitanje 21	С	D	A	В
Pitanje 22	D	E	С	A
Pitanje 23	A	D	E	В
Pitanje 24	В	В	В	В
Pitanje 25	В	С	Е	A