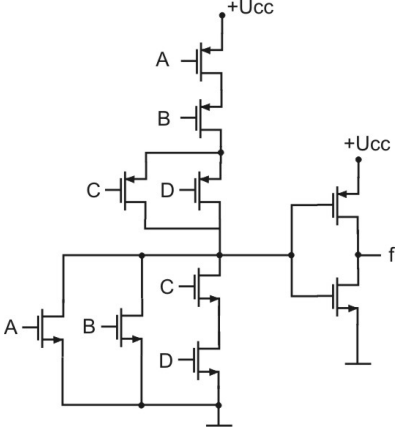
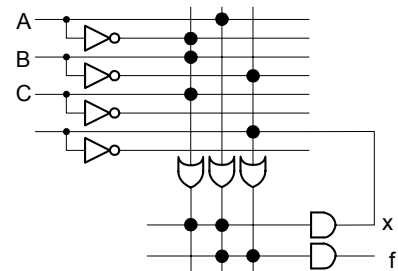


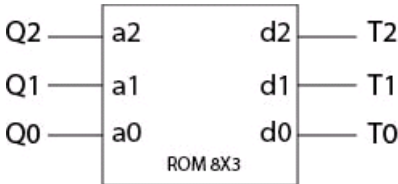
# JESENSKI ISPITNI ROK IZ DIGITALNE LOGIKE

## Grupa B

1	<p>Napon napajanja digitalnog sklopa je 5 V. Frekvencija takta je 100 MHz. Ako je poznato da ugradnjom većeg hladnjaka dozvoljenu disipaciju sklopa možemo udvostručiti, na kojoj maksimalnoj frekvenciji signala takta može raditi taj sklop ako napon napajanja spustimo na 3,3 V? Ponuđeni odgovori zaokruženi su na jednu decimalu.</p> <p>a) 459,1 MHz                      c) 229,6 MHz                      e) 200 MHz b) 150 MHz                      d) 918,3 MHz                      f) ništa od navedenoga</p>
2	<p>Koji se od navedenih produkata može koristiti za ocjenu dobrote integriranog sklopa?</p> <p>a) umnožak napona napajanja i frekvencije takta b) umnožak vremena kašnjenja i disipirane snage c) umnožak disipirane snage i napona napajanja d) umnožak vremena kašnjenja i broja tranzistora e) umnožak napona napajanja i broja osnovnih sklopova f) ništa od navedenoga</p>
3	<p>Koju funkciju obavlja sklop na slici?</p>  <p>a) <math>f(A, B, C, D) = \sum m(0,1,5,7,10,15)</math> b) <math>f(A, B, C, D) = \prod M(0,1,2)</math> c) <math>f(A, B, C, D) = \prod M(1,3,7,10)</math> d) <math>f(A, B, C, D) = \sum m(0,2,4,8)</math> e) <math>f(A, B, C, D) = \sum m(0,1,2)</math> f) ništa od navedenoga</p>
4	<p>Koliko je binarnih dekodera 2/4 potrebno za ostvarivanje dekoderskog stabla 6/64?</p> <p>a) 7                      b) 15                      c) 21                      d) 6                      e) 33                      f) ništa od navedenoga</p>
5	<p>U nekom digitalnom sustavu dekadске znamenke prikazuju se kôdom BCD (<math>n_3n_2n_1n_0</math>; <math>n_3</math> je bit najveće težine). Uporabom jednog dekodera 4/16 s invertiranim izlazima i jednog NI-sklopa potrebno je ostvariti sklop koji će na izlazu dati 1 ako je na ulaz dovedena dekadска znamenka koja veća od 1 i djeljiva s 3. Adresni ulazi dekodera su <math>a_3a_2a_1a_0</math>, te je dovedeno <math>a_3=n_0</math>, <math>a_2=n_1</math>, <math>a_1=n_2</math>, <math>a_0=n_3</math> (skicirajte!). Koje izlaze dekodera je potrebno spojiti na ulaze NI-sklopa?</p> <p>a) 3, 6, 12                      c) 6, 9, 12                      e) 0, 1, 2, 13, 14, 15 b) 0, 3, 6, 9                      d) 4, 5, 7, 8, 10, 11                      f) ništa od navedenoga</p>
6	<p>Koji je rezultat zbrajanja BCD brojeva 001100010010 i 001101111000 ako je rezultat zbrajanja izražen u XS-3 kodu?</p> <p>a) 0011010111101011                      c) 110101011000                      e) 101010101111 b) 011010010001                      d) 100111000011                      f) ništa od navedenoga</p>
7	<p>Oktalni broj <math>362465_8</math> zapisan kao heksadekadski glasi:</p> <p>a) 722A4                      b) 1E535                      c) 231FE                      d) 1A3FB                      e) FE3BC                      f) ništa od navedenoga</p>
8	<p>Koliko minimalnih oblika ima <math>f(a,b,c,d)=\sum m(0,1,2,3,4,7,8,9,11,12,14,15)</math> u zapisu sume produkata?</p> <p>a) 3                      b) 4                      c) 1                      d) 5                      e) 2                      f) ništa od navedenoga</p>

9	Minimizirati funkciju $f(A,B,C,D) = \sum m(0,4,5,7,9,12,13,14)$ K tablicom. Minimизirani oblik ne sadrži: a) $BD$ b) $\overline{A}\overline{C}\overline{D}$ c) $A\overline{C}D$ d) $AB\overline{D}$ e) $\overline{A}BD$ f) ništa od navedenoga
10	Potpuno zbrajalo za BCD znamenaka ostvareno je pomoću dva 4-bitna binarna zbrajala. Ako je rezultat binarnog zbrajanja takav da je potrebno napraviti korekciju, koji binarni broj je potrebno dovesti na ulaze dodatnog binarnog zbrajala koje služi za provedbu korekcije? a) 1100      b) 1010      c) 0110      d) 0111      e) 1001      f) ništa od navedenoga
11	Podatak 7F <sub>(16)</sub> štiti se Hammingovim kodom s parnim paritetom uz uobičajeni raspored bitova te se tako zaštićen prenosi podatkovnom sabirnicom. Neka se u prijenosu dogode dvije pogreške: na četvrtom te na desetom bitu. Koji će sindrom tada utvrditi prijelnik? U ponuđenim odgovorima, najznačajniji bit sindroma je krajnje lijevi. a) 0111      b) 1001      c) 0110      d) 1110      e) 1011      f) ništa od navedenoga
12	Zadana je funkcija $f(A,B,C,D) = \sum m(0,3,4,6,8,10,12,15)$ . Za njenu realizaciju na raspolaganju je multipleksor 4/1. Na adresni ulaz $a_1$ multipleksora dovodi se varijabla $A$ , a na adresni ulaz $a_0$ varijabla $B$ . Što se mora dovesti na ulaze multipleksora $I_0$ i $I_3$ ? a) $I_0 = \overline{C} \oplus \overline{D}$ , $I_3 = \overline{C} \oplus D$ c) $I_0 = \overline{C} + \overline{D}$ , $I_3 = \overline{C} + D$ e) $I_0 = \overline{C}\overline{D}$ , $I_3 = \overline{C}D$ b) $I_0 = CD$ , $I_3 = CD$ d) $I_0 = C + D$ , $I_3 = C + D$ f) ništa od navedenoga
13	Dva 8-bitna broja zbrajamo na dva načina: (a) pomoću osam potpunih zbrajala čije kašnjenje bita sume $s_i$ i bita prijenosa $c_i$ iznosi 60ns; (b) pomoću osam potpunih zbrajala kod kojih generirajući i propagirajući član kao i bit sume $s_i$ i bit prijenosa $c_i$ kasne 23ns, te sklopa za izdvojeno generiranje prijenosa čije je kašnjenje 50ns. Koliki je omjer kašnjenja zbrajanja ovih dviju izvedbi (a)/(b)? a) 1      b) 8      c) 0.125      d) 5      e) 6.25      f) ništa od navedenoga
14	Na raspolaganju je FPGA s logičkim blokovima (CLB) temeljenim na dvoulaznim preglednim tablicama (LUT). Koliko je <b>minimalno</b> potrebno logičkih blokova da bi se ostvarila funkcija $f(A,B,C,D) = (\overline{A}B + \overline{A}B) \oplus CD$ ? a) 4      b) 1      c) 3      d) 5      e) 2      f) ništa od navedenoga
15	Funkcije $f_1(A,B,C,D) = \sum m(0,3,4,7,11,15)$ , $f_2(A,B,C,D) = \sum m(0,1,4,5,11,15)$ i $f_3(A,B,C,D) = \sum m(1,3,5,7)$ potrebno je ostvariti strukturom PLA tipa NI-NI. Neka su s $n \times k \times m$ označene dimenzije sklopa PLA, pri čemu je $n$ broj ulaza, $k$ broj NI sklopova prve razine, a $m$ broj izlaza. Kolike su minimalne dimenzije sklopa PLA potrebne za realizaciju navedenih funkcija? a) $3 \times 2 \times 3$ b) $4 \times 6 \times 2$ c) $3 \times 4 \times 3$ d) $4 \times 5 \times 3$ e) $3 \times 7 \times 3$ f) ništa od navedenoga
16	Koju funkciju $f(A,B,C)$ ostvaruje sklop na slici? a) $\sum m(0,1,2,4,7)$ d) $\sum m(4,5,6,7)$ b) $\sum m(1,3,6)$ e) $\sum m(0,2,4,6)$ c) $\sum m(4,7)$ f) ništa od navedenoga
17	Koliko iznosi maksimalna frekvencija rada 5-bitnog sinkronog binarnog brojila s paralelnim prijenosom? Parametri bistabila su: $t_{db}=25\text{ns}$ , $t_{setup}=10\text{ns}$ , $t_{hold}=10\text{ns}$ . Logički sklopovi kasne 5ns. a) 10 MHz      b) 20 MHz      c) 40 MHz      d) 50 MHz      e) 25 MHz      f) ništa od navedenoga



18	<p>Bistabil čiji su ulazi <math>X</math> i <math>Y</math> ima jednadžbu promjene stanja <math>Q^{n+1} = X + Q^n \cdot Y</math>. Bistabil opisane funkcionalnosti potrebno je ostvariti uporabom bistabila JK. Minimalni oblici funkcija za ulaze <math>J</math> i <math>K</math> tada će biti:</p> <p>a) <math>J = X + Q^n</math>; <math>K = \overline{X + Y} + \overline{Q}^n</math>      b) <math>J = X + Y</math>; <math>K = X</math>      c) <math>J = X \cdot Y</math>; <math>K = \overline{X}</math>  d) <math>J = X</math>; <math>K = \overline{X + Y}</math>      e) <math>J = Q^n</math>; <math>K = \overline{X}</math>      f) ništa od navedenoga</p>
19	<p>Zadan je sinkroni sekvencijski sklop (na slici) koji se sastoji od 3 bistabila T i ROM-a 8x3. Na ulaze ROM-a dovode se izlazi bistabila kako je prikazano, a na ulaze bistabila dovode se izlazi ROM-a. Kako treba programirati ROM, počevši od najniže memorijske lokacije, a da sklop prolazi kroz sljedeća stanja: <math>0 \rightarrow 2 \rightarrow 5 \rightarrow 7 \rightarrow 3 \rightarrow 6</math>. Potrebno je osigurati siguran start prelaskom u stanje 0. Bit <math>d_2</math> smatrati bitom najveće težine.</p>  <p>a) 2,1,7,5,4,2,6,4      c) 0,1,3,7,0,1,5,6      e) 1,1,0,5,2,2,7,3  b) 1,2,7,5,4,2,6,4      d) 0,0,1,2,3,5,0,1      f) ništa od navedenoga</p>
20	<p>Sinkroni sekvencijski sklop sastoji se od dva bistabila (<math>B_1</math> je tipa T, a <math>B_0</math> tipa D). Na ulaze bistabila dovode se sljedeće funkcije: <math>T_1 = \overline{Q_1}\overline{Q_0} + Q_1Q_0</math>, <math>D_0 = Q_1 \oplus Q_0</math>. Ima li sklop siguran start? Ako su zadana sljedeća vremena: <math>t_{db}=10\text{ns}</math>, <math>t_{setup}=10\text{ns}</math>, <math>t_{hold}=10\text{ns}</math>, <math>t_{dLS}=10\text{ns}</math> a sklop se ostvaruje samo uporabom bistabila te logičkih sklopova I, ILI i NE, kolika će biti maksimalna frekvencija signala takta uz koju će sklop i dalje raditi ispravno?</p> <p>a) Ima siguran start, <math>f=25\text{ MHz}</math>      b) Ima siguran start, <math>f=10\text{ MHz}</math>  c) Ima siguran start, <math>f=14,3\text{ MHz}</math>      d) Nema siguran start, <math>f=14,3\text{ MHz}</math>  e) Nema siguran start, <math>f=25\text{ MHz}</math>      f) ništa od navedenoga</p>
21	<p>Asinkrono binarno brojilo unaprijed ostvareno je uporabom bistabila T koji imaju dodatne ulaze za brisanje <math>C_d</math>. Dodatni ulazi su spojeni zajedno te se koriste za skraćivanje ciklusa brojila. Ako ciklus sadrži 20 stanja, a ulazi za brisanje se aktiviraju logičkom razinom 1, koju funkciju treba ostvarivati sklop koji upravlja tim ulazima?</p> <p>a) <math>Q_4\overline{Q_3}\overline{Q_2}Q_1Q_0</math>      c) <math>\overline{Q_4}\overline{Q_3}\overline{Q_2}Q_1Q_0</math>      e) <math>Q_4\overline{Q_3}Q_2\overline{Q_1}\overline{Q_0}</math>  b) <math>Q_4\overline{Q_3}\overline{Q_2}Q_1\overline{Q_0}</math>      d) <math>\overline{Q_4}Q_3Q_2Q_1Q_0</math>      f) ništa od navedenoga</p>
22	<p>Analogno-digitalni pretvornik s postepenim približavanjem (tj. brojeći ADC) radi s taktom od 1kHz. Napon od 0V je ekvivalent broju 0, a napon od 7,6V broju 38. Koliko vremena treba pretvorniku da napon od 2,4V pretvori u broj?</p> <p>a) 76 ms      b) 24 ms      c) 38 ms      d) 12 ms      e) 6 ms      f) ništa od navedenoga</p>
23	<p>Na raspolaganju je <math>2^{1/2}D</math> memorija s 256 fizičkih riječi, pri čemu je duljina logičke riječi 4 bita. Ako se na pristupni MUX/DEMUX dovode 3 bita, koliki je kapacitet memorije (izražen u bitovima)?</p> <p>a) <math>2^8</math>      b) <math>2^{13}</math>      c) <math>2^{15}</math>      d) <math>2^{10}</math>      e) <math>2^{14}</math>      f) ništa od navedenoga</p>

*Ako se rješavaju, sljedeća dva zadatka moraju biti riješena u unutrašnjosti košuljice, kako je napisano uz svaki od zadataka; u suprotnom, rješenje se neće priznati. Zadatci se boduju jednako kao i prethodni zadatci (ali nema negativnih bodova). Zadatak mora imati prikazan postupak te konačno rješenje.*

**Zadatak 24. Riješiti na unutrašnjosti košuljice, s lijeve strane.**

Neka je dek12e dekodер 1/2 s ulazom za omogućavanje. Napišite VHDL model tog sklopa.

**Zadatak 25. Riješiti na unutrašnjosti košuljice, s desne strane.**

Na raspolaganju je model poluzbrajala HA:

```
ENTITY HA IS PORT(  
    a, b: IN std_logic;  
    s, cout: OUT std_logic);  
END HA;
```

Koristeći tu komponentu (i po potrebi osnovne logičke sklopove), nacrtajte shemu potpunog zbrajala FA. Na temelju te sheme napišite odgovarajući strukturni VHDL model.

**Napomena:** boduje se samo napisani VHDL model, no VHDL model bez nacrtane sheme nosi 0 bodova.