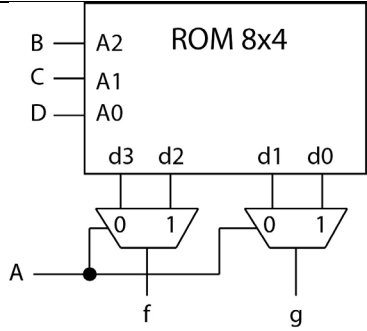


# ZAVRŠNI ISPIT IZ DIGITALNE LOGIKE

## Grupa C

1	<p>Razmotrite sklop koji na ulaz dobiva 4-bitni podatak (<math>a, b, c, d</math>) a na izlazu generira zaštitne bitove tog podatka uporabom Hammingovog koda uz neparni paritet. Neka su zaštitni bitovi (<math>c_1, c_2, c_4</math>). Želimo li jednim binarnim dekoderom (i sklopom ILI) realizirati generiranje zaštitnog bita <math>c_2</math>, koji je minimalni dekodekoder s kojim to možemo ostvariti?</p> <p>a) 1/2      b) 3/8      c) 2/4      d) 4/16      e) 5/32      f) ništa od navedenoga</p>
2	<p>Sklop za oduzimanje dvaju 4-bitnih binarnih brojeva izgrađen je pomoću 4 potpuna zbrajala i 4 invertora. Kašnjenje invertora iznosi 10 ns, a kašnjenje svakog od izlaza potpunog zbrajala (<math>S_i</math> i <math>C_i</math>) iznosi 30 ns. Koliko (u nanosekundama) iznosi ukupno kašnjenje cijeloga sklopa?</p> <p>a) 40      b) 70      c) 280      d) 160      e) 130      f) ništa od navedenoga</p>
3	<p>Pomoću 4 multipleksora 4/1 izgrađen je sklop za posmak koji, ovisno o upravljačkim signalima <math>A_1</math> i <math>A_0</math> podržava sljedeće operacije: za <math>A_1A_0=00</math> nema posmaka, za <math>A_1A_0=01</math> obavlja kružni posmak u desno za 1 mjesto, za <math>A_1A_0=10</math> obavlja kružni posmak u lijevo za 1 mjesto te za <math>A_1A_0=11</math> obavlja aritmetički posmak u desno za 1 mjesto. Signal <math>A_1</math> spojen je na adresne ulaze više težine svih multipleksora, a <math>A_0</math> na adresne ulaze niže težine. Ulazi u sklop za posmak označeni su s <math>DI_3</math> do <math>DI_0</math>, a izlazi s <math>DO_3</math> do <math>DO_0</math>. Što je potrebno spojiti na podatkovne ulaze <math>d_3d_2d_1d_0</math> multipleksora koji generira izlaz <math>DO_3</math>?</p> <p>a) <math>DI_3 DI_2 DI_0 DI_3</math>      c) <math>DI_2 DI_1 DI_0 DI_3</math>      e) <math>0 DI_3 DI_2 DI_1</math>  b) <math>DI_3 DI_2 DI_1 DI_0</math>      d) <math>DI_3 DI_2 DI_1 0</math>      f) ništa od navedenoga</p>
4	<p>Zadana je Booleova funkcija <math>f(A, B, C, D) = \sum m(5, 6, 7, 8, 9, 10, 11, 15)</math> koju realiziramo u obliku sume produkata. Broj primarnih implikanata / broj minimalnih oblika te funkcije je:</p> <p>a) 4/3      c) 4/1      e) 5/2  b) 8/2      d) 5/1      f) ništa od navedenoga</p>
5	<p>Sklop za izdvojeno generiranje bita prijenosa:</p> <p>a) u kombinaciji s potpunim zbrajalom omogućuje zbrajanje i oduzimanje binarnih brojeva  b) ubrzava rad jednobitnog potpunog zbrajala  c) može samostalno zbrojiti dva broja brže od paralelnog zbrajala  d) ubrzava rad paralelnog zbrajala  e) omogućuje zbrajanje u BCD kodu  f) ništa od navedenoga</p>
6	<p>Funkcije <math>f(A, B, C, D) = AB + AD + BCD + \overline{A}\overline{B}C\overline{D}</math> i <math>g(A, B, C, D) = \sum m(0, 1, 4, 6, 8, 12, 14, 15)</math> potrebno je realizirati sklopom na slici. Što je potrebno upisati u memorijske lokacije počevši od nulte? Rezultati su dani u heksadekadskom sustavu.</p>  <p>a) 372768EF    b) A3778110    c) 3684747D    d) 013ABC01    e) 37877ABC    f) ništa od navedenoga</p>
7	<p>Funkcije <math>f(A, B, C, D) = \sum m(0, 1, 4, 5, 14, 15)</math>, <math>g(A, B, C, D) = \sum m(2, 3, 4, 5, 14, 15)</math> i <math>h(A, B, C, D) = \sum m(0, 1, 2, 3, 14, 15)</math> potrebno je realizirati sklopom PLA minimalnih dimenzija (provjerite koliko je <i>doista</i> ulaza potrebno). Broj ulaza/broj izlaza polja I/broj izlaza je:</p> <p>a) 8/2/1      b) 4/5/3      c) 4/4/1      d) 3/4/3      e) 3/5/1      f) ništa od navedenoga</p>

8	<p>Statička memorija kapaciteta je <math>2^{12}</math> bita. Podatkovni ulazi/izlazi memorije su <math>D_7</math> do <math>D_0</math>. Memorijsko polje je organizacije <math>2 \frac{1}{2} D</math> pri čemu adresni dekodirer ima 64 izlaza. Koliko je logičkih riječi pohranjeno u jednoj fizičkoj riječi takve memorije?</p> <p>a) 8                      b) 1                      c) 4                      d) 32                      e) 64                      f) ništa od navedenoga</p>
9	<p>Funkciju <math>f(A, B, C) = \overline{A} \overline{B} \overline{C} + AB + AC</math> potrebno je realizirati sklopom na slici. Što treba upisati u prazna memorijska polja?</p> <p>a) 0,0,0,1              b) 0,1,1,1              c) 0,1,1,0              d) 1,0,0,0              e) 1,1,0,0              f) ništa od navedenoga</p>
10	<p>Koliko se tranzijentnih pogrešaka dekodiranja javlja u jednom ciklusu brojanja pri dekodiranju stanja 0 kod 3-bitnog asinkronog binarnog brojila unaprijed?</p> <p>a) 8    c) 1    e) 3 b) 2    d) 0    f) ništa od navedenoga</p>
11	<p>Sinkroni bistabil s ulazima <math>A</math> i <math>B</math> definiran je jednadžbom promjene stanja <math>Q_{n+1} = \overline{Q}_n \overline{B} + Q_n AB</math>. Takav bistabil potrebno je realizirati uporabom bistabila JK. Kako glasi minimalni oblik ulaza K?</p> <p>a) <math>\overline{A}</math>                      b) <math>\overline{B}</math>                      c) <math>\overline{Q}_n \overline{B}</math>                      d) <math>(\overline{A} + \overline{B})Q_n</math>                      e) <math>\overline{A} + \overline{B}</math>                      f) ništa od navedenoga</p>
12	<p>Sinkroni sekvencijski sklop sastavljen je od 32 bistabila. Vrijeme postavljanja bistabila je 20ns, vrijeme kašnjenja bistabila je 30ns, a vrijeme zadržavanja bistabila je 15ns. Koliko najviše razina kombinacijske logike smiju imati realizacije Booleovih funkcija koje na temelju trenutnog stanja određuju pobude bistabila, ako je kašnjenje svake razine logike 10ns, a zadana maksimalna frekvencija rada sklopa iznosi 12,5 MHz?</p> <p>a) 3                      b) 32                      c) 16                      d) 0                      e) 8                      f) ništa od navedenoga</p>
13	<p>Zadan je dijagram stanja konačnog automata (slika) koji je izveden uporabom minimalnog broja bistabila JK. Neka je stanje <math>S_i</math> kodirano binarnom reprezentacijom broja <math>i</math>, a ulazni signal je <math>X</math>. Minimalni oblik funkcije <math>K_0</math> glasi:</p> <p>a) <math>Q_1 + X</math>    c) <math>Q_0 X</math>    e) <math>X + Q_0 \overline{Q}_1</math> b) <math>Q_0 \overline{Q}_1</math>    d) <math>\overline{Q}_1 + \overline{X}</math>    f) ništa od navedenoga</p>
14	<p>Memorijski modul ima kapacitet 1024 riječi <math>\times</math> 8 bita. Ako memorijsko polje tog modula ima 3D organizaciju, koliko će <b>ukupno</b> ulaza imati korišteni adresni dekodirer?</p> <p>a) 8                      b) 1024                      c) 13                      d) 512                      e) 10                      f) ništa od navedenoga</p>

15	<p>Statičku memoriju kapaciteta <math>512 \text{ riječi} \times 32 \text{ bita}</math> potrebno je ostvariti uporabom memorijskih modula kapaciteta <math>32 \text{ riječi} \times 4 \text{ bita}</math>. Koliko je ukupno potrebno takvih memorijskih modula?</p> <p>a) 8                      b) 16                      c) 128                      d) 64                      e) 32                      f) ništa od navedenoga</p>
16	<p>Huffman-Mealyjeva metoda koristi se za:</p> <p>a) pretvorbu koda b) minimiziranje broja stanja/memorije c) izračun vremena raskoraka d) pretvorbu Mooreovog automata u Mealyjev e) minimizaciju višezlaznih funkcija f) ništa od navedenoga</p>
17	<p>Sinkroni sekvencijski sklop se sastoji od tri T bistabila i ROM-a <math>8 \times 3</math> gdje se na ulaze ROM-a dovode izlazi bistabila a na ulaze bistabila dovode izlazi ROM-a (kao na slici). Kako treba programirati ROM, počevši od najniže memorijske lokacije, a da sklop prolazi kroz ciklus stanja 0,7,5,3,2,4,1? Potrebno je osigurati siguran start prelaskom u stanje 0. Bistabil <math>T_2</math> pamti bit najveće težine.</p> <div style="display: flex; align-items: center; justify-content: center;"> <div style="margin-right: 20px;"> <p>Q2 — a2</p> <p>Q1 — a1</p> <p>Q0 — a0</p> </div> <div style="border: 1px solid black; padding: 5px; text-align: center;"> <p>ROM <math>8 \times 3</math></p> </div> <div style="margin-left: 20px;"> <p>d2 — T2</p> <p>d1 — T1</p> <p>d0 — T0</p> </div> </div> <p>a) 7,1,6,1,5,6,6,2                      c) 5,0,3,1,2,4,0,7                      e) 7,5,3,2,4,1,0,6 b) 7,0,4,2,1,3,0,5                      d) 7,2,6,1,6,5,4,5                      f) ništa od navedenoga</p>
18	<p>Asinkrono dekadsko brojilo ostvareno je uporabom bistabila T s asinkronim ulazom za brisanje (ovi ulazi spojeni su zajedno i služe za prekid ciklusa; prekid se aktivira jednim sklopom I). Koliko iznosi period signala takta za maksimalnu frekvenciju na kojoj će sklop i dalje raditi ispravno ako je poznato <math>t_{db}=20 \text{ ns}</math>, <math>t_{hold}=10 \text{ ns}</math>, <math>t_{setup}=20 \text{ ns}</math>, <math>t_{dls}=10 \text{ ns}</math>, <math>t_{očitanja}=15 \text{ ns}</math>?</p> <p>a) 65 ns                      b) 95 ns                      c) 85 ns                      d) 75 ns                      e) 105 ns                      f) ništa od navedenoga</p>
19	<p>Paralelni AD pretvornik izgrađen je od sedam naponskih komparatora, isto toliko D-bistabila te jednog pretvornika kôda koji termometarsku skalu s izlaza bistabila pretvara u binarno kodiranu vrijednost. Napon napajanja <math>U_{REF}</math> iznosi 7V. Otpornici u otpornom djelitelju na ulazu pretvornika na zaključenjima prema napajanju i masi iznose 1 k<math>\Omega</math>, a u ostatku otporne mreže 2 k<math>\Omega</math>. Koju vrijednost će na izlazu pokazati pretvornik koda za ulazni napon <math>U_a=0,9 \text{ V}</math>?</p> <p>a) 0                      b) 7                      c) 2                      d) 4                      e) 1                      f) ništa od navedenoga</p>
20	<p>U izvedbi <math>n</math>-bitnog digitalno-analognog pretvornika (za prirodni binarni kod) s otpornom mrežom s težinski raspoređenim otporima, broj <i>različitih</i> vrijednosti otpornika upotrijebljenih u otpornoj mreži je:</p> <p>a) jedan                      b) dva                      c) <math>n</math>                      d) <math>\log_2(n)</math>                      e) <math>2n</math>                      f) ništa od navedenoga</p>

*Ako se rješavaju, sljedeća dva zadatka moraju biti riješena u unutrašnjosti košuljice, kako je napisano uz svaki od zadataka; u suprotnom, rješenje se neće priznati. Zadatci se boduju jednako kao i prethodni zadatci (ali nema negativnih bodova). Zadatak mora imati prikazan postupak te konačno rješenje.*

**Zadatak 21. Riješiti na unutrašnjosti košuljice, s lijeve strane.**

4-bitno brojilo s ukrštenim prstenom (Johnsonovo brojilo) ima izlaze  $Q_0Q_1Q_2Q_3$ . U registru se podatak posmiče od  $Q_0$  prema  $Q_3$ . Bistabili reagiraju na padajući brid signala takta, a vrijeme kašnjenja možete zanemariti. Na izlaze tog brojila spojen je digitalno-analogni težinski pretvornik (težine 8421) i to tako da je  $Q_3$  doveden kao podatak najveće težine. Pretvornik je izveden tako da mu je napon kvanta jednak  $-0,25V$ . Na brojilo se dovodi simetrični takt periode  $1\mu s$ , i u  $t=0$  nastupa njegov rastući brid. Po uključenju, stanje brojila je 0. Nacrtajte vremenski dijagram koji prikazuje kretanje izlaznog napona pretvornika od  $t=0$  do  $t=10\mu s$ .

**Zadatak 22. Riješiti na unutrašnjosti košuljice, s desne strane.**

Na raspolaganju je model sinkronog bistabila T, okidanog padajućim bridom signala takta:

```
ENTITY sintff IS PORT(  
    t, cp: IN std_logic;  
    q: OUT std_logic);  
END sintff;
```

Koristeći tu komponentu, napišite strukturni VHDL model 4-bitnog asinkronog binarnog brojila. Bit izlaza s većim indeksom mora predstavljati bit izlaza veće težine.