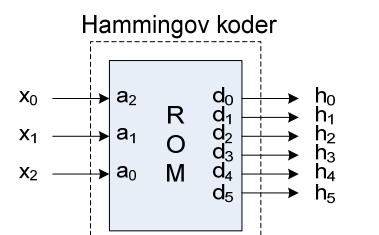


ZAVRŠNI ISPIT IZ DIGITALNE LOGIKE

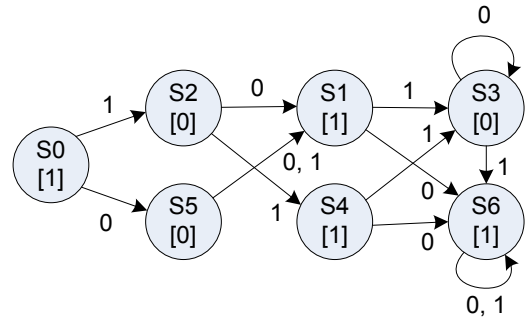
Grupa C

1.	<p>Izračunajte 10 komplement dekadskog broja 4283610.</p> <p>a) 3571240 b) 6428760 c) 6527150</p> <p>d) 7268480 e) 5716390 f) ništa od navedenog</p>
2.	<p>Koji je rezultat zbrajanja BCD brojeva 010100100011 i 000101001001?</p> <p>a) 011001110010 b) 011101100011 c) 011001101100</p> <p>d) 011010010000 e) 011001100001 f) ništa od navedenog</p>
3.	<p>Komplement funkcije $f(A,B,C,D)$ sadrži 5 minterma. Koliko minterma sadrži funkcija f?</p> <p>a) 25 b) 11 c) 9</p> <p>d) 27 e) 8 f) ništa od navedenog</p>
4.	<p>Između dva digitalna sustava razmjenjuju se 3 poruke. Za potrebe te razmjene razvijen je zaštitni kod s ispravljanjem pogrešaka $\{000000, 111000, 111111\}$. Koliko pogrešaka se minimalno mora dogoditi da bi prijemnik krivo protumačio poslanu poruku?</p> <p>a) 1 b) 4 c) 2</p> <p>d) 5 e) 3 f) ništa od navedenog</p>
5.	<p>Pronađite minimalni zapis funkcije f u obliku sume produkata, ako je:</p> $f(A,B,C,D) = \sum m(6,8,9,14,15) + \sum d(0,7,11).$ <p>a) $A\bar{B}\bar{C} + BC$ b) $AC\bar{D} + \bar{A}D$ c) $A\bar{B}\bar{C} + BC\bar{D} + ABC$</p> <p>d) $\bar{A}C\bar{D} + AD$ e) $A\bar{B}\bar{D} + BD$ f) ništa od navedenog</p>
6.	<p>Neka funkcija $f(A,B,C)$ ostvarena je direktno prema izrazu $\bar{A} \cdot B + A \cdot \bar{C}$. Koju vrstu statičkog hazarda ima taj sklop, i na kojem se on prijelazu javlja?</p> <p>a) statički 0 hazard, prijelaz 110 u 010 b) statički 0 hazard, prijelaz 010 u 110 c) statički 1 hazard, prijelaz 110 u 010</p> <p>d) statički 1 hazard, prijelaz 010 u 110 e) statički 1 hazard, prijelaz 111 u 101 f) ništa od navedenog</p>
7.	<p>Multipleksorom 16/1 ostvarujemo neku funkciju $f(A,B,C,D,E)$. U općem slučaju, na podatkovne ćemo ulaze tada dovoditi rezidualne funkcije od koliko varijabli?</p> <p>a) 3 b) 4 c) 5</p> <p>d) 2 e) 1 f) ništa od navedenog</p>

8.	<p>Sklop temeljen na ispisnoj memoriji prikazan je na slici. Programirajte ROM tako da sklop obavlja funkciju Hammingovog koda uz uporabu neparnog pariteta. Na izlazu h_0 potrebno je generirati prvi zaštitni bit, a kao prvi podatkovni bit uzima se x_0. Kako glasi sadržaj lokacija 4 do 7 ROM-a? U rješenju je sadržaj lokacija očitane kao oktalni brojevi, pri čemu je d_5 uzet kao bit najveće težine.</p> <div style="display: flex; justify-content: space-between;"> <div style="width: 45%;"> <p>a) 14,46,25,77 b) 00,52,31,63 c) 11,17,00,25</p> </div> <div style="width: 45%;"> <p>d) 13,41,22,70 e) 07,55,36,64 f) ništa od navedenog</p> </div> </div>	
9.	<p>Tehnologijom CMOS potrebno je ostvariti funkciju $f(A,B,C,D) = (\overline{A} + \overline{B}) \cdot (\overline{C} + \overline{D})$. Koliko nam treba minimalno tranzistora?</p> <div style="display: flex; justify-content: space-between;"> <div style="width: 45%;"> <p>a) 8 b) 16 c) 10</p> </div> <div style="width: 45%;"> <p>d) 20 e) 12 f) ništa od navedenog</p> </div> </div>	
10.	<p>Memorija 256×2 bita ima 2 ½ D organizaciju. Koliko logičkih riječi u tom slučaju sadrži jedna fizička riječ, ako se na adresni dekodirer retka dovodi 3 bitova adrese?</p> <div style="display: flex; justify-content: space-between;"> <div style="width: 45%;"> <p>a) jednu logičku riječ b) četiri logičke riječi c) osam logičkih riječi</p> </div> <div style="width: 45%;"> <p>d) šesnaest logičkih riječi e) trideset i dvije logičke riječi f) ništa od navedenog</p> </div> </div>	
11.	<p>Koliko iznosi maksimalna frekvencija rada 4-bitnog sinkronog binarnog brojila sa serijskim prijenosom (prijenos je izveden sklopovima I), ako je poznato $t_{db} = 9 \text{ ns}$, $t_{setup} = 6 \text{ ns}$, $t_{dls} = 2,5 \text{ ns}$?</p> <div style="display: flex; justify-content: space-between;"> <div style="width: 45%;"> <p>a) 10 MHz b) 25 MHz c) 50 MHz</p> </div> <div style="width: 45%;"> <p>d) 20 MHz e) 100 MHz f) ništa od navedenog</p> </div> </div>	
12.	<p>Pomoću 4 bistabila T izgrađeno je asinkrono binarno brojilo unaprijed. Bistabili imaju još i dodatni asinkroni ulaz za brisanje (reset, ulaz aktivan s 1), i u brojilu su ti ulazi povezani zajedno, te je na njih spojen izlaz sklopa I. Koje stanje taj sklop mora dekodirati ako se puni ciklus brojila želi skratiti za 3?</p> <div style="display: flex; justify-content: space-between;"> <div style="width: 45%;"> <p>a) 27 b) 26 c) 13</p> </div> <div style="width: 45%;"> <p>d) 3 e) 12 f) ništa od navedenog</p> </div> </div>	
13.	<p>Uporabom sklopa PLA tipa I-ILI potrebno je ostvariti funkcije:</p> $f_1(A,B,C,D) = \sum m(2,3,5,6,7,11,13,15) + \sum d(0,10)$ $f_2(A,B,C,D) = \sum m(2,5,6,13) + \sum d(0,10,11)$ <p>Ako dimenzije sklopa PLA označimo s $x \times y \times z$, gdje je x broj ulaza, y broj sklopova I-polja a z broj sklopova ILI-polja, koji nam je minimalno potreban PLA?</p> <div style="display: flex; justify-content: space-between;"> <div style="width: 45%;"> <p>a) 4×5×2 b) 4×4×2 c) 4×7×2</p> </div> <div style="width: 45%;"> <p>d) 4×6×2 e) 4×3×2 f) ništa od navedenog</p> </div> </div>	

14. Pogledajte stroj s konačnim brojem stanja prikazan na slici 1. Što je od sljedećega točno?

- a) stanja S1 i S4 su ekvivalentna
- b) stanja S0 i S2 su ekvivalentna
- c) stanja S1 i S5 su ekvivalentna
- d) stanja S1 i S3 su ekvivalentna
- e) stanja S0 i S6 su ekvivalentna
- f) ništa od navedenog



Slika 1. Stroj s konačnim brojem stanja

15. Pogledajte stroj s konačnim brojem stanja prikazan na slici 1. Početno stanje je S_0 . Ako se na njegov ulaz dovede niz 0, 0, 1, 0, 0, što će biti generirano na njegovom izlazu?

- a) 1,0,1,0,0,0
- b) 1,0,1,0,1,1
- c) 1,0,1,1,1,1
- d) 1,1,1,0,0,1
- e) 1,0,1,0,0,1
- f) ništa od navedenog

16. Pogledajte stroj s konačnim brojem stanja prikazan na slici 1. Taj se stroj direktno (bez minimizacije broja stanja) ostvaruje bistabilima D. Pri tome se koriste 3 bistabila, a stanje S_i kodira se kao broj i zapisan u Grayevom kodu. Što se dovodi na ulaz D_0 bistabila koji pohranjuje bit najmanje težine? Ulaz stroja označen je sa x . $D_0(Q_2, Q_1, Q_0, x)$ glasi:

- a) $\sum m(0,2,3,5,7,10,11,12,13,15) + \sum d(8,9)$
- b) $\sum m(0,1,4,5,10,11,12,13,14,15) + \sum d(8,9)$
- c) $\sum m(1,2,3,5,6,8,10,11,12,13,14) + \sum d(8,9)$
- d) $\sum m(0,1,2,5,6,10,11,12,14,15) + \sum d(8,9)$
- e) $\sum m(0,2,3,4,5,7,10,11,13,15) + \sum d(8,9)$
- f) ništa od navedenog

17. Pogledajte stroj s konačnim brojem stanja prikazan na slici 1. Prisjetite se kako ste na laboratorijskim vježbama modelirali ovakav stroj (razlaganje modela stroja na 3 bloka process). Ako ulaz stroja označimo sa x , signal koji čuva trenutno stanje sa $state$, signal koji čuva sljedeće stanje sa $nstate$, izlaz sa o te takt sa cp , što će biti minimalna lista osjetljivosti bloka process koji određuje $state$?

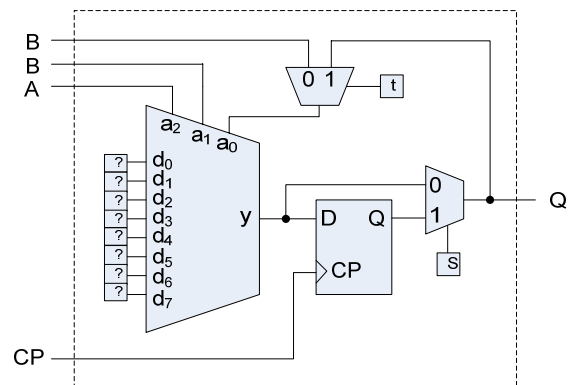
- a) cp
- b) $state, x$
- c) $state$
- d) $state, x, cp$
- e) $state, cp$
- f) ništa od navedenog

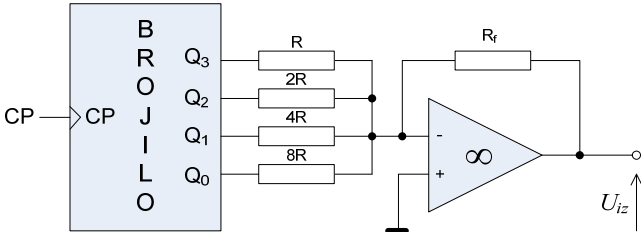
18. Na raspolaganju je logički blok FPGA sklopa prikazan slikom. Želimo ostvariti bistabil s ulazima A i B čija je jednadžba promjene stanja:

$$Q^{n+1} = \overline{Q}^n A + \overline{A} B$$

gdje Q^{n+1} označava sljedeće a Q^n trenutno stanje bistabila. Kako treba programirati logički blok? U rješenjima je LUT očitao od d_0 prema d_7 .

- a) LUT=00011101, $s=1$, $t=1$
- b) LUT=01001101, $s=1$, $t=1$
- c) LUT=00111010, $s=1$, $t=1$
- d) LUT=00101110, $s=1$, $t=1$
- e) LUT=01100001, $s=0$, $t=1$
- f) ništa od navedenog



19.	<p>Na sinkrono binarno brojilo spojen je D/A pretvornik. Signal takta je simetrični, poluperiode $500\ \mu\text{s}$. U trenutku $t=0$, brojilo se nalazi u stanju 0, i započinje poluperioda signala takta vrijednosti 0. Koji će se napon pojaviti na izlazu pretvornika u trenutku $t = 5,2\ \text{ms}$? Za pretvornik je poznato: $R = 1\ \text{k}\Omega$, $R_f = 1\ \text{k}\Omega$. Pretpostavite da izlazi brojala imaju otpor $0\ \Omega$, te da na njegovu izlazu logička 0 odgovara naponu $0\ \text{V}$ a logička 1 naponu $+5\ \text{V}$.</p>	
20.	<p>Jezikom VHDL modeliran je bistabil T. Blok process tog modela prikazan je desno. Kako djeluju signali <i>postavi</i> i <i>obrisi</i>: sinkrono ili asinkrono?</p> <p>a) oba djeluju sinkrono b) <i>postavi</i> sinkrono, <i>obrisi</i> asinkrono c) <i>postavi</i> asinkrono, <i>obrisi</i> sinkrono d) oba djeluju asinkrono e) nema dovoljno informacija f) ništa od navedenoga</p>	<pre> process(cp,postavi,obrisi) variable stanje: std_logic := '0'; begin if falling_edge(cp) then if obrisi='1' then stanje := '0'; else stanje := t xor stanje; end if; end if; if postavi='0' then stanje := '1'; end if; q <= stanje after 10 ns; qn <= not stanje after 10 ns; end process; </pre>