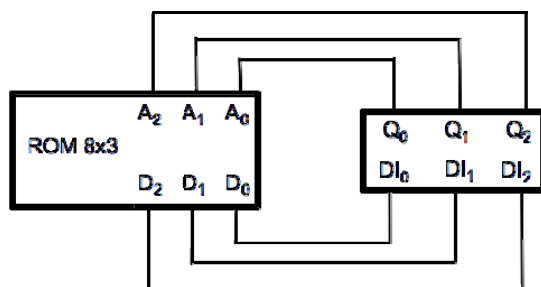


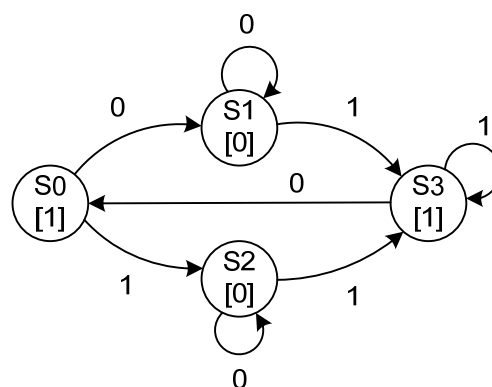
# ZAVRŠNI ISPIT IZ DIGITALNE LOGIKE

## Grupa C

1	<p>Zadane su tri Booleove funkcije: <math>f_1(A,B,C,D) = \overline{A}D</math>, <math>f_2(A,B,C,D) = \sum m(3,7)</math>, <math>f_3(A,B,C,D) = \sum m(1,5,10,11)</math>. Sve tri funkcije potrebno je ostvariti jednim programirljivim poljem (PLA) tipa NI-NI. Neka je <math>n</math> broj ulaza u PLA, <math>l</math> broj NI sklopova prve razine a <math>k</math> broj NI sklopova druge razine. Minimalne dimenzije potrebnog PLA sklopa <math>n \times l \times k</math> su:</p> <p>a) <math>3 \times 3 \times 3</math>      b) <math>4 \times 4 \times 2</math>      c) <math>4 \times 4 \times 3</math>      d) <math>4 \times 3 \times 3</math>      e) <math>2 \times 3 \times 4</math>      f) ništa od navedenoga</p>
2	<p>Kod koje izvedbe bistabila može doći do pojave osciliranja izlaza kada je signal takta trajno omogućen (i uz prikladnu pobudu)?</p> <p>a) dvostrukog JK      c) razinom upravljanog JK      e) bridom okidanog D b) bridom okidanog JK      d) razinom upravljanog D      f) ništa od navedenoga</p>
3	<p>Na raspolaganju je trobitni registar s paralelnim ulazima <math>DI_2, DI_1, DI_0</math> te paralelnim izlazima <math>Q_2, Q_1, Q_0</math> (<math>DI_2</math> je ulaz najviše težine, <math>Q_2</math> je izlaz najviše težine), te ispisna memorija <math>8 \times 3</math> (<math>A_2</math> je adresni ulaz najviše težine, <math>D_2</math> podatkovni izlaz najviše težine). U memoriju je po lokacijama, počevši od nulte, zapisan sljedeći sadržaj: 1, 3, 4, 5, 0, 2, 7, 6. Memorija i registar spojeni su na način <math>DI_2 \leftarrow D_2</math>, <math>DI_1 \leftarrow D_1</math>, <math>DI_0 \leftarrow D_0</math>, <math>A_2 \leftarrow Q_2</math>, <math>A_1 \leftarrow Q_1</math>, <math>A_0 \leftarrow Q_0</math> (vidi sliku 1). Utvrdite duljinu ciklusa u kojem radi sklop (ako ih ima više, najduljeg) te ima li ili nema siguran start.</p> <p>a) 6, nema siguran start      c) 5, ima siguran start      e) 4, ima siguran start b) 8, ima siguran start      d) 1, ima siguran start      f) ništa od navedenoga</p>
4	<p>3-bitni posmačni registar ima paralelne izlaze <math>Q_2, Q_1, Q_0</math> te serijski ulaz <math>S_{in}</math> a podatak pomiče od <math>Q_2</math> prema <math>Q_0</math>. Na ulaz <math>S_{in}</math> spojen je kombinacijski sklop koji računa funkciju <math>\overline{Q_1} \oplus \overline{Q_0}</math>. Istovjetni sklop želimo ostvariti uporabom 3-bitnog posmačnog registra i jednog multipleksora 4/1, pri čemu ostvareni sklop mora imati siguran start. Na adresne ulaze multipleksora spojeno je <math>A_1=Q_2</math>, <math>A_0=Q_1</math>. Na podatkovne ulaze <math>D_0, D_1, D_2</math> i <math>D_3</math> multipleksora potrebno je dovesti redom:</p> <p>a) <math>1, \overline{Q_0}, 0, Q_0</math>      c) <math>Q_0, \overline{Q_0}, Q_0, \overline{Q_0}</math>      e) <math>\overline{Q_0}, Q_0, \overline{Q_0}, 0</math> b) <math>\overline{Q_0}, 1, 0, \overline{Q_0}</math>      d) <math>1, \overline{Q_0}, 0, 0</math>      f) ništa od navedenoga</p>



Slika 1.



Slika 2.

5	<p>Stroj s konačnim brojem stanja prikazan na slici 2 ostvarite (bez minimizacije) uporabom 2 bistabila tipa D, uz prirodno binarno kodiranje stanja. Neka su izlazi bistabila označeni s <math>Q_1</math> i <math>Q_0</math> a ulaz stroja označen s <math>I</math>. Minimalni zapis Booleove funkcije koju treba dovesti na ulaz <math>D_1</math> glasi:</p> <p>a) <math>\overline{Q_1} + \overline{Q_0}I</math>      c) <math>\overline{Q_0}I</math>      e) <math>Q_1\overline{Q_0} + I</math> b) <math>\overline{Q_1} + Q_0 + I</math>      d) <math>\overline{Q_1}I</math>      f) ništa od navedenoga</p>
---	--



16	U nekom digitalnom sustavu koristi se 8-bitni paralelni AD pretvornik čiju ćemo pogrešku kvantizacije označiti s $\varepsilon_{K,8}$ . Ako bismo koristili 10-bitni paralelni AD pretvornik (uz isti raspon ulaznog napona), kolika bi tada bila pogreška kvantizacije $\varepsilon_{K,10}$ ? a) $\varepsilon_{K,8}/4$ b) $4\varepsilon_{K,8}$ c) $2\varepsilon_{K,8}$ d) $\varepsilon_{K,8}$ e) $\varepsilon_{K,8}/2$ f) ništa od navedenoga
17	Koliki je omjer najvećeg i najmanjeg otpora u <b>ljestvičastoj</b> otpornoj mreži 4-bitnog DA pretvornik za kôd 8421? a) 8      b) 1      c) 4      d) 16      e) 2      f) ništa od navedenoga
18	Potrebno je realizirati sklop za množenje dvaju 2-bitnih binarnih brojeva. Označimo li operande s $A=a_1a_0$ i $B=b_1b_0$ , a rezultat s $M=m_3m_2m_1m_0$ , kako glasi logička jednačba za bit rezultata $m_2$ ? a) $\bar{a}_1a_0b_1 + a_1\bar{a}_0\bar{b}_1b_0$ d) $a_1\bar{a}_0b_1 + a_1b_1\bar{b}_0$ b) $\bar{a}_1 + b_1\bar{b}_0$ e) $a_1\bar{b}_0 + a_0\bar{b}_1 + \bar{a}_1\bar{a}_0\bar{b}_1\bar{b}_0$ c) $a_1 + a_0 + \bar{b}_1 + \bar{b}_0$ f) ništa od navedenoga
19	Za Booleovu funkciju $f(A,B,C,D) = \sum m(1,3,5,7,10) + \sum d(11,12)$ pronađite minimalni zapis funkcije u obliku sume produkata. a) $\bar{B}\bar{C} + ACD$ c) $\bar{A}D + A\bar{B}C$ e) $A\bar{D} + BC$ b) $AB + \bar{C}D$ d) $\bar{A}CD + B$ f) ništa od navedenoga
ENTITY bist IS PORT ( S,T,CP: IN std_logic; Q,Qn: OUT std_logic); END bist; ARCHITECTURE a OF bist IS BEGIN PROCESS(?) VARIABLE st: std_logic := '0'; BEGIN IF falling_edge(CP) THEN IF S='0' THEN st := '1'; ELSE st := st xor t; END IF; END IF; Q <= st; Qn <= not st; END PROCESS; END a;  (Izvorni kod 1)	
20	Izvorni kod 1 prikazuje model nekog bistabila u VHDL-u. Minimalna lista osjetljivosti prikazanog bloka process (gdje je prikazan znak '?') glasi: a) CP b) CP, S c) S, T d) CP, S, T e) Q, CP, S, T f) ništa od navedenoga
21	Bistabil prikazan izvornim kodom 1 ostvaruje se konfigurabilnim logičkim blokom (CLB) temeljenim na trouglažnom LUT-u i bistabilu tipa D. Na ulaze CLB-a spojeno je $a_2=S$ , $a_1=T$ , $a_0=Q$ ( $a_i$ su ulazi CLB-a, Q izlaz bistabila koji se nalazi u CLB-u). Što treba biti upisano u LUT, počevši od najniže adrese? a) 0,0,1,1,0,1,0,1 b) 1,0,1,0,0,1,0,1 c) 0,0,1,1,0,0,1,1 d) 1,1,1,1,0,1,1,0 e) 1,1,0,0,0,0,1,1 f) ništa od navedenoga

*Ako se rješavaju, sljedeća dva zadatka moraju biti riješena u unutrašnjosti košuljice, kako je napisano uz svaki od zadataka. Zadatci se boduju jednako kao i prethodni zadatci (ali nema negativnih bodova). Zadatak mora imati prikazan postupak te konačno rješenje.*

Sljedeća dva zadatka slična su posljednjem zadatku s laboratorijskih vježbi. Ostvarujemo automat koji upravlja s dva svjetla: crvenim (upaljeno je kada je izlaz  $C=1$ ) i zelenim (upaljeno je kada je izlaz  $Z=1$ ). Automat za potrebe mjerenja vremena ima na raspolaganju vremenski sklop (timer) koji na izlazima T2, T4 i T8 postavlja vrijednost 1 u trenutku kada su prošle dvije, četiri odnosno 8 sekundi od reseta vremenskog sklopa (automat ga resetira postavljanjem signala *tres* u 1; taj je signal izlaz automata i ulaz vremenskog sklopa). Automat mora osigurati sljedeći ciklus paljenja svjetala:

- 2 sekunde upaljeno je samo crveno
- potom 6 sekundi crveno i zeleno
- potom 8 sekundi samo zeleno

Pretpostavite da po uključanju na napajanje automat odmah mora resetirati vremenski sklop jer u suprotnom on neće započeti s mjerenjem vremena.

**Zadatak 22. Riješiti na unutrašnjosti košuljice, s lijeve strane.**

Nacrtajte dijagram promjene stanja Moorevog automata koji rješava opisani problem. Nemojte zaboraviti jasno naznačiti kojim su redoslijedom prikazani ulazi odnosno izlazi na dijagramu koji ćete nacrtati.

**Zadatak 23. Riješiti na unutrašnjosti košuljice, s desne strane.**

Nacrtajte dijagram promjene stanja Mealyjevog automata koji rješava opisani problem. Nemojte zaboraviti jasno naznačiti kojim su redoslijedom prikazani ulazi odnosno izlazi na dijagramu koji ćete nacrtati.