

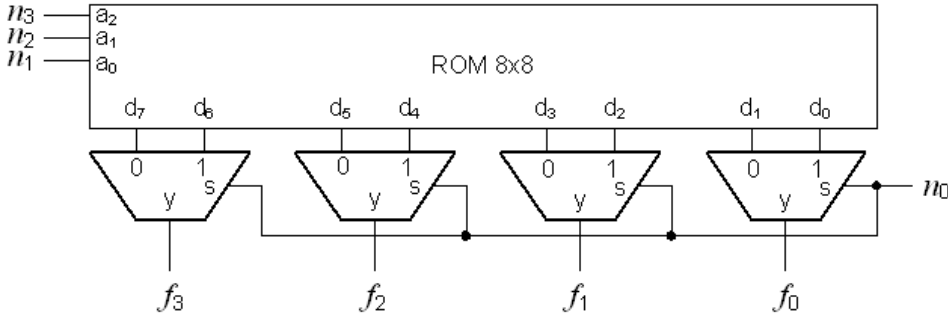
# ZAVRŠNI ISPIT IZ DIGITALNE LOGIKE

## Grupa C

1.	<p>Kontinuirano brojeći (slijedni) A/D pretvornik radi na frekvenciji 1 kHz. Kvant pretvornika iznosi 0,25V. Na ulazu se u trenutku <math>t_0=0</math> nalazi napon od 0V i očitana vrijednost je 0. Od trenutka <math>t_0=0</math> do trenutka <math>t_1=30\text{ms}</math> na ulazu se napon linearno povećava do 13,8V. Od trenutka <math>t_1</math> nadalje ulazni napon ostaje konstantan. Kada će vrijednost koju generira A/D pretvornik doseći ili premašiti vrijednost ulaznog napona od 13,8V? Prva korekcija vrijednosti brojila u A/D pretvorniku događa se po isteku prve periode signala takta, a brojanje kreće od vrijednosti 0.</p> <p>a) 56 ms      b) 5,6 ms      c) 30 ms      d) 300 ms      e) 560 ms      f) ništa od navedenoga</p>
2.	<p>Univerzalni sklop NI u tehnologiji CMOS (pozitivna logika) je izveden pomoću:</p> <p>a) PDN = serijski spojeni NMOS      d) PDN = paralelno spojeni NMOS  PUN = paralelno spojeni PMOS      PUN = paralelno spojeni PMOS  b) PDN = paralelno spojeni NMOS      e) PDN = paralelno spojeni NMOS  PUN = serijski spojeni PMOS      PUN = paralelno spojeni NMOS  c) PDN = paralelno spojeni NMOS      f) ništa od navedenoga  PUN = paralelno spojeni PMOS</p>
3.	<p>Koja je tvrdnja istinita?</p> <p>a) samo Mooreov automat ima sekvencijske i kombinacijske sklopove  b) samo Mealyev automat ima sekvencijske i kombinacijske sklopove  c) Mealyev i Mooreov automat imaju sekvencijske i kombinacijske sklopove  d) Mealyev i Mooreov automat imaju samo sekvencijske sklopove  e) Mealyev i Mooreov automat imaju samo kombinacijske sklopove  f) ništa od navedenoga</p>
4.	<p>Uporabom bistabila JK potrebno je ostvariti bistabil čija je jednačba promjene stanja <math>Q_{n+1} = A \cdot Q_n + \bar{B}</math>. Što se dovodi na ulaz K?</p> <p>a) <math>A \cdot \bar{B}</math>      b) <math>\bar{A} \cdot \bar{B}</math>      c) <math>Q_n \cdot \bar{B}</math>      d) <math>A \cdot B</math>      e) <math>\bar{A} \cdot B</math>      f) ništa od navedenoga</p>
5.	<p>Pojednostavljeni logički blok programirljivog polja (FPGA) prikazan shemom sastoji se od pregledne tablice (LUT) s četiri ulaza, D bistabila (FF), te multipleksora. Konfiguracija pregledne tablice zadana je funkcijom <math>LUT4 = (A \text{ XOR } B) \text{ AND } C \text{ AND } D</math>. Pomoću tako konfiguriranog logičkog bloka treba izvesti bistabil tipa T. Koji od ponuđenih port map izraza treba odabrati da bi sintetizator iz priloženog VHDL opisa ispravno generirao bistabil T?</p> <pre> entity t_ff is port (     t, cp: in std_logic;     q: out std_logic ); end t_ff;  architecture x of t_ff is     signal i: std_logic; begin     t_flop: entity fpga_cell port map(???);     q &lt;= i; end x; </pre> <p>a) port map(cp =&gt; cp, a =&gt; t, b =&gt; i, c =&gt; '1', d =&gt; '1', sel =&gt; '0', z =&gt; i)  b) port map(cp =&gt; cp, a =&gt; i, b =&gt; t, c =&gt; '1', d =&gt; '1', sel =&gt; '1', z =&gt; i)  c) port map(cp =&gt; cp, a =&gt; '1', b =&gt; i, c =&gt; t, d =&gt; '1', sel =&gt; '1', z =&gt; i)  d) port map(cp =&gt; cp, a =&gt; i, b =&gt; t, c =&gt; '1', d =&gt; '1', sel =&gt; '0', z =&gt; i)  e) port map(cp =&gt; cp, a =&gt; t, b =&gt; i, c =&gt; '0', d =&gt; '1', sel =&gt; '1', z =&gt; i)  f) ništa od ponuđenog</p>

6.	<p>Kako glasi minimalna lista osjetljivosti bloka <code>process</code> koji opisuje bistabil T okidan padajućim bridom signala takta? Bistabil ima još asinkrone ulaze za postavljanje i brisanje.</p> <p>a) T, clr, set                                      c) clk, T, set                                      e) clk, T, clr b) set, clr    d) clk, set, clr                                      f) ništa od navedenoga</p>
7.	<p>Prikazan je blok <code>process</code> VHDL modela sinkronog bistabila T. Čime je potrebno zamijeniti mjesta <b>&lt;A&gt;</b>, <b>&lt;B&gt;</b> i <b>&lt;C&gt;</b> u kodu kako bi ulazi <code>clr</code> i <code>set</code> djelovali sinkrono?</p> <pre> process&lt;A&gt;   variable state: std_logic; begin   if falling_edge(cp) then     state := t xor state;     &lt;B&gt;   end if;   &lt;C&gt;   q &lt;= state after 10 ns;   qn &lt;= not state after 10 ns; end process; </pre> <p>a) <b>&lt;A&gt;</b>=" (cp, clr, set)", <b>&lt;B&gt;</b>="if clr='1' then state := '0'; end if;", <b>&lt;C&gt;</b>=" if set='1' then state := '1'; end if;"  b) <b>&lt;A&gt;</b>=" (cp, clr, set)", <b>&lt;B&gt;</b>="", <b>&lt;C&gt;</b>="if set='1' then state := '1'; end if; if clr='1' then state := '0'; end if;"  c) <b>&lt;A&gt;</b>=" (cp)", <b>&lt;B&gt;</b>="if set='1' then state := '0'; end if; if clr='1' then state := '1'; end if;", <b>&lt;C&gt;</b>=""  d) <b>&lt;A&gt;</b>=" (cp, clr)", <b>&lt;B&gt;</b>="if set='1' then state := '1'; end if;", <b>&lt;C&gt;</b>=" if clr='1' then state := '0'; end if;"  e) <b>&lt;A&gt;</b>=" (cp)", <b>&lt;B&gt;</b>="if set='1' then state := '1'; end if; if clr='1' then state := '0'; end if;", <b>&lt;C&gt;</b>=""  f) ništa od navedenoga</p>
8.	<p>Što je od sljedećega istinito?</p> <p>a) granica dinamičke smetnje manja je od granice istosmjerne smetnje  b) postoje zaštitni kodovi s redundancijom 0 (ali nude samo detekciju pogreške)  c) dinamička disipacija snage proporcionalna je kvadratu frekvencije  d) pogreška kvantizacije govori nam o brzini rada pretvornika  e) BCD-kôd koristi manje bitova od Excess-3 kôda  f) ostvarenje funkcije kao produkt suma podložno je statičkom-0 hazardu</p>
9.	<p>Uporabom trobitnog posmačnog registra i multipleksora (prema slici) potrebno je ostvariti sklop koji na izlazu generira ciklus 0→4→2→1 (izlaz <i>A</i> tumačiti kao bit najveće težine). Svako nespecificirano stanje potrebno je riješiti tako da se iz njega u najmanjem broju koraka dođe u stanje 4. Što je potrebno dovesti na ulaze multipleksora? Ponuđeni odgovori navode ulaze od <math>d_0</math> do <math>d_3</math>, tim redoslijedom.</p>  <p>a) <math>\overline{C}, C, 0, 0</math>                                      b) <math>C, C, 0, \overline{C}</math>  c) <math>\overline{C}, 0, 0, 0</math>                                      d) <math>1, C, \overline{C}, 0</math>  e) <math>\overline{C}, C, \overline{C}, 1</math>                                      f) ništa od navedenoga</p>
10.	<p>Neki sekvencijski sklop iste je strukture kao i sklop iz prethodnog zadatka. Na ulaze <math>d_0</math> do <math>d_3</math> (tim redoslijedom) dovedeno je <math>\overline{C}, \overline{C}, C, C</math>. Utvrdite u kojem ciklusu broji to brojilo, te ima li siguran start. U ponuđenim odgovorima dan je samo dio ciklusa.</p> <p>a) 6→3→5, nema                                      c) 2→5→6, ima                                      e) 5→2→1, nema  b) 0→4→2, ima                                      d) 4→2→5, nema                                      f) ništa od navedenoga</p>



17.	<p>Funkciju <math>f(n) = (n/2) + 1</math> potrebno je ostvariti sklopom prema slici. Argument funkcije pri tome treba tumačiti kao cijeli broj koji može biti pozitivan ili negativan. Za zapis negativnih brojeva koristi se 2-komplement. Dijeljenje u zapisu funkcije podrazumijeva cjelobrojno dijeljenje, odnosno odsijecanje decimalnog dijela (ne radi se zaokruživanje). Što je potrebno upisati u memoriju na lokacije 3, 4 i 6? Sadržaj je ponuđen u heksadekadskom zapisu.</p>  <p>a) 01,02,03    b) 0F,FD,01    c) FE,A1,12    d) 30,F6,AA    e) 17,35,A8    f) ništa od navedenoga</p>
18.	<p>Izlazi Y1 i Y2 nekog sklopa definirani su izrazom <math>Y1 \leq (NOT A AND NOT B AND NOT C) OR (A AND B AND NOT C) OR (A AND NOT B AND NOT C)</math>; <math>Y2 \leq A OR B</math>; Koju će vrijednost poprimiti izlazi Y1 i Y2 ako se kao pobuda dovede <math>A='0'</math>, <math>B='U'</math>, <math>C='1'</math>?</p> <p>a) U, 0    b) 0, U    c) 1, 0    d) U, U    e) 1, U    f) ništa od navedenoga</p>
19.	<p>Memorija kapaciteta 8MB ima 2D organizaciju, pri čemu fizička riječ pohranjuje jedan oktet. Ako se želi napraviti memorija istog kapaciteta ali organizacije <math>2 \frac{1}{2}</math> D kod koje je duljina linije bita 8 puta manja, koliko bitova u toj memoriji pohranjuje jedna fizička riječ?</p> <p>a) 128    b) 32    c) 256    d) 16    e) 64    f) ništa od navedenoga</p>
20.	<p>Zadana je funkcija <math>f = \overline{A} \overline{B} C D G + \overline{B} \overline{C} E F + \overline{A} B C D</math>. Funkciju ostvarujemo uporabom jednog multipleksora 2/1, pri čemu na adresni ulaz dovodimo varijablu B. Rezidualne funkcije ostvarujemo u obliku minimalne sume produkata. Koliko će produkata imati rezidualna funkcija koju dovodimo na podatkovni ulaz d1 (podatkovni ulazi multipleksora su d0 i d1)? Savjet: ne rješavati tablično!</p> <p>a) 1    b) 7    c) 2    d) 4    e) 3    f) ništa od navedenoga</p>
21.	<p>25 podatkovnih bitova potrebno je zaštititi pomoću Hammingovog koda. Koliko pri tome iznosi redundancija kodiranja? Odgovori su zaokruženi na trećoj decimali.</p> <p>a) 0,200    b) 0,010    c) 0,167    d) 0,275    e) 0,021    f) ništa od navedenoga</p>
22.	<p>Koliko najviše smijemo povećati frekvenciju rada digitalnog sklopa ako napon napajanja smanjimo za 20%? Dinamička disipacija se pri tome ne smije povećati. Ponuđena rješenja zaokružena su na dvije znamenke.</p> <p>a) 17%    b) 48%    c) 40%    d) 20%    e) 56%    f) ništa od navedenoga</p>
23.	<p>Koliko bitnih primarnih implikanata ima funkcija <math>f(A,B,C,D) = \sum m(6,9,13,14,15)</math>?</p> <p>a) 1    b) 2    c) 0    d) 4    e) 3    f) ništa od navedenoga</p>
24.	<p>Koliko je minimalno potrebno bistabila tipa D da bi se ostvario sekvencijski sklop na čijem se izlazu generira ciklus: <math>0 \rightarrow 1 \rightarrow 1 \rightarrow 2 \rightarrow 3 \rightarrow 5</math> (nakon 5 ciklus se zatvara)?</p> <p>a) 2    b) 6    c) 4    d) 5    e) 3    f) ništa od navedenoga</p>
25.	<p>Neka je <math>f = A + \overline{B} C</math>. Neka je funkcija g jednaka dualnoj funkciji od f. Koliko maksterma sadrži funkcija <math>h(A,B,C) = f \cdot g</math>?</p> <p>a) 3    b) 5    c) 4    d) 7    e) 6    f) ništa od navedenoga</p>