



11. Standardni sekvencijski moduli



Sadržaj predavanja

- **registri**
 - **registri u užem smislu**
 - **posmačni registri**
- brojila
- generatori sekvencije



Sekvencijski moduli

- *sekvencijski moduli*:
 - ~ cjeline koje sadrže kombinacijski sklop / memoriju (niz/skup bistabila ili registara)
- naročito zanimljivi *standardni* moduli:
 - n-bitni moduli
 - ~ n bistabila
 - pohranjivanje podataka
 - ~ *registri*
 - brojanje
 - ~ *brojila*

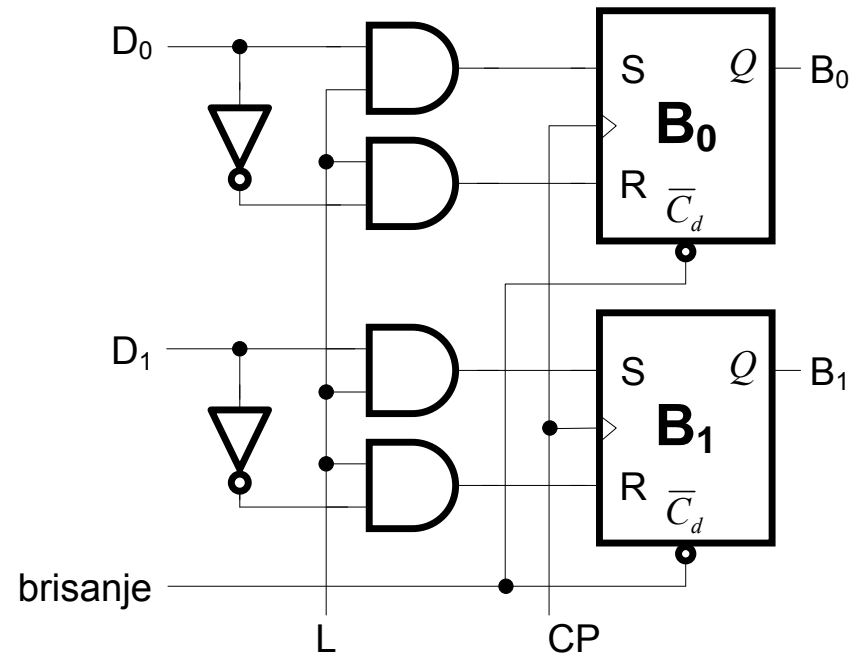


Registri

- *registri*
 - ~ pamćenje *više-bitnih* podataka ("registriranje"):
 - obično jedna riječ/znak
 - ~ standardna jedinica podataka za digitalni sustav
 - mogućnost upisa i ispisa/čitanja:
 - registri u užem smislu
 - ~ *paralelni* upis i ispis
 - posmačni registri
 - ~ *serijski* upis i ispis
 - kombinacije upisa/ispisa
 - ~ druge primjene
 - izvedbe:
 - *svi* tipovi bistabila (osim T)
 - MSI i LSI moduli

Registri u užem smislu

- osnovna struktura *registra u užem smislu*:
~ uređeni skup *nepovezanih* bistabila
 - paralelni upis podatka
 - paralelno čitanje pohranjenog podatka
- način upisa:
 - sinkroni
~ uobičajeni, bolji
(→ upravljani!)
 - "asinkroni"
~ registri (upravljanjih) osnovnih bistabila:
problem transparentnosti



Registri u užem smislu

- prikaz (tipično)
 - ~ blok-simbol za cijeli registar:
 - (svi) bistabili
 - grupe bistabila
 - ~ format pohranjene riječi

| | | | | |
|-------|-------|-------|-----|-----------|
| B_0 | B_1 | B_2 | ... | B_{n-1} |
|-------|-------|-------|-----|-----------|

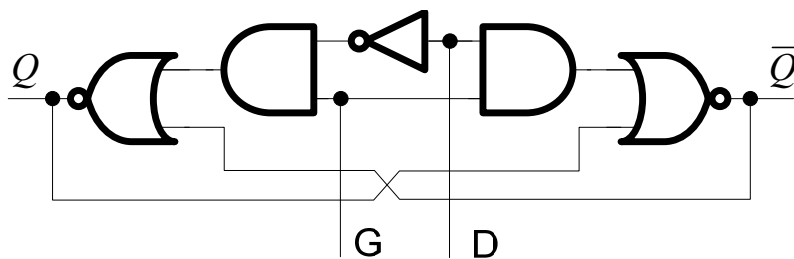
| | |
|---------|--------|
| OP. KOD | ADRESA |
|---------|--------|

- značajni elementi arhitekture i organizacije sustava:
 - protok podataka:
 - ~ registri i *staze* (engl. registers & data paths)
između procesnih elemenata
 - viša razina razmatranja/opisivanja sustava
 - ~ RTL (engl. Register Transfer Level)

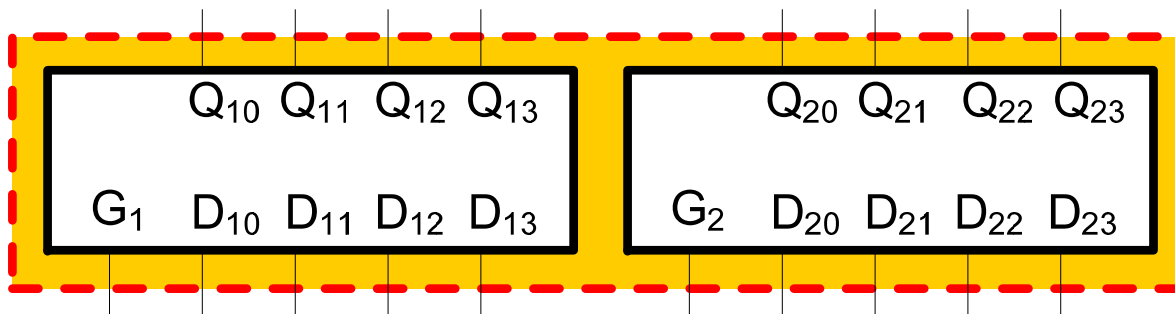
Registri u užem smislu

Primjer: "8-bit bistable latch" 74100

- dvostruki 4-bitni registar (upravljanih osnovnih) D bistabila

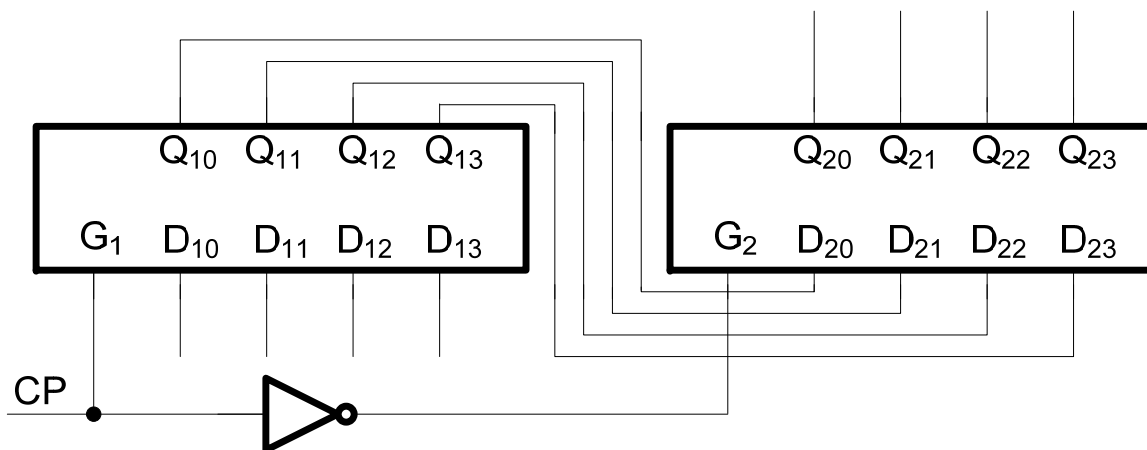


| ULAZI | | IZLAZI | |
|-------|---|-----------|----------------------|
| D | G | Q | \overline{Q} |
| L | H | L | H |
| H | H | H | L |
| X | L | Q^{n-1} | \overline{Q}^{n-1} |



Registri u užem smislu

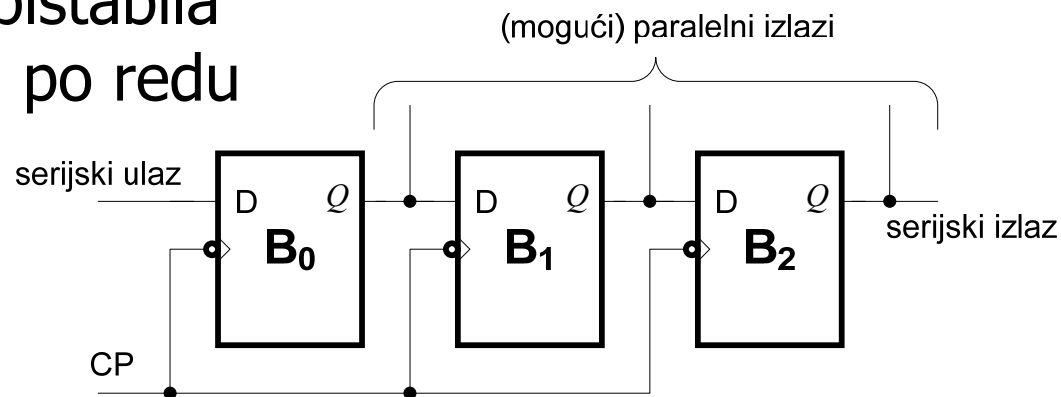
- primjena 74100:
 - privremeno pohranjivanje podataka na UI sustava ("međuspremnik", engl. buffer)
 - ostvarivanje složenijih struktura; npr. 4-bitni registar dvostrukih bistabila



| ULAZI | | IZLAZI | |
|-------|---|-----------|----------------------|
| D | G | Q | \overline{Q} |
| L | H | L | H |
| H | H | H | L |
| X | L | Q^{n-1} | \overline{Q}^{n-1} |

Posmačni registri

- *posmačni registar* (engl. shift register):
 - funkcijski pogled:
 - registar sa *serijskim* upisom i ispisom
~ svojstveni mehanizam pomicanja (bitova) podatka od ulaza prema izlazu
 - analogija s tokarskim strojem
~ "posmak" (engl. shift)
 - karakteristična struktura
~ izlaz prethodnog bistabila na ulaz slijedećeg po redu



Posmačni registri

- *posmak podataka:*

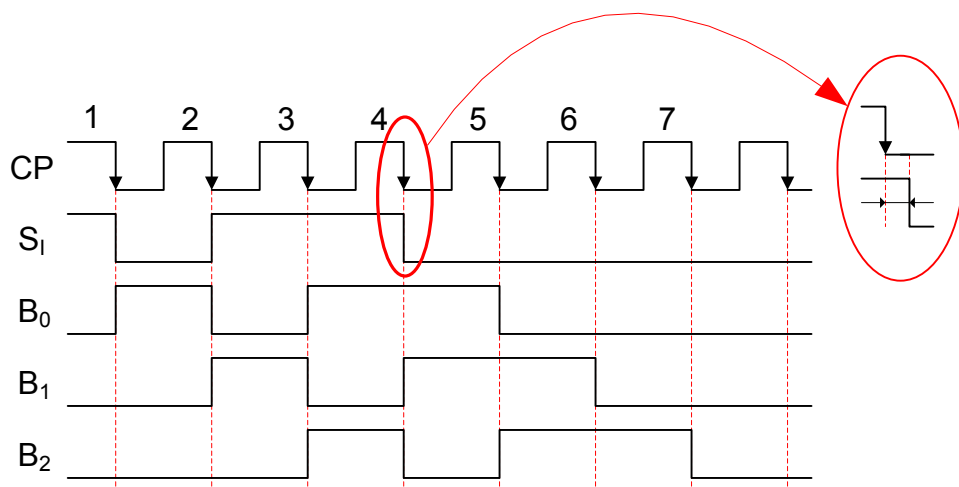
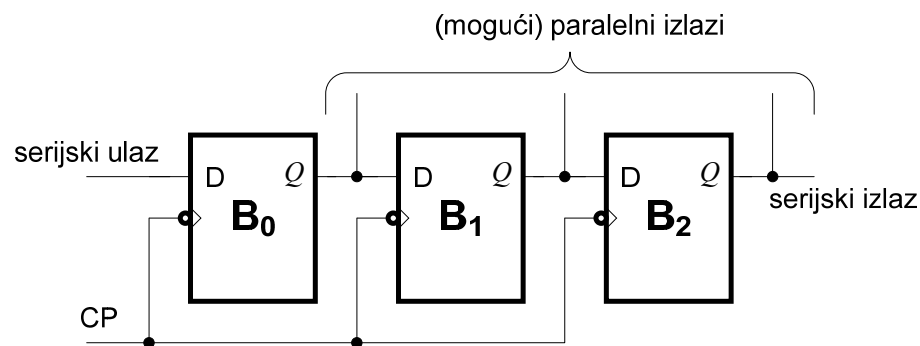
- *istovremeni upis:*

$$B_{i-1} \rightarrow B_i$$

$$B_i \rightarrow B_{i+1}$$

- *ispravnost upisa*

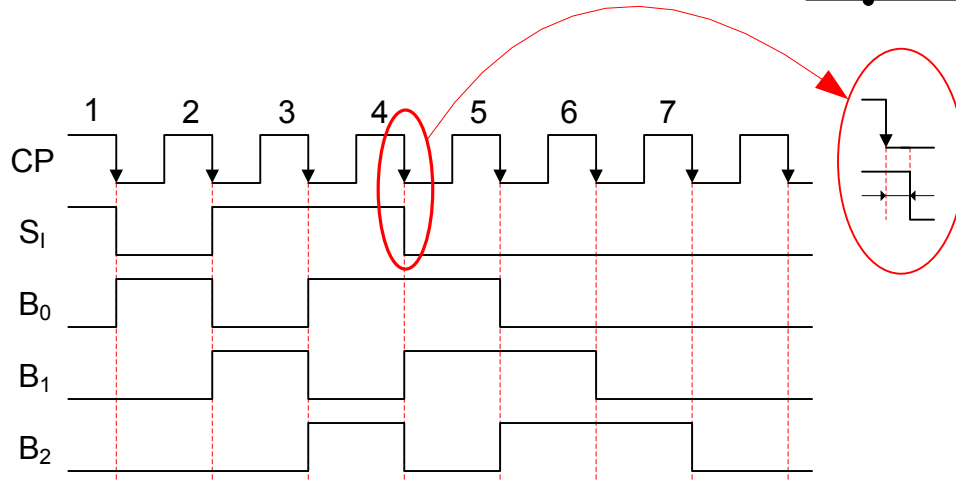
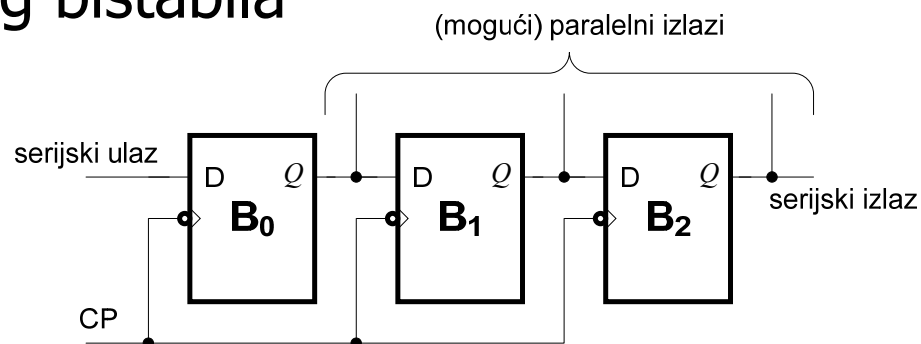
~ osigurati *kašnjenje* između bistabila



| CP | S _I | S ₀ =B ₂ | | | |
|----|----------------|--------------------------------|----------------|----------------|----------------|
| | | B ₀ | B ₁ | B ₂ | S ₀ |
| | 1 | 0 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 | 0 | 0 |
| 2 | 1 | 0 | 1 | 0 | 0 |
| 3 | 1 | 1 | 0 | 1 | 1 |
| 4 | 0 | 1 | 1 | 0 | 0 |
| 5 | 0 | 0 | 1 | 1 | 1 |
| 6 | 0 | 0 | 0 | 1 | 1 |
| 7 | 0 | 0 | 0 | 0 | 0 |

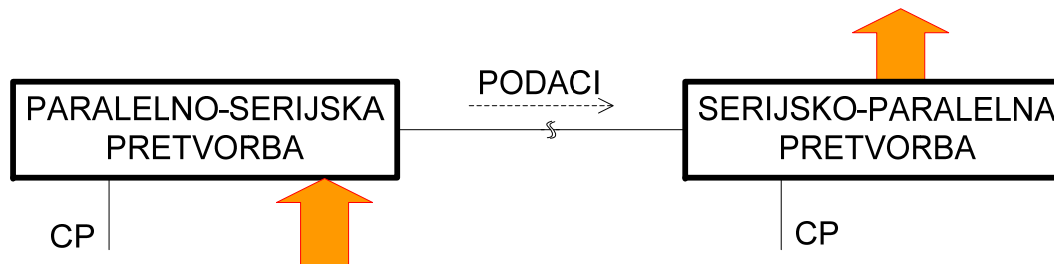
Posmačni registri

- izvedbe *kašnjenja* između bistabila:
 - dvostruki bistabil
 - dva bistabila po bitu
~ "simulacija" dvostrukog bistabila
 - bridom okidani bistabil



Posmačni registri

- zapažanje:
serijski upisani bitovi "putuju" kroz posmačni registar
~ paralelni ispis n -bitnog serijskog podatka:
serijsko-paralelna pretvorba (konverzija)
- kombinacije ~ tip pretvorbe:
 - serijski ulaz-paralelni izlaz ~ *serijsko-paralelna*
 - paralelni ulaz-serijski izlaz ~ *paralelno-serijska*

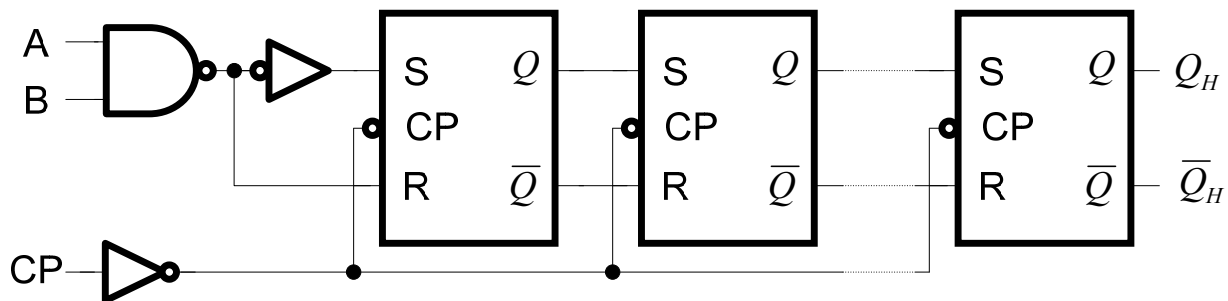
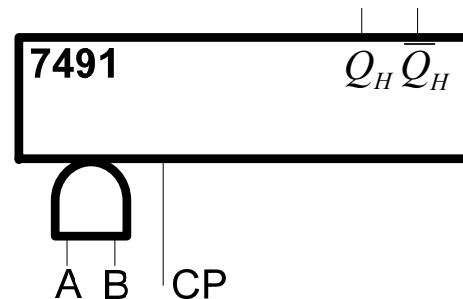


- serijski i paralelni ulaz i izlaz
~ *univerzalni* posmačni registar

Posmačni registri

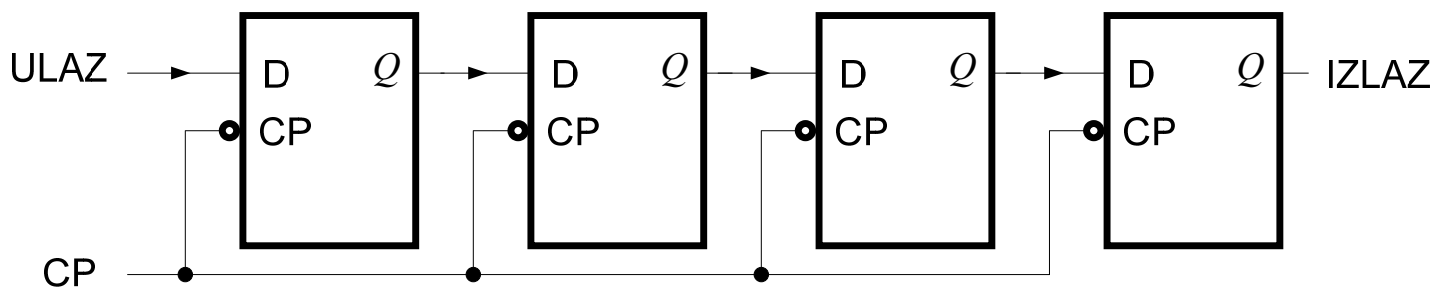
Primjer: posmačni registar 7491

- 8-bitni MSI modul
- dvostruki SR bistabili
- serijski ulaz-serijski izlaz

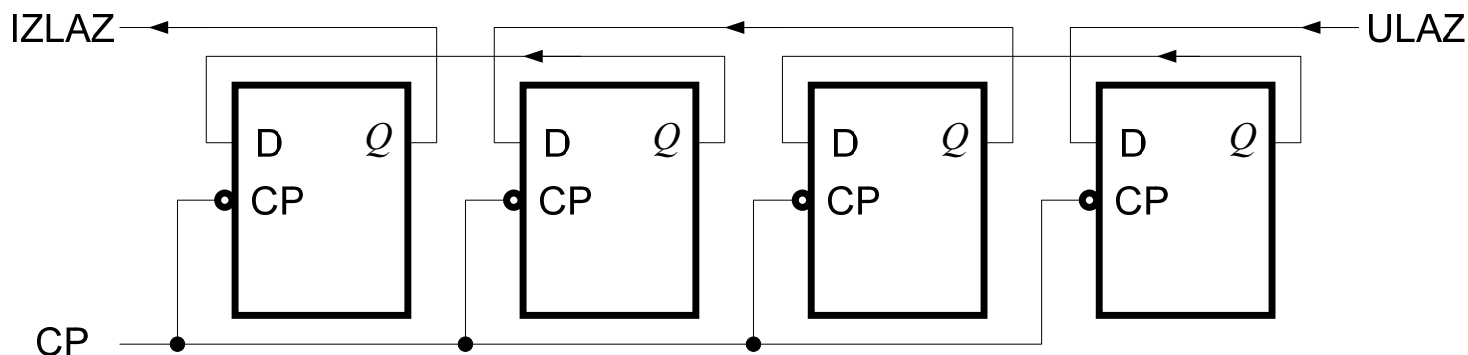


Posmačni registri

- "smjer" posmaka:
 - uobičajeno "nadesno" (prema "normalnom" izlazu)

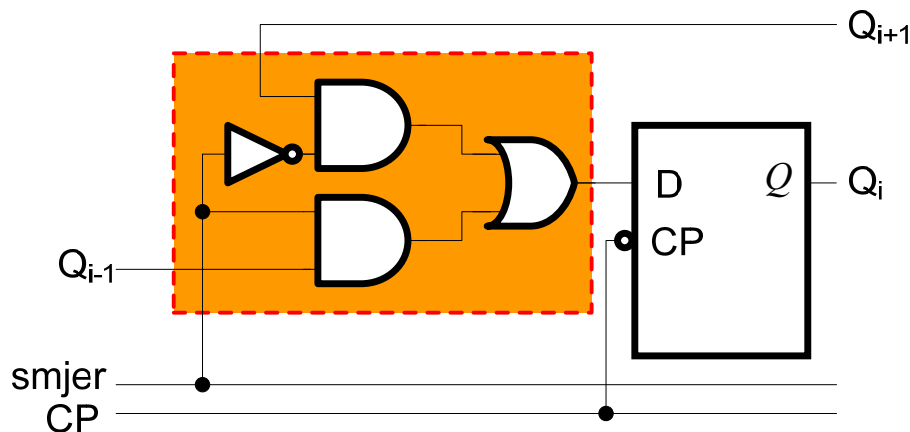


- moguće i "nalijevo", prema "normalnom" ulazu



Posmačni registri

- kombiniranje smjera posmaka
~ *dvosmjerni* (engl. bidirectional) posmačni registar

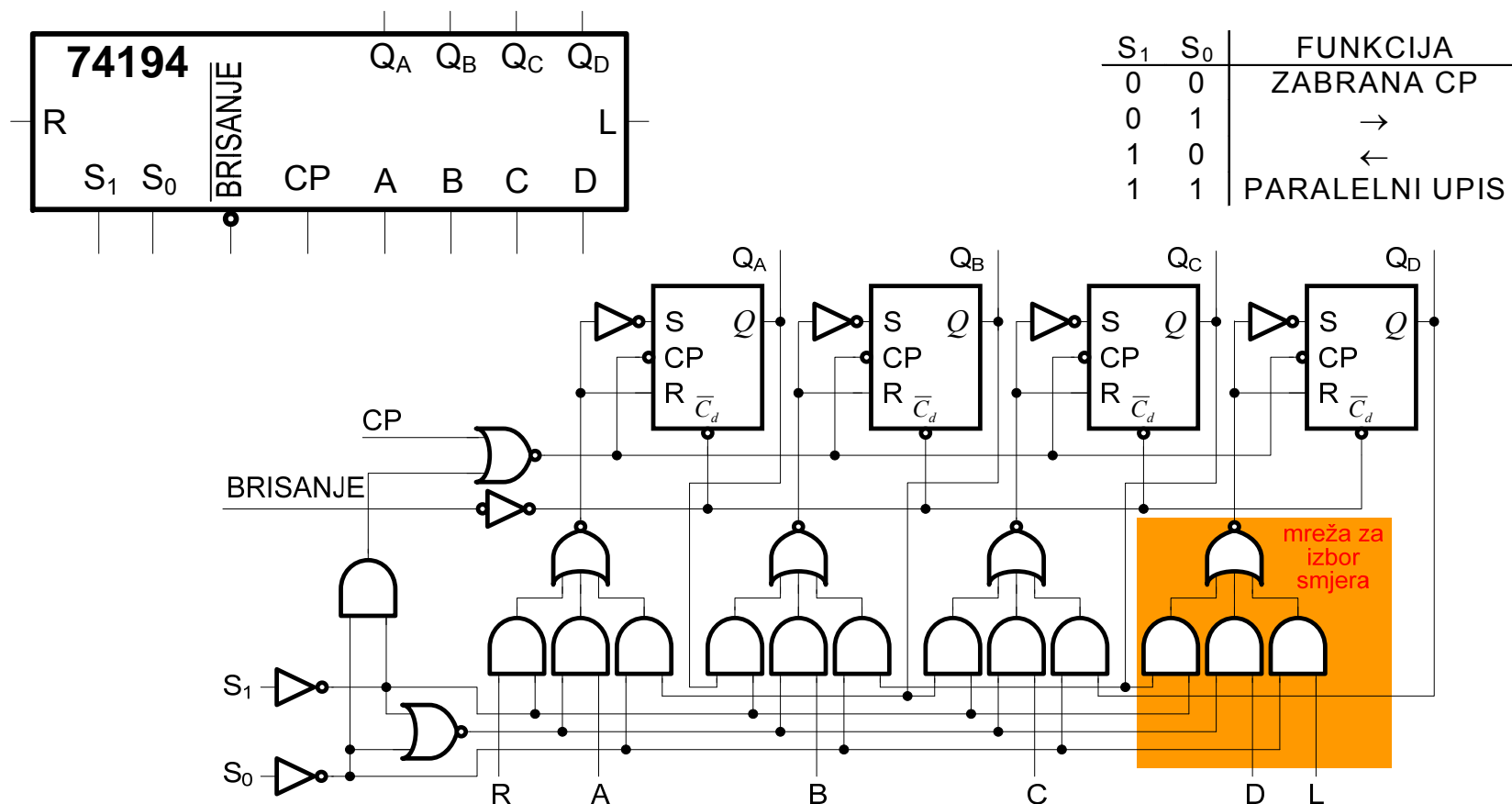


$$D_i = Q_{i-1} \cdot SMJER + Q_i \cdot \overline{SMJER}$$

- značajne primjene:
 - efikasno obavljanje aritmetičkih operacija;
npr. množenje/dijeljenje s 2^n *posmakom* za n bitova
 - sklop za posmak (engl. shifter) na izlazu ALU

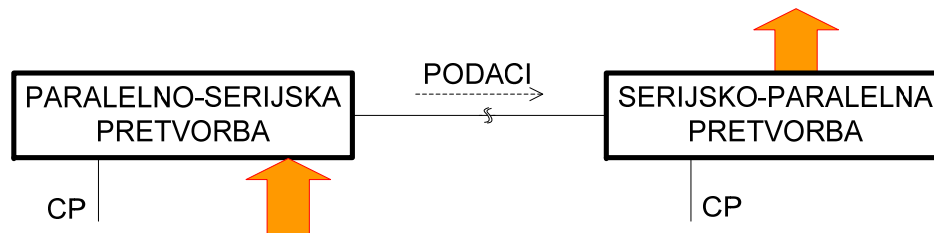
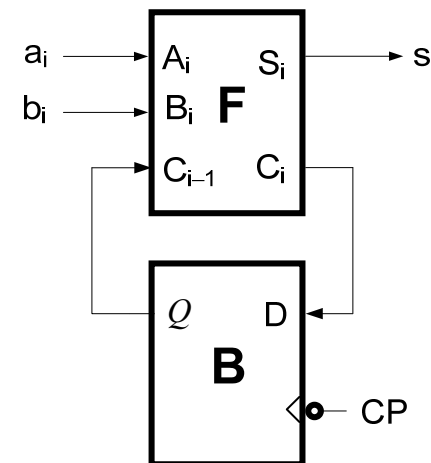
Posmačni registri

Primjer: MSI dvosmjerni univerzalni posmačni registar s asinkronim brisanjem
(4-bitni: 74194, 8-bitni: 74198)



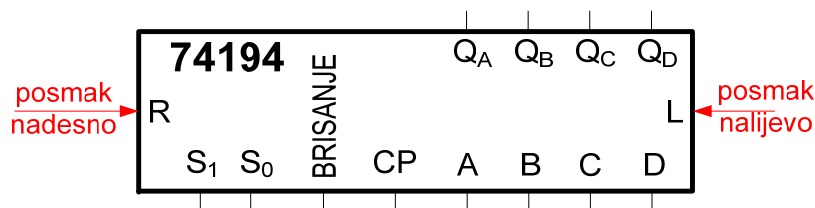
Posmačni registri

- primjene (1):
 - memoriranje podataka za *serijsko* izvršavanje (aritmetičkih) operacija; npr. *serijsko* binarno zbrajalo
 - pretvorba oblika podataka:
 - serijsko-paralelna (\exists paralelni izlazi)
 - paralelno-serijska (\exists paralelni ulazi)



Posmačni registri

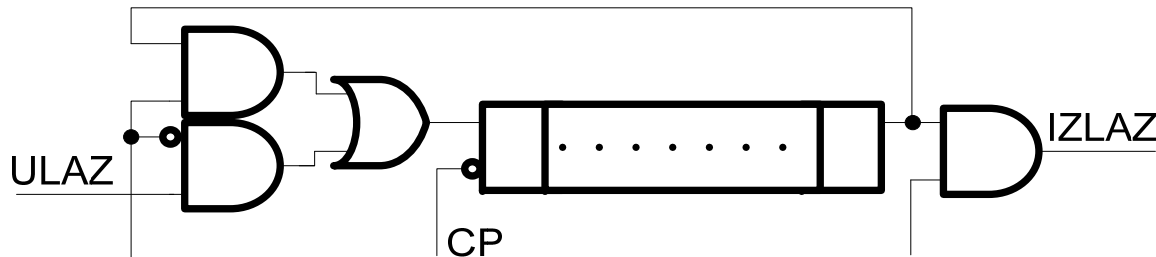
- primjene (2):
 - ostvarivanje (aritmetičkih) operacija:
 - množenje s 2: posmak nalijevo
 - dijeljenje s 2: posmak nadesno



- brojanje (\rightarrow posmačni registar u funkciji brojila)

Posmačni registri

- primjene (3):
 - sinkronizacija brzina prijenosa
~ "gladenje" prometa ($f_1 \neq f_2$)
 - upis podataka s f_1
 - ispis podataka s f_2
 - generiranje "pseudo-slučajnog" slijeda
~ *generatori sekvencije*:
linijski kodovi, kriptiranje
 - izvedbe cirkulirajućih memorija
~ npr. generatori znakova





Sadržaj predavanja

- registri
- **brojila**
 - **osnovne definicije**
 - asinkrona brojila
 - sinkrona brojila
 - brojila na osnovi posmačnog registra
- generatori sekvencije

Brojila

- *brojilo*:
 - ~ pod utjecajem ulaznih impulsa (obično CP) prolazi kroz *utvrđeni niz* stanja i *vraća se u početno* stanje
 - sklop "broji" ulazne impulse
 - impulsi *ne moraju* biti periodički ($f \neq \text{const.}$)
 - "autonomni" sekvencijski sklop
 - ~ samo jedan ulaz, i to obično za CP
 - definicije:
 - *ciklus brojanja*
 - ~ niz stanja kroz koja brojilo prolazi
 - *baza brojanja*
 - ~ baza brojevnog sustava u kojem brojilo broji:
broj stanja u ciklusu brojanja

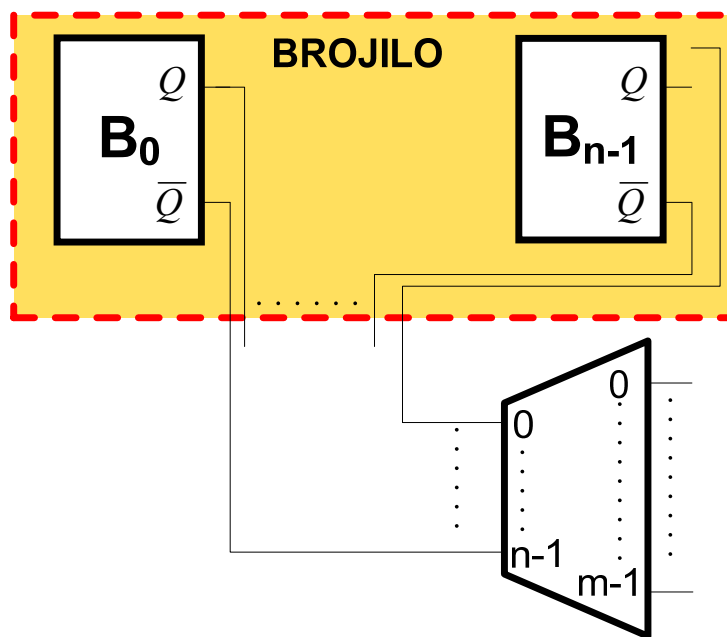
Brojila

- baza brojanja
~ brojanje u "modulu":
 - stanje brojila = ostatak cjelobrojnog dijeljenja bazom (modulom)
 - *brojilo modulo m ($m = B$)*
 - l impulsa $\rightarrow l = k \cdot m + j$, j : sadržaj brojila ~ stanje
 - n bistabila $\rightarrow N = 2^n$: max broj stanja
 $W = 2^n - 1$: max broj (binarni kod!)
 $2^{n-1} = N/2 < m \leq 2^n = N$

- osnovna *funkcijska* podjela:
 - brojila u užem smislu (engl. counters)
 - ~ važan je *redoslijed* izmjene stanja u ciklusu
 - i *mogućnost ispravnog* očitavanja (→ dekodiranja!) svakog stanja
 - djelitelji frekvencije (engl. scalars)
 - ~ važan samo *broj* stanja,
 - ne* i redoslijed njihove izmjene

Brojila

- *brojila u užem smislu:*
 - prikladno projektiranje brojila
~ jednostavniji dekođer
 - važna primjena
~ generator upravljačkih impulsa digitalnog sustava



- *djelitelji frekvencije:*
 - sklop samo broji ulazne impulse
 - očitati *samo ono* stanje koje definira željeni izlazni impuls
~ nakon svakih n impulsa, od nekog početnog
 - pojednostavljivanje dekodera
~ *nepotpuno* dekodiranje
 - ubrzanje rada: f_{\max} ↗
npr. naročito za asinkrona brojila

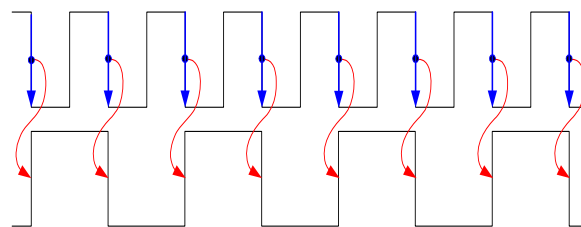
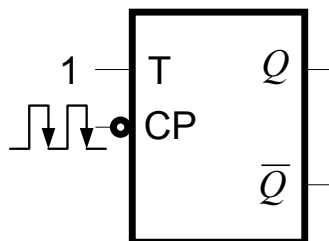


Brojila

- *vremenski odnosi* prilikom promjene stanja:
 - *sinkrona* brojila:
 - (svi) bistabili mijenjaju stanja *sinkrono* s nailaskom ulaznih impulsa (takta)
 - složenija, skuplja, brža
 - *asinkrona* (engl. ripple) brojila:
 - promjena stanja *prvog* bistabila uzrokuje *serijsku* promjenu stanja *sljedećih u nizu*
 - prostiranje promjene stanja
~ izlaz prethodnog pobuđuje sljedeći bistabil (engl. ripple: mrežkanje, talasanje)
 - jednostavnija, jeftinija, sporija

Brojila

- bistabil u brojilima:
 - ~ konceptualno T, ali izveden od JK ili RS
 - $T = 1 \rightarrow$ promjena stanja
 - ~ dijeli frekvenciju ulaznih impulsa s 2



- direktna implementacija *asinkronih* brojila
 - ~ niz bistabila od kojih svaki prethodni pobuđuje naredni u nizu
- brojanje u *binarnom* brojevnom sustavu
 - ~ 2^n stanja za n bistabila:
binarno brojilo (bistabili $\sim 2^i$: težine potencije od 2)



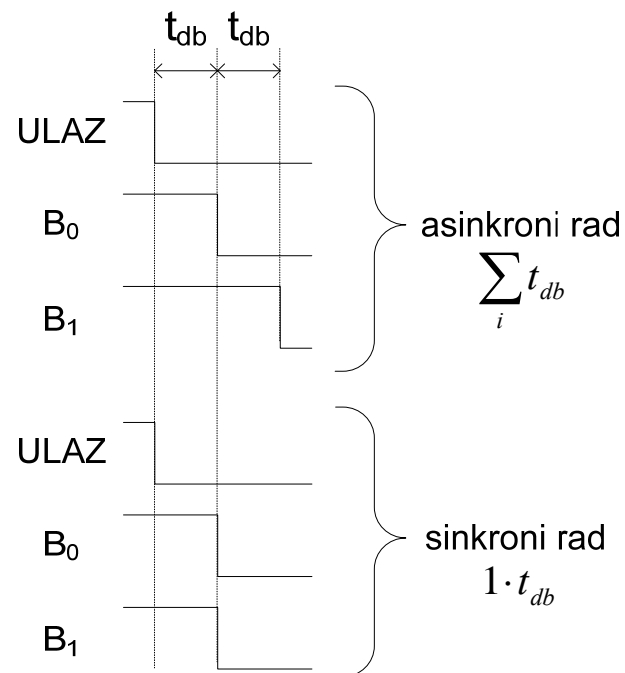
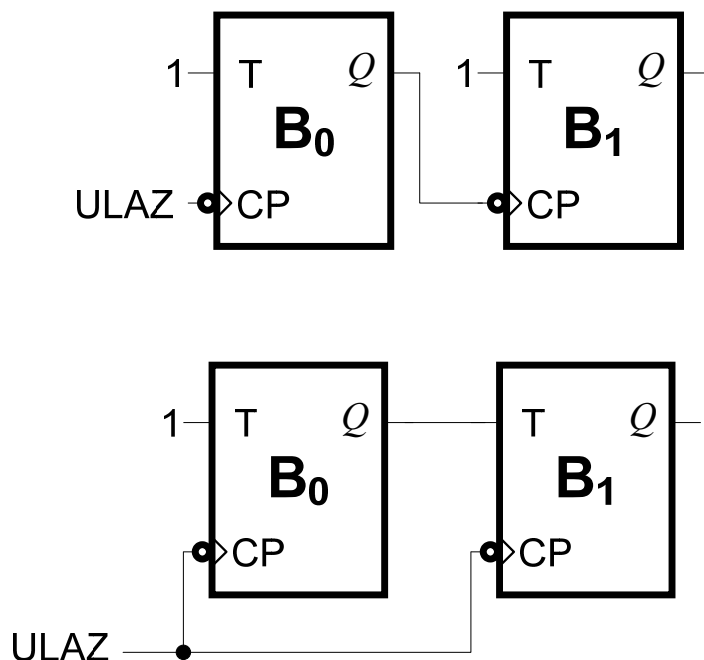
Sadržaj predavanja

- registri
- **brojila**
 - osnovne definicije
 - **asinkrona brojila**
 - **binarno brojilo**
 - **reverzno i brojilo naprijed-natrag**
 - **brojilo modulo m**
 - sinkrona brojila
 - brojila na osnovi posmačnog registra
- generatori sekvencije

Asinkrona brojila

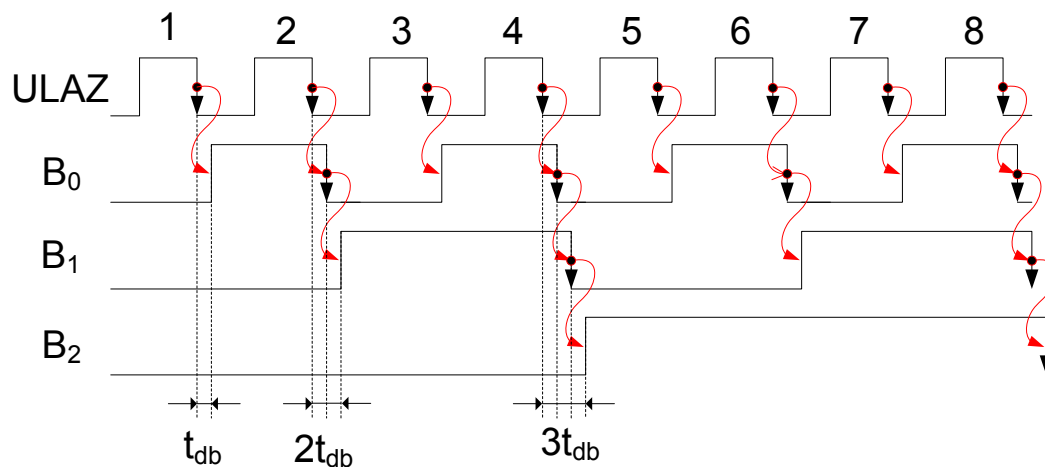
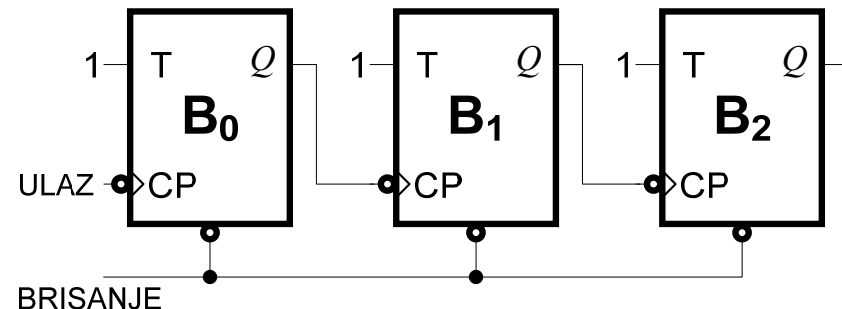
- *asinkrona brojila*

~ bistabili *ne* mijenjaju stanje u *sinkronizmu*
sa zajedničkom pobudom:
sporiji rad!



Asinkrona brojila

- *binarno* brojilo:
 - brojilo broji u *binarnom* brojevnom sustavu
 - 2^n stanja za n bistabila;
npr. $n = 3 \rightarrow m = 2^n = 8$



| BROJ ULAZNIH IMPULSA | | B ₂ | B ₁ | B ₀ |
|----------------------------|---|----------------|----------------|----------------|
| ↑ ↓ CIKLUS | 0 | 0 | 0 | 0 |
| | 1 | 0 | 0 | 1 |
| | 2 | 0 | 1 | 0 |
| | 3 | 0 | 1 | 1 |
| | 4 | 1 | 0 | 0 |
| | 5 | 1 | 0 | 1 |
| | 6 | 1 | 1 | 0 |
| | 7 | 1 | 1 | 1 |
| 8 | 0 | 0 | 0 | |

Asinkrona brojila

- *očitanje* (dekodiranje) stanja
~ tipični problem:

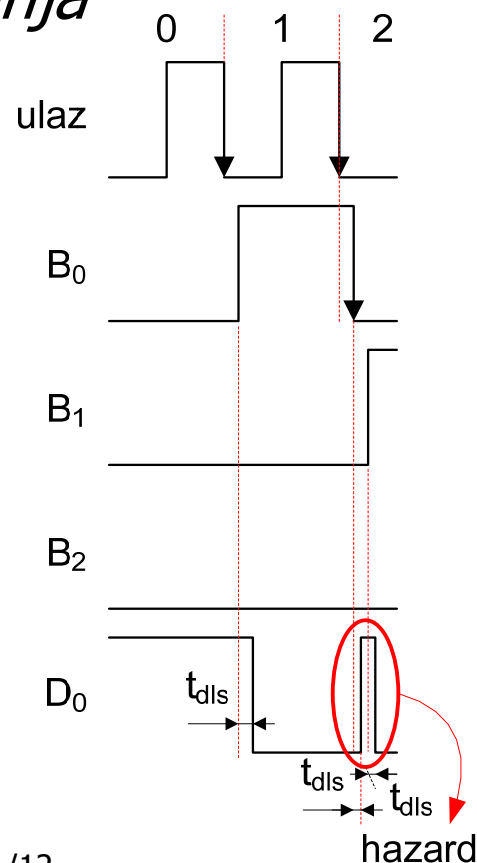
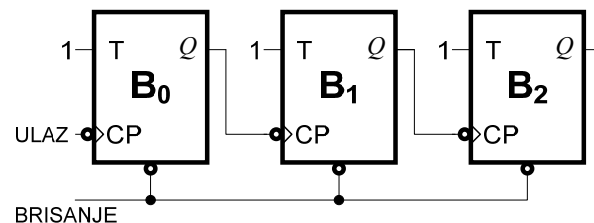
- *serijsko* okidanje bistabila:
~ *tranzijentna pogreška dekodiranja*
(→ hazard)
- dekodiranje svih 2^n stanja
~ *potpuno dekodiranje*;
npr. dekodiranje D_0

$$D_0 = \overline{B_2} \overline{B_1} \overline{B_0}$$

$$D_1 = \overline{B_2} \overline{B_1} B_0$$

⋮

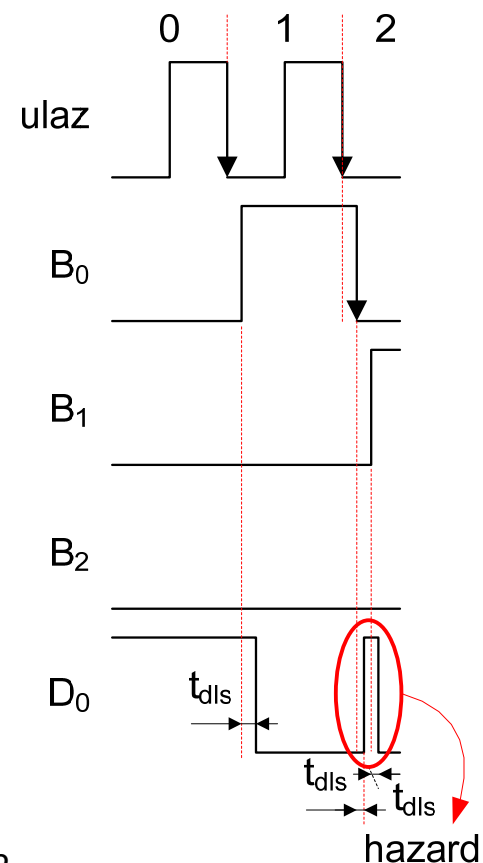
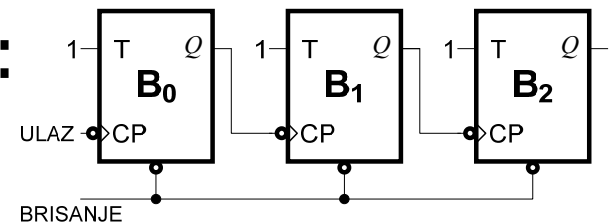
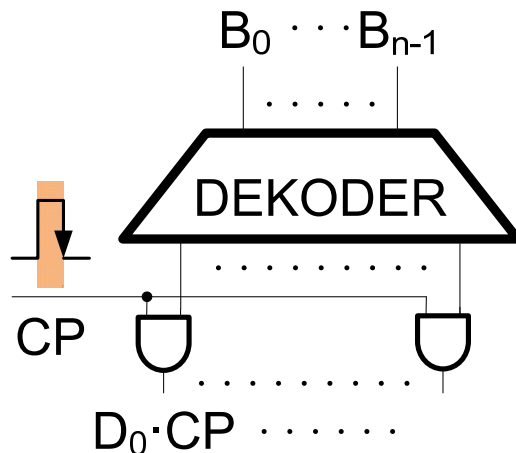
$$D_7 = B_2 B_1 B_0$$



Asinkrona brojila

- *tranzijentna pogreška dekodiranja*:
→ pojava hazarda

- moguće rješenje
~ *zakasniti* očitavanje tako da
prijelazna pojava ne djeluje
- praktična implementacija
~ *kombinirati* očitavanje
s ulaznim impulsima



Asinkrona brojila

- vremenski odnosi:
 - *vrijeme kašnjenja* (cijelog) brojila
~ najduže vrijeme odziva:
promjena stanja *svih* n bistabila $T_d = n \cdot t_{db}$
 - *vrijeme razlučivanja* (*rezolucije*) ulaznih impulsa
~ svojstvo prvog bistabila $T_{\min} = t_{db}$
 - *maksimalna frekvencija*
~ *različita* za brojila u užem smislu i za djelitelja

Asinkrona brojila

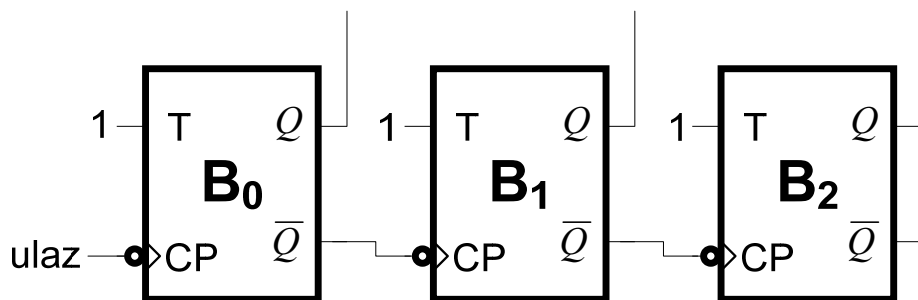
- maksimalna frekvencija *brojila u užem smislu*:
 - očitanje (= dekodiranje) svih stanja!
 - najlošiji slučaj
~ B_0 *ne smije* promijeniti stanje sve dok B_{n-1}
ne dođe u stanje uzrokovano *prethodnim* impulsom

$$f_{\max} = \frac{1}{n \cdot t_{db} + t_{oč}}$$

- maksimalna frekvencija *djelitelja*:
 - odabrati "prikladno" stanje koje će se očitati
~ min broj bistabila mijenja stanje
 - f_{\max} slijedi iz analize *prijelaza u to stanje*

Asinkrona brojila

- *reverzno* (binarno) brojilo
~ brojilo unatrag:
 - "smanjivanje" sadržaja brojila
~ odbijanje impulsa
 - pobuda s \bar{Q}_{i-1} prethodnog bistabila
~ $Q_i: 0 \rightarrow 1$

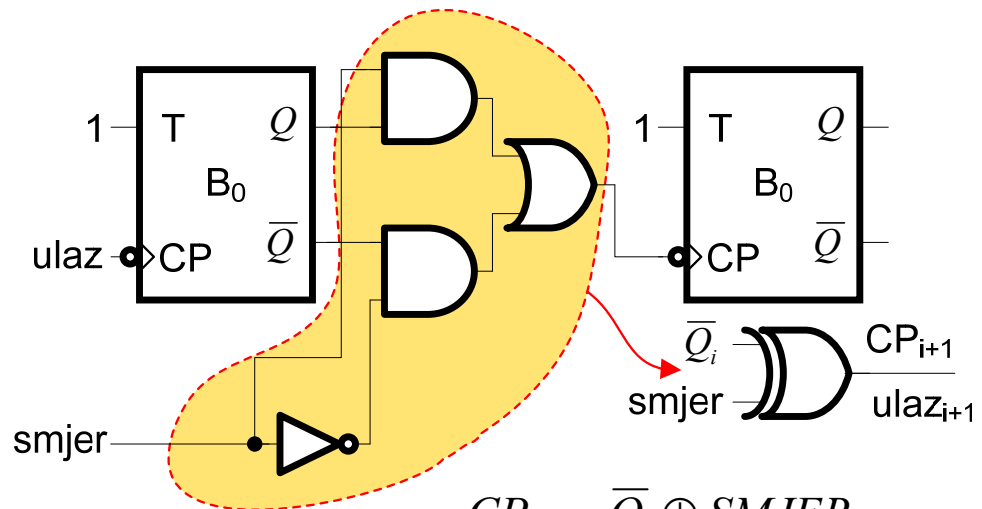


| ULAZ | B ₂ | B ₁ | B ₀ |
|------|----------------|----------------|----------------|
| 0 | 0 | 0 | 0 |
| 1 | 1 | 1 | 1 |
| 2 | 1 | 1 | 0 |
| 3 | 1 | 0 | 1 |
| 4 | 1 | 0 | 0 |
| 5 | 0 | 1 | 1 |
| 6 | 0 | 1 | 0 |
| 7 | 0 | 0 | 1 |
| 8 | 0 | 0 | 0 |

Asinkrona brojila

- *brojilo naprijed-natrag* (engl. up-down counter)
~ kombiniranje brojanja naprijed i natrag:
veća fleksibilnost

- konceptualna implementacija:



- primjena:

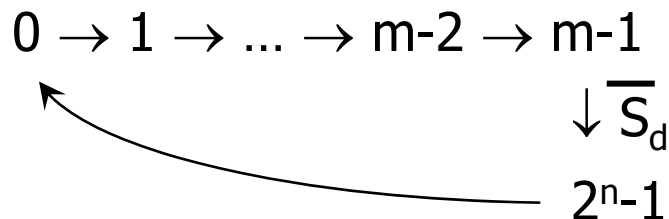
- digitalno upravljanje
- obavljanje jednostavnih aritmetičkih operacija *nad impulsima*

$$\begin{aligned} CP_{i+1} &= \overline{Q_i} \oplus SMJER \\ &= \overline{Q_i} \cdot \overline{SMJER} + Q_i \cdot SMJER \end{aligned}$$

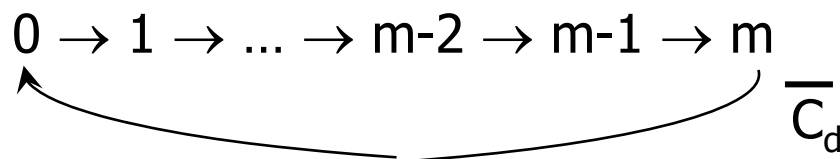
$$SMJER = \begin{cases} 0: \text{brojanje natrag} \\ 1: \text{brojanje naprijed} \end{cases}$$

Asinkrona brojila

- *brojilo modulo m, $m \neq 2^n$*
~ prekid ciklusa binarnog brojanja
korištenjem *asinkronih* ulaza bistabila
- prekid aktiviran *zadnjim stanjem* u ciklusu, $m-1$
~ \overline{S}_d prebacuje brojilo u stanje $2^n-1 = W^n$:
slijedeći ga impuls prebacuje u $0 \bmod 2^n$



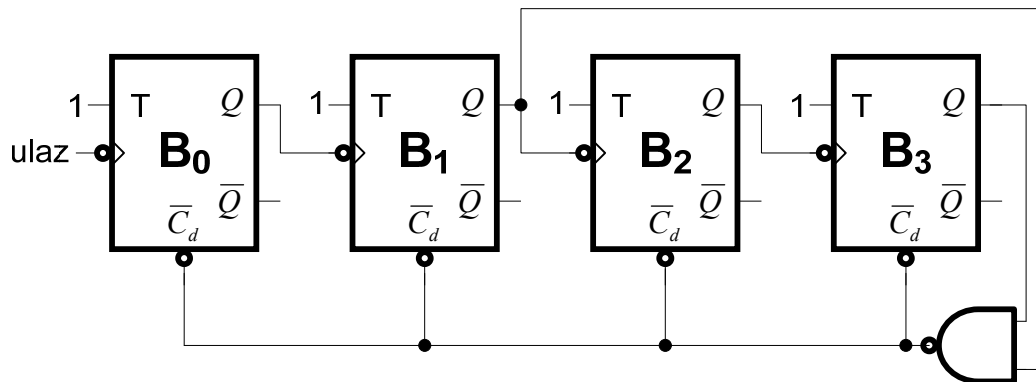
- prekid aktiviran *prvim stanjem izvan* ciklusa, m
~ \overline{C}_d prebacuje brojilo u stanje 0:



Asinkrona brojila

Primjer: dekadsko brojilo

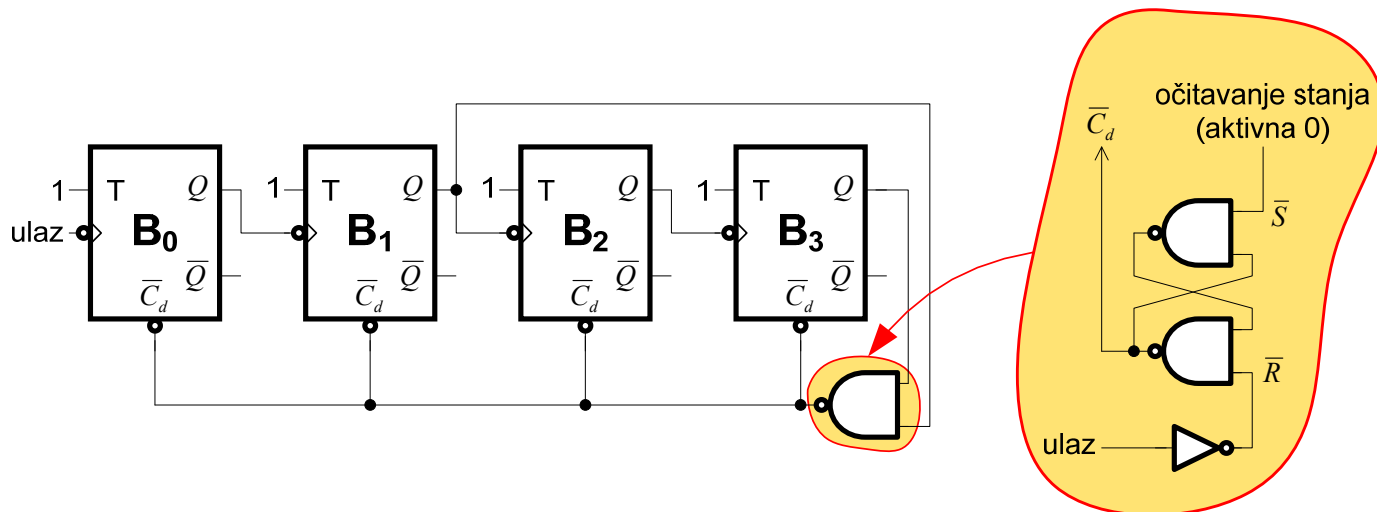
- detektirati karakterističnu pojavu $B_3B_1 = 1$
(\rightarrow brojilo broji *naprijed*: jednostavno dekodiranje)
- problem kod brisanja bistabila
 \sim *rasipanje* t_{db} :
nestanak impulsa brisanja *prije* brisanja svih bistabila!



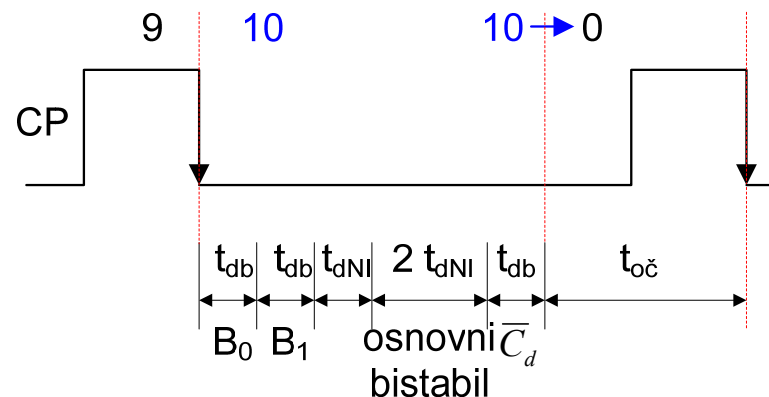
| CP | B ₃ | B ₂ | B ₁ | B ₀ |
|---------------|----------------|----------------|----------------|----------------|
| 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 0 | 1 |
| 2 | 0 | 0 | 1 | 0 |
| 3 | 0 | 0 | 1 | 1 |
| 4 | 0 | 1 | 0 | 0 |
| 5 | 0 | 1 | 0 | 1 |
| 6 | 0 | 1 | 1 | 0 |
| 7 | 0 | 1 | 1 | 1 |
| 8 | 1 | 0 | 0 | 0 |
| 9 | 1 | 0 | 0 | 1 |
| 10 \equiv 0 | 1 | 0 | 1 | 0 |
| | 0 | 0 | 0 | 0 |

Asinkrona brojila

- rješenje problema brisanja:
~ osnovni bistabil u "petlju povratne veze"

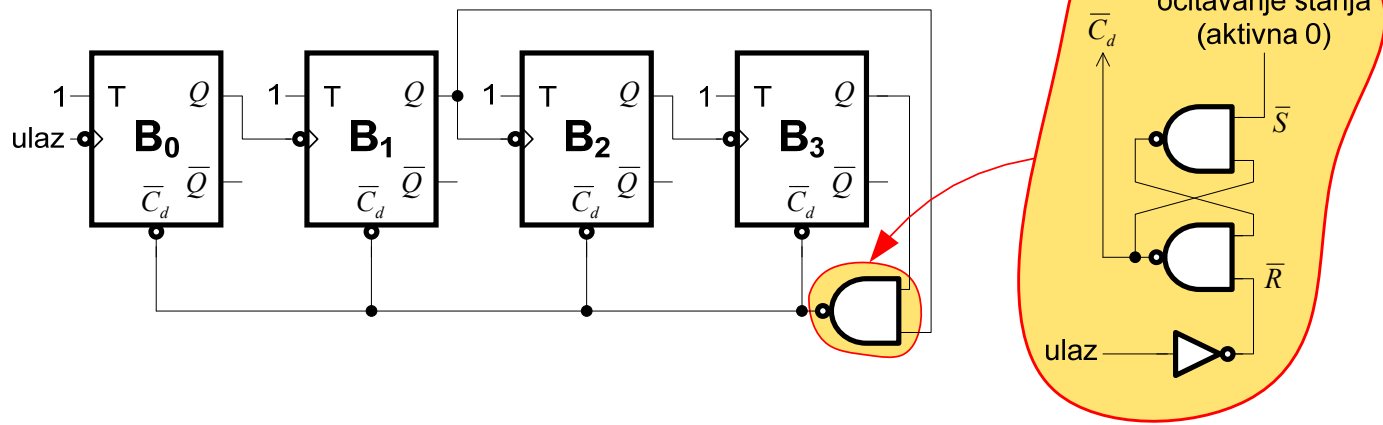


- sigurno generiranje impulsa brisanja
~ traje do slijedećeg CP = 1

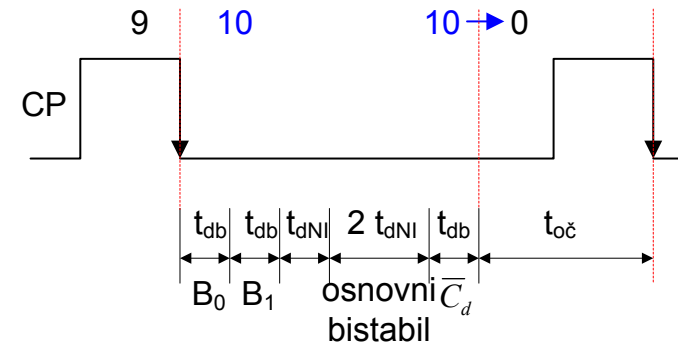


Asinkrona brojila

- računanje f_{\max} za očitavanje stanja 0
- uzeti $\min(f_{\max})$



$$f_{\max} = \left\{ \frac{1}{4 \cdot t_{db} + t_{oč}} \right. \\ \left. \frac{1}{2 \cdot t_{db} + t_{db} + t_{dNI} \cdot (+ 2 \cdot t_{dNI}) + t_{oč}} \right\}$$





Sadržaj predavanja

- registri
- **brojila**
 - osnovne definicije
 - asinkrona brojila
 - **sinkrona brojila**
 - **binarno brojilo**
 - **brojilo naprijed-natrag**
 - **brojilo modulo m**
 - brojila na osnovi posmačnog registra
- generatori sekvencije

Sinkrona brojila

- *binarno sinkrono brojilo*:
~ struktura brojila iz *rekurzivne* definicije
mehanizma promjene stanja
- prvi bistabil B_0
mijenja stanje uvijek: $T_0 = 1$
- i-ti bistabil B_i mijenja stanje
kad su svi prethodni bistabili u 1:
 $T_i = B_0 \cdot B_1 \cdot \dots \cdot B_{i-1}$

| CP | B_2 | B_1 | B_0 |
|----|-------|-------|-------|
| 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 |
| 2 | 0 | 1 | 0 |
| 3 | 0 | 1 | 1 |
| 4 | 1 | 0 | 0 |
| 5 | 1 | 0 | 1 |
| 6 | 1 | 1 | 0 |
| 7 | 1 | 1 | 1 |

Sinkrona brojila

- izvođenje *strukture* n -bitnog binarnog sinkronog brojila:

$$\begin{aligned}
 T_0 &= 1 &= &= 1 \\
 T_1 &= B_0 &= &= B_0 \\
 T_2 &= B_1 \cdot B_0 &= B_1 \cdot (B_0) &= B_1 \cdot T_1 \\
 T_3 &= B_2 \cdot B_1 \cdot B_0 &= B_2 \cdot (B_1 \cdot B_0) &= B_2 \cdot T_2 \\
 &\dots &&\dots \\
 T_i &= B_{i-1} \cdot \dots \cdot B_0 &= B_{i-1} \cdot (B_{i-2} \cdot \dots \cdot B_0) &= B_{i-1} \cdot T_{i-1} \\
 &\dots &&\dots \\
 T_{n-1} &= \underbrace{B_{n-2} \cdot \dots \cdot B_0}_{\text{paralelni prijenos}} &= B_{n-2} \cdot (B_{n-3} \cdot \dots \cdot B_0) &= \underbrace{B_{n-2} \cdot T_{n-2}}_{\text{serijski prijenos}}
 \end{aligned}$$

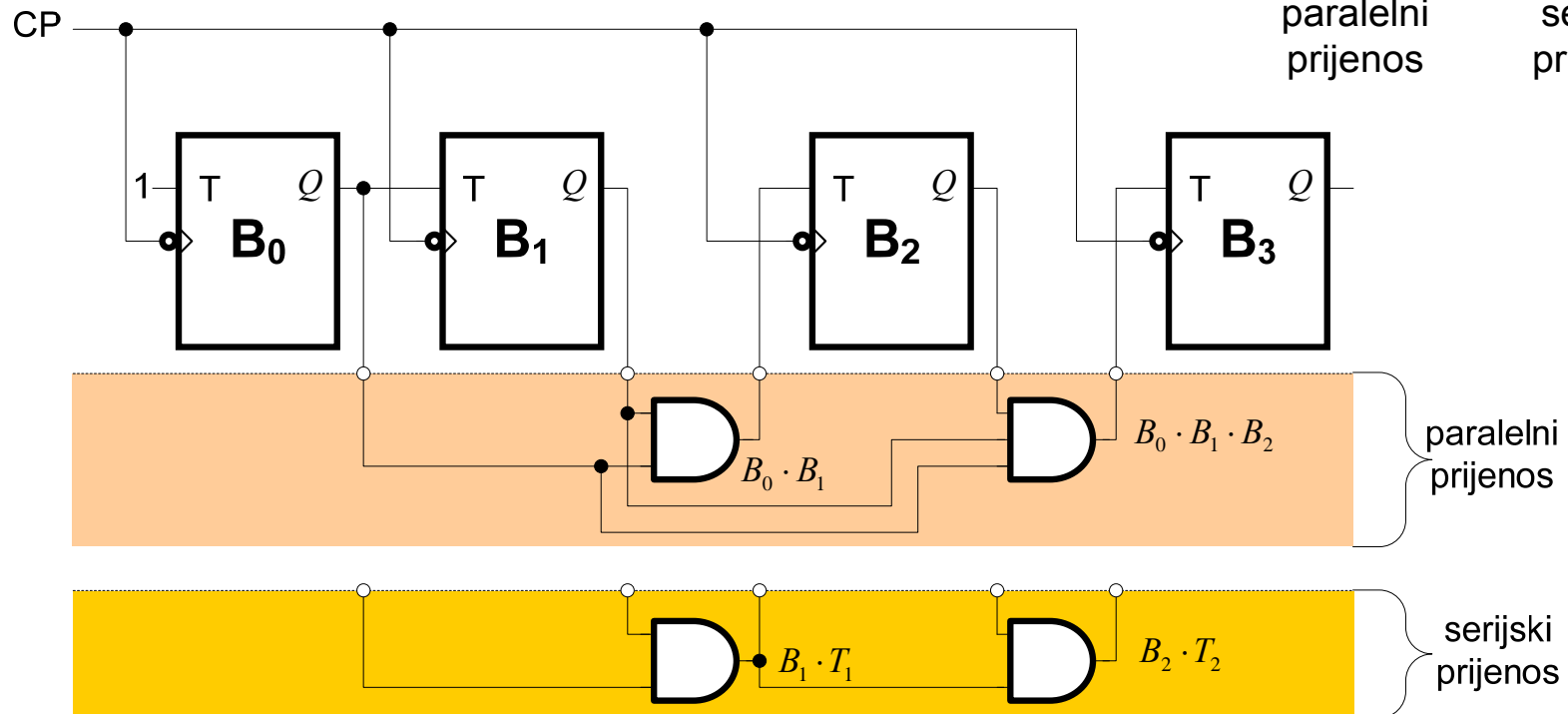
| CP | B ₂ | B ₁ | B ₀ |
|----|----------------|----------------|----------------|
| 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 |
| 2 | 0 | 1 | 0 |
| 3 | 0 | 1 | 1 |
| 4 | 1 | 0 | 0 |
| 5 | 1 | 0 | 1 |
| 6 | 1 | 1 | 0 |
| 7 | 1 | 1 | 1 |

Sinkrona brojila

- struktura n -bitnog binarnog sinkronog brojila:

$$\begin{array}{lll}
 T_0 & = & 1 \\
 T_1 & = & B_0 \\
 T_2 & = & B_1 \cdot B_0 \\
 T_3 & = & B_2 \cdot B_1 \cdot B_0 \\
 & \dots & \\
 T_i & = & B_{i-1} \cdot \dots \cdot B_0 \\
 & \dots & \\
 T_{n-1} & = & B_{n-2} \cdot \dots \cdot B_0
 \end{array}
 \quad
 \begin{array}{lll}
 = & 1 \\
 = & B_0 \\
 = & B_1 \cdot T_1 \\
 = & B_2 \cdot T_2 \\
 & \dots \\
 = & B_{i-1} \cdot T_{i-1} \\
 & \dots \\
 = & B_{n-2} \cdot T_{n-2}
 \end{array}$$

paralelni prijenos
serijski prijenos



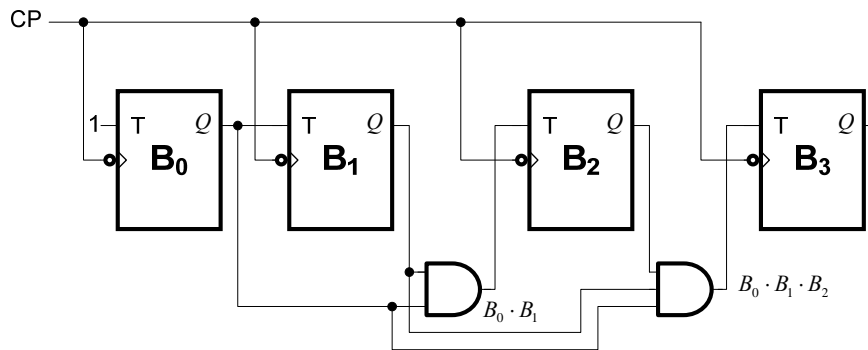
Sinkrona brojila

- binarno sinkrono brojilo s *paralelnim* prijenosom:

- posebni I-sklop za svaki T_i
- brže rješenje
~ *samo jedan* I-sklop:

$$f_{\max} = \frac{1}{t_{\text{setup}} + t_{\text{db}} + t_{\text{dI}}}$$

- za $n \nearrow$ izvedba je kontraproduktivna
~ teškoće pri ostvarivanju I-sklopa, $C_{\text{rasipno}} \nearrow$, itd.

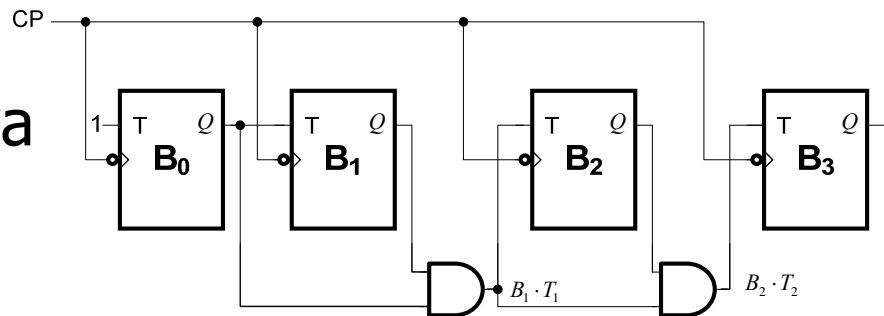


Sinkrona brojila

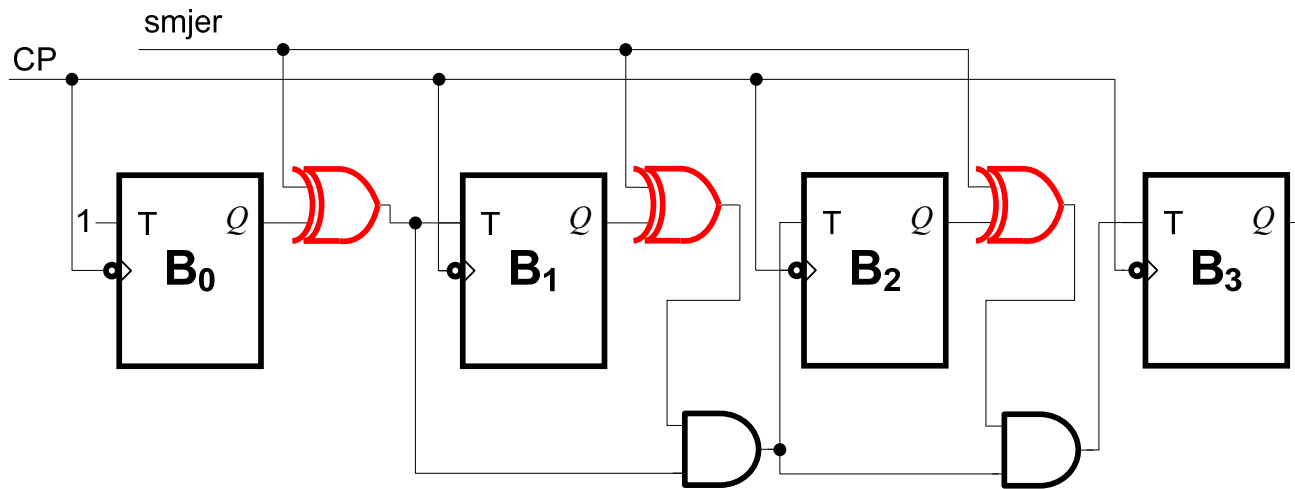
- binarno sinkrono brojilo sa *serijskim* prijenosom:

- *kaskadiranje* I-sklopova
- jeftinije rješenje
~ *istovrsni* sklopovi
s ograničenim brojem ulaza
(i to samo 2!)
- sporije rješenje:

$$f_{\max} = \frac{1}{t_{\text{setup}} + t_{\text{db}} + (n - 2) \cdot t_{dI}}$$



- mreža za izbor "smjera brojanja"
~ MUX za prenošenje Q_i ili \bar{Q}_i
- tipična izvedba: EX-ILI
(uzeti u obzir kod računanja f_{\max})

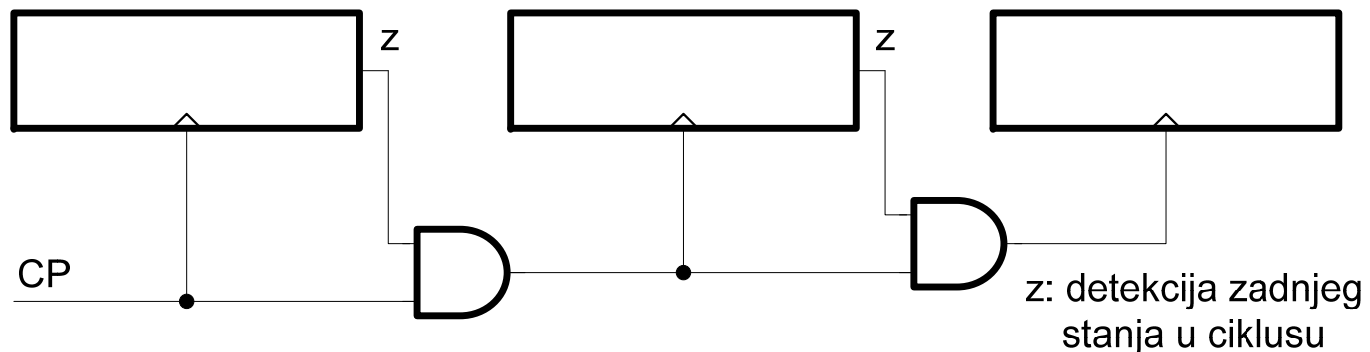


Sinkrona brojila

- *brojilo modulo m, $m \neq 2^n$:*
 - projektiranje kao proizvoljni sekvencijski sklop
~ mogućnost izbora koda:
 - jednostavniji dekodner
 - ugradnja "sigurnog starta"
 - posebno za sekvencijske module
~ integrirana brojila:
broje u *binarnom* sustavu
 - prethodno postavljanje (engl. presetting):
 - početno stanje: 2-komplement baze m
 - m-ti impuls: $(2^n - 1) \rightarrow \overline{m}^2$
 - detekcija maksimalnog broja: $W = m - 1$
 - m-ti impuls: $(m - 1) \rightarrow 0$

Sinkrona brojila

- *integrirana brojila:*
 - uglavnom 4-bitni MSI moduli: npr. serija 74
 - asinkrono: 7493
 - sinkrono binarno: 74163
 - sinkrono naprijed-natrag: 74191
 - proširivanje broja bitova
~ veći broj bitova:
kaskadiranje





Sadržaj predavanja

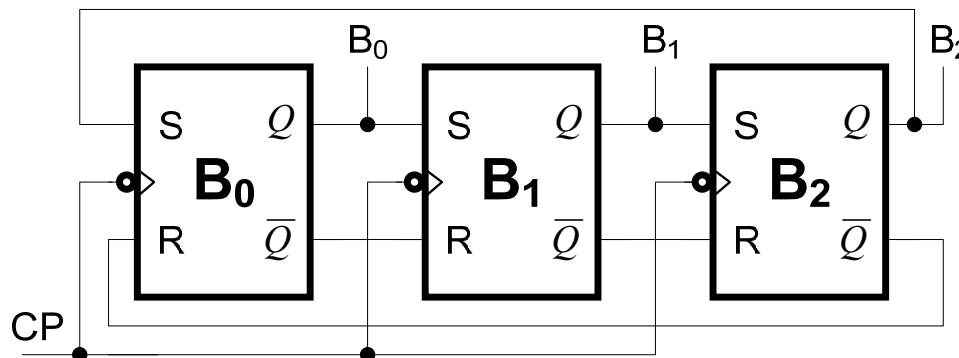
- registri
- **brojila**
 - osnovne definicije
 - asinkrona brojila
 - sinkrona brojila
 - **brojila na osnovi posmačnog registra**
 - **prstenasto brojilo**
 - **Johnsonovo brojilo**
- generatori sekvencije

Sinkrona brojila

- *brojila na osnovi posmačnog registra:*
 - struktura:
 - ~ povratna veza s izlaza posmačnog registra na njegov ulaz
 - *dvije* mogućnosti:
 - prstenasto brojilo
 - ~ povratna veza ($D_0 = Q_{n-1}$)
 - + početno samo jedna 1 u posmačnom registru
 - Johnsonovo brojilo:
 - $D_0 = \overline{Q}_{n-1}$

Sinkrona brojila

- *prstenasto brojilo* (engl. ring counter)
 - ~ brojanje impulsa na "ulazu" CP posmakom 1:
brojilo modulo broj bistabila

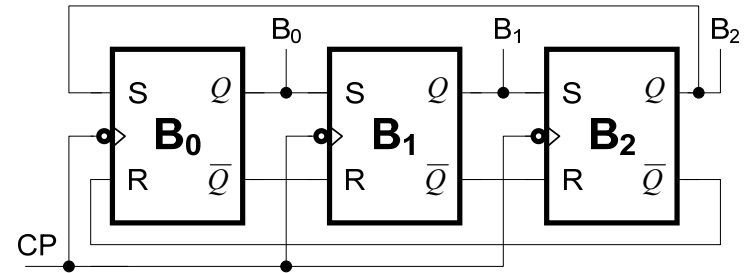


| CP | B ₀ | B ₁ | B ₂ |
|----|----------------|----------------|----------------|
| 0 | 1 | 0 | 0 |
| 1 | 0 | 1 | 0 |
| 2 | 0 | 0 | 1 |
| 3 | 1 | 0 | 0 |

- brojilo u užem smislu
 - ~ u posmačnom registru cirkulira *samo jedna 1*
- djelitelj frekvencije:
 - ~ početno upisati uzorak *različit* od
"sve 0" = 0, i "sve 1" = $(2^n - 1)$

Sinkrona brojila

- *prstenasto brojilo*:
 - baza (modul) = broj bistabila
~ neefikasno, ali *brže* od binarnog brojila!
 - direktno očitavanje stanja
~ stanje ~ ($B_i = 1$):
vrlo povoljno → *ne treba* dekodera!
 - osigurati *sigurni start*!



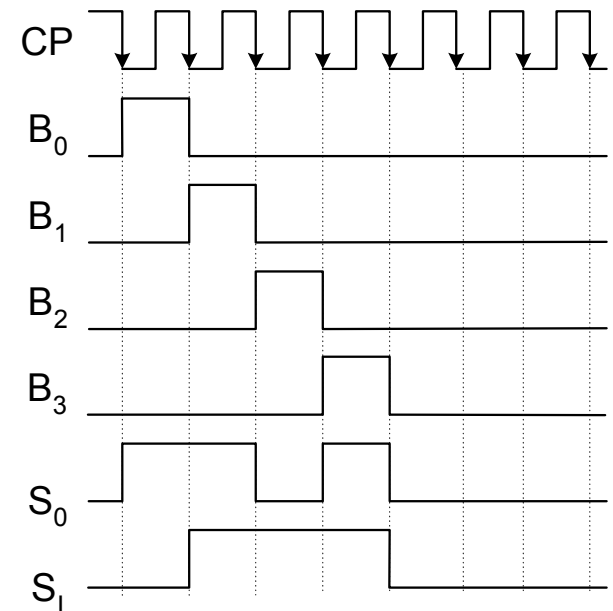
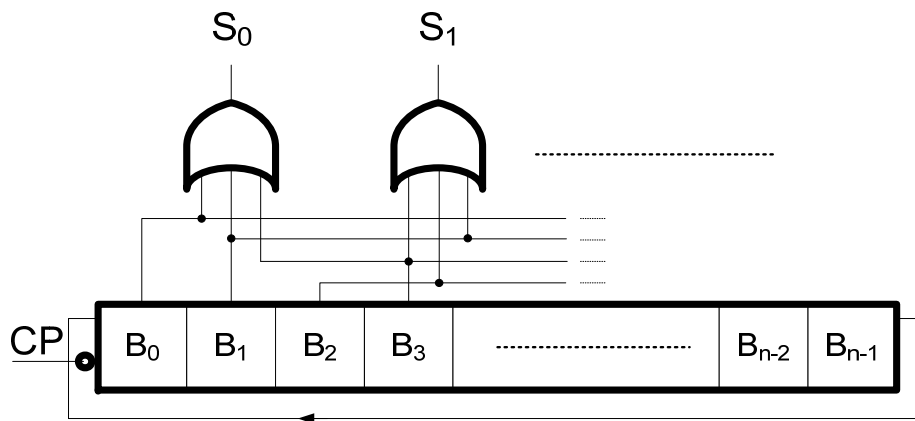
Sinkrona brojila

- popularne izvedbe *upravljačkih jedinica* računala:
 - prstenasto brojilo
 - proizvoljni valni oblik
~ kombiniranje (funkcija ILI) izlaza pojedinih bistabila

Primjer:

$$S_0 = B_0 + B_1 + B_3 + \dots$$

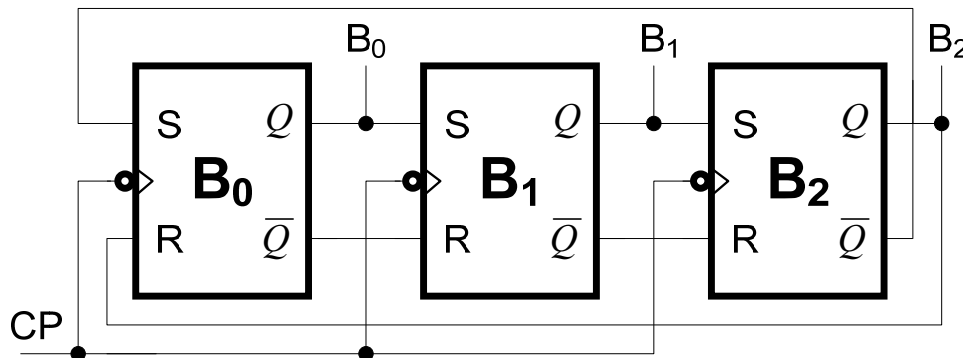
$$S_1 = B_1 + B_2 + B_3 + \dots$$



Sinkrona brojila

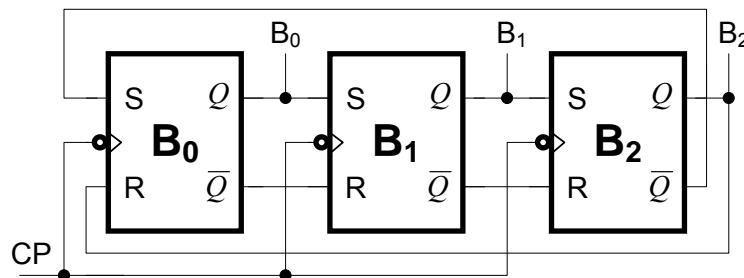
- *Johnsonovo brojilo*, brojilo s ukrštenim prstenom (engl. twisted ring counter):
 - povećanje broja stanja za dani broj bistabila: $2 \cdot n$
 - ukrstiti povratnu vezu
~ bistabili SR i JK
 - na ulaz dovesti \overline{Q}_{n-1}
~ bistabil D
 - broje u kodu s $d_{\min} = 1$
 - i dalje brže od binarnog brojila!

| CP | B ₀ | B ₁ | B ₂ |
|----|----------------|----------------|----------------|
| 0 | 0 | 0 | 0 |
| 1 | 1 | 0 | 0 |
| 2 | 1 | 1 | 0 |
| 3 | 1 | 1 | 1 |
| 4 | 0 | 1 | 1 |
| 5 | 0 | 0 | 1 |
| 6 | 0 | 0 | 0 |



Sinkrona brojila

- *dekodiranje stanja* Johnsonovog brojila:
 - nije tako povoljno kao kod prstenastog brojila
 - ipak relativno jednostavno
 \sim konjunkcija dva *susjedna* izlaza B_i i \overline{B}_i



| CP | B_0 | B_1 | B_2 |
|----|-------|-------|-------|
| 0 | 0 | 0 | 0 |
| 1 | 1 | 0 | 0 |
| 2 | 1 | 1 | 0 |
| 3 | 1 | 1 | 1 |
| 4 | 0 | 1 | 1 |
| 5 | 0 | 0 | 1 |
| 6 | 0 | 0 | 0 |

$$0: \overline{B}_2 \overline{B}_0$$

$$1: \overline{B}_1 B_0$$

$$2: \overline{B}_2 B_1$$

$$3: B_2 B_0$$

$$4: B_1 \overline{B}_0$$

$$5: B_2 \overline{B}_1$$



Sadržaj predavanja

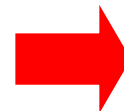
- registri
- brojila
- **generatori sekvencije**

Generatori sekvencije

- *generator sekvencije* (engl. sequence generator):
 - generiranje *propisane* sekvenc(ij)e bitova
~ ponavlja se!
 - duljina sekvencije
~ broj uzastopnih bitova
koji se ponavljaju
 - sekvencija
~ *izlaz* posmačnog registra

Primjer:

...**0111001**01110010111...



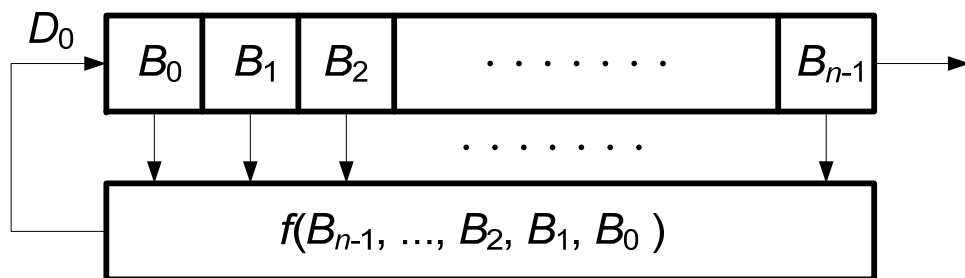
| B_0 | B_1 | B_2 | |
|-----------|-----------|-----------|-----------|
| B_{n-4} | B_{n-3} | B_{n-2} | B_{n-1} |
| 1 | 1 | 1 | 0 |
| 0 | 1 | 1 | 1 |
| 0 | 0 | 1 | 1 |
| 1 | 0 | 0 | 1 |
| 0 | 1 | 0 | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 0 |

sekvencija

Generatori sekvencije

- izvedba generatora sekvencije:
 - poopćenje povratne veze posmačnog registra:

$$D_0 = f(B_{n-1}, \dots, B_1, B_0)$$



- specijalni slučaj:
 - prstenasto brojilo: $D_0 = B_{n-1}$
 - Johnsonovo brojilo: $D_0 = \overline{B_{n-1}}$

Generatori sekvencije

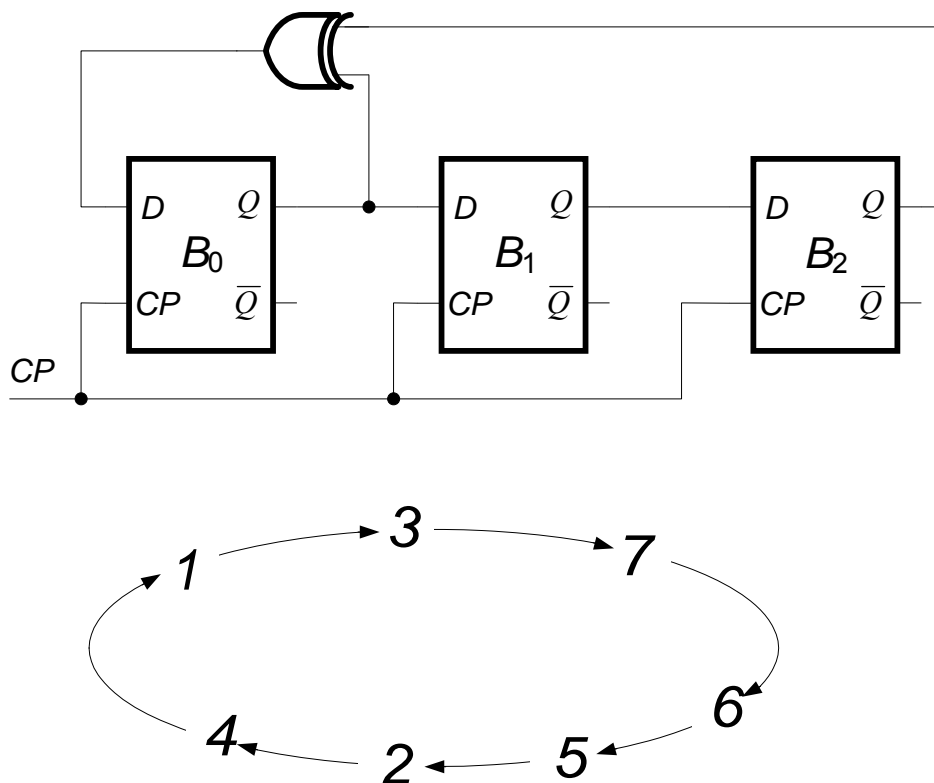
- naročito jednostavna izvedba povratne veze
~ *linearna* funkcija:

$$f(x_{n-1}, \dots, x_1, x_0) = c_{n-1}x_{n-1} \oplus \dots \oplus c_1x_1 \oplus c_0x_0, \quad c_0 \in \{0,1\}$$

- *posmačni registar s linearnom povratnom vezom*
(engl. Linear Feedback Shift Register, LFSR):
 - jednostavna struktura sklopa
~ samo sklopovi EX-ILI
 - najveća moguća *duljina sekvencije* (za n bistabila)
~ $2^n - 1$
 - zabranjeno stanje 00..00
~ izbjeći to stanje:
sklop za sigurni start

Generatori sekvencije

Primjer: $D_0 = f(B_2, B_1, B_0) = B_2 \oplus B_0$



| B_0 | B_1 | B_2 | D_0 |
|-------|-------|-------|-------|
| 1 | 0 | 0 | 1 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 0 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 |
| 0 | 0 | 1 | 1 |
| 1 | 0 | 0 | 1 |

sekvencija



Generatori sekvencije

- primjena generatora sekvencije:
 - generiranje *pseudoslučajne* sekvencije bitova
~ "vrlo duga" sekvencija (ali se ponavlja!),
generator pseudoslučajne sekvencije
(engl. Pseudo-Random Sequence Generator):
 - "randomizacija" bitovnih nizova (engl. scrambling)
 - zaštitni bitovi prilikom prijenosa
 - tajni ključevi za kriptiranje
 - *ispitni vektori* za ispitivanje digitalnih sklopova
 - očitavanje *stanja* posmačnog registra
~ *generator pseudoslučajnih brojeva*
(engl. Pseudo-Random Number Generator, PRNG)

U. Peruško, V. Glavinić: *Digitalni sustavi*, Poglavlje 11:
Sekvencijski moduli: registri i brojila.

- registri: str. 414-422
- asinkrona brojila: str. 435-440
- sinkrona brojila: str. 426-434
- brojila na osnovi posmačnog registra: str. 422-425
- generatori sekvencije: str. 441-451



Zadaci za vježbu (1)

U. Peruško, V. Glavinić: *Digitalni sustavi*, Poglavlje 11:
Sekvencijski moduli: registri i brojila.

- registri: 11.1, 11.2, 11.10, 11.11, 11.22, 11.24, 11.26, 11.27, 11.35
- modeliranje u VHDL: 11.23, 11.28, 11.32, 11.33
- asinkrona brojila: 11.36—11.41
- sinkrona brojila: 11.3-11.8, 11.13-11.17, 11.19-11.21, 11.29
- brojila na osnovi posmačnog registra: 11.9, 11.12, 11.26, 11.31;
- modeliranje u VHDL: 11.30
- generatori sekvencije: 11.18, 11.34

Zadaci za vježbu (2)

M. Čupić: *Digitalna elektronika i digitalna logika. Zbirka riješenih zadataka*, Cjelina 9: Registri; Cjelina 10: Brojila. Cjelina 11: Strojevi s konačnim brojem stanja.

- registri:
 - riješeni zadaci: 9.1-9.3, 9.5-9.15
 - zadaci za vježbu: 1, 2
- asinkrona brojila:
 - riješeni zadaci: 10.1, 10.7
 - zadaci za vježbu: 1, 4
- sinkrona brojila:
 - riješeni zadaci: 10.3-10.6, 10.9, 10.10; 11.10, 11.11, 11.16
 - zadaci za vježbu: 2, 3
- brojila na osnovi posmačnog registra:
 - riješeni zadaci: 9.4
 - zadaci za vježbu: 3, 4
- generatori sekvencije:
 - riješeni zadaci: 11.17