

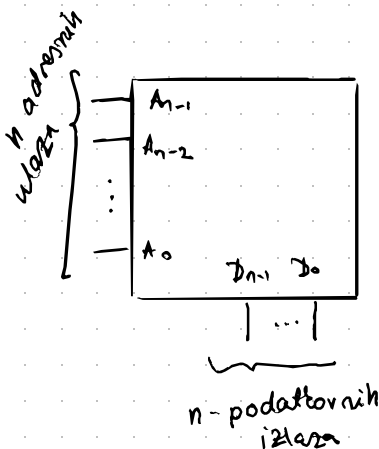
PROGRAMIRLJIVI MODULI

Jednostavni programirljivi moduli

1. permanentna memorija (ROM)
2. Programirljivo log. polje (PLA)
3. pldrogramirljivo log. polje (PAL)

ROM (Read only Memory)

- memorija koja se može samo čitati



2^n lokacija s jednoznačnim adresama
 → na svakoj je n-bitan podatak

KAPACITET : $2^n \times m$ bita

n bit
 ↓ podatak

- iznutra = decoder + koder

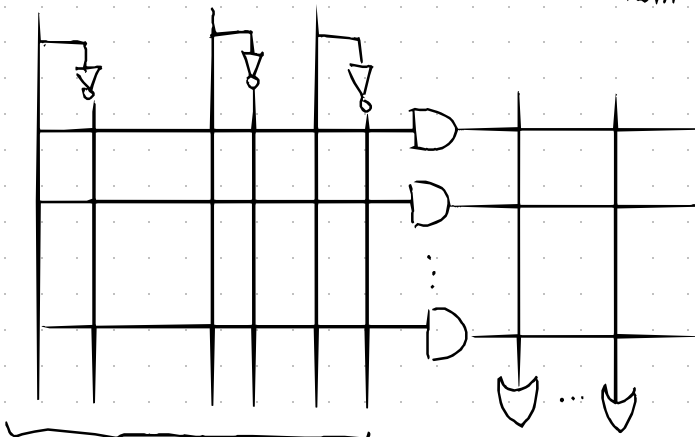
? fiksna & ravna i (11.2. bitj)
 programirljiva 121 ravna

rijč	$A_2 A_1 A_0$	$D_3 D_2 D_1 D_0$
0	0 0 0	0 1 0 1
1	0 0 1	0 0 1 1
2	0 1 0	1 0 0 0
3	0 1 1	1 1 0 1
4	1 0 0	0 1 1 0
5	1 0 1	1 0 0 1
6	1 1 0	1 0 1 0
7	1 1 1	0 1 1 0

- pohrana značajnih podataka na računaku
- programiranje prog. sustava
- izvedba proizvoljnih Booleovih funkcija

PLA Programmable Logic array

$A_{n-1} \dots A_1 A_0$



programirljiva
& ravnina

Zamjenjena za ROM koji
nema mogućnost minimizacije
funkcije

programirljiva
ILI ravnina

br. proizvoda

→ tipični parametri $n \times m \times k$

br. ulaza

br. izlaza

IZVEDBA PLA

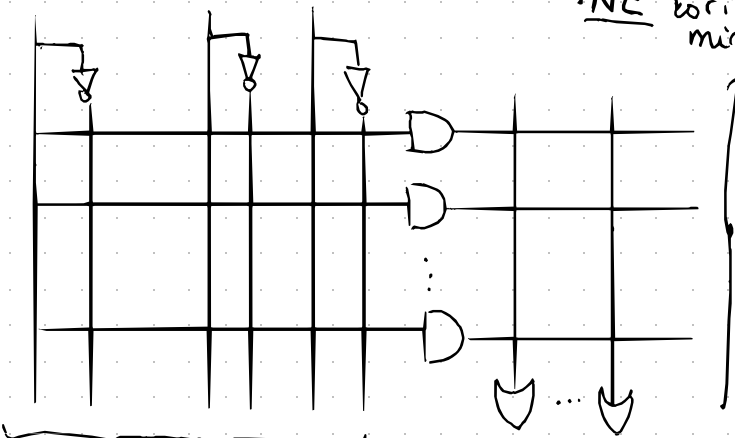
$$f = A\bar{B} + \bar{A}CD$$

$$\bar{f} = (\bar{A} + B)(A + \bar{C} + \bar{D})$$

još jedan
komplement

PAL Prog. array logic

$A_{n-1} \dots A_1 A_0$



programirljiva
& ravnina

IZVEDBA PAL

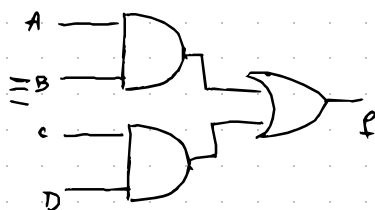
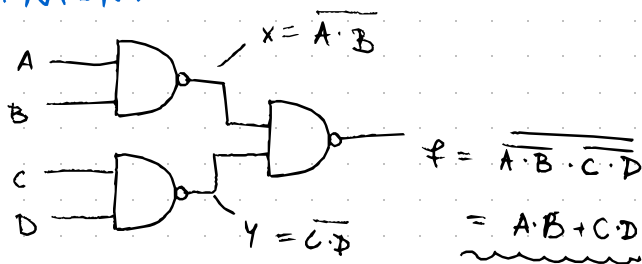
NE koristiti više izlaza
minimizaciju

→ posebna minimizacija

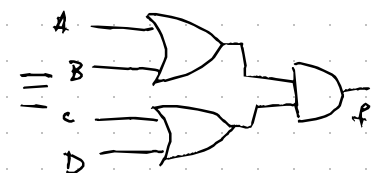
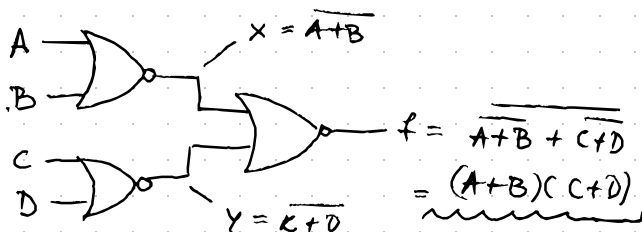
fišna ILI
ravnina

Varijace

→ NI-NI



→ NILI-NILI



► Složeni programirani moduli

veći broj PAL-ova na jednoj čipu i programirane propojne veze

► programsko polje logičkih blokova (FPGA) - Field Programmable Gate Array

→ osnovni princip:

realizacija funkcije MULTIPLESOROM (direktna metoda)

FPGA:

