

LJETNI ISPITNI ROK IZ DIGITALNE LOGIKE – PISMENI ISPIT**Grupa A**

1	<p>Sustav A sustavu B treba slati 8 različitih naredbi. U tu svrhu svaka je naredba predstavljena jednom porukom koja se sastoji od niza nula i jedinica. Pri tome se koristi minimalno potreban broj bitova. Kako bi se povećala otpornost na pogreške, poruke je potrebno zaštititi Hammingovim kodom koristeći neparni paritet. Koliko iznosi redundancija kodiranja?</p> <p>a) 3/5 b) 1/5 c) 3/4 d) 1/4 e) 1/2 f) ništa od navedenoga</p>
2	<p>Podatak 11011 potrebno je zaštititi uporabom Hammingovog kôda uz parni paritet. Kako glasi zaštićena kodna riječ ako se koristi uobičajeni razmještaj zaštitnih i podatkovnih bitova?</p> <p>a) 011010111 d) 111010111 b) 001010111 e) 111110111 c) 101010111 f) ništa od navedenog</p>
3	<p>Zadana je funkcija $f = \overline{A}B + \overline{A}C$. Kako glasi dualna funkcija od komplementarne funkcije od f?</p> <p>a) $\overline{A}B + \overline{A}C$ c) $\overline{A}B + \overline{A}C$ e) $\overline{A} + BC$ b) $\overline{A}B + \overline{A}C$ d) $\overline{A}B + \overline{A}C$ f) ništa od navedenoga</p>
4	<p>Neka je funkcija $f(A,B,C,D) = \prod M(1,4,5,6,9,10,13,14)$. Kako glasi minimalni oblik te funkcije u zapisu sume produkata?</p> <p>a) $AC\overline{D} + A\overline{C}\overline{D} + \overline{A}B\overline{D}$ c) $C\overline{D} + A\overline{D} + \overline{A}B\overline{D}$ e) $CD + A\overline{C} + \overline{B}\overline{D}$ b) $C\overline{D} + \overline{A}B\overline{C}\overline{D}$ d) $CD + A\overline{C}\overline{D} + \overline{A}B\overline{D}$ f) ništa od navedenoga</p>
5	<p>Neka je funkcija $f(A,B,C,D) = \sum m(3,4,5,9,14,15) + \sum d(0,7,13)$. Kako glasi minimalni oblik te funkcije u zapisu sume produkata?</p> <p>a) $ABC + A\overline{C}D + \overline{A}B\overline{C}$ d) $ABC + A\overline{C}D + \overline{A}B\overline{C} + \overline{A}CD$ b) $ABC + A\overline{C}D + \overline{A}B\overline{C} + \overline{A}CD + BD$ e) $ABC + \overline{A}CD$ c) $A + B\overline{C}D$ f) ništa od navedenog</p>
6	<p>Na raspolaganju je dekodier 3/8 s niskoaktivnim izlazima te jedan sklop NI. Označimo adresne ulaze dekodera s $a_2a_1a_0$ (gdje je a_0 ulaz najmanje težine) te njegove izlaze s $y_7 \dots y_0$ (gdje je y_0 izlaz najmanje težine). Ako je na adresne ulaze dekodera spojeno $a_2=A$, $a_1=B$ te $a_0=C$, koje je izlaze dekodera potrebno dovesti na ulaze sklopa NI kako bismo na njegovom izlazu ostvarili funkciju $f(A,B,C) = \overline{A} + BC$?</p> <p>a) y_1, y_2, y_6, y_7 c) y_0, y_1, y_2, y_3, y_7 e) y_0, y_1, y_5 b) y_1, y_3, y_4, y_5 d) y_0, y_2, y_3, y_4, y_7 f) ništa od navedenoga</p>
7	<p>Sučelje multipleksora 2/1 opisano je u nastavku jezikom VHDL.</p> <pre>entity mux21 is port (d0,d1,s: IN std_logic; y: OUT std_logic); end mux21;</pre> <p>Složeniji sklop čiji su ulazi a, b i c te izlaz f strukturno je modeliran kako slijedi:</p> <pre>c1: mux21 port map (A, B, t, f); c2: mux21 port map (B, C, C, t);</pre> <p>gdje je t interni signal. Odredite funkciju $f(A,B,C)$ kao produkt maksterma.</p> <p>a) $\prod M(0,2,3,5)$ c) $\prod M(0,6)$ e) $\prod M(1,2,3,5,7)$ b) $\prod M(1,3,6)$ d) $\prod M(0,1,5)$ f) ništa od navedenoga</p>

8	Dekodersko stablo izgrađeno je uporabom dvije razine dekodera 2/4. Uporabom multipleksora 2/1 želi se izgraditi minimalno multipleksorsko stablo koje će moći ostvariti sve funkcije koje se mogu ostvariti raspoloživim dekoderskim stablom, pri čemu se na podatkovne ulaze multipleksorskog stabla smiju dovoditi samo vrijednosti 0 odnosno 1. Koliko ukupno trebamo multipleksora 2/1? a) 15 b) 7 c) 1 d) 4 e) 31 f) ništa od navedenoga
9	Za neku porodicu digitalnih sklopova poznati su sljedeći podatci: $U_{GS}=0.5V$, $U_{OHmin}=4V$, $U_{IHmin}=3V$, $U_{OLmax}=0.4V$. Izračunajte širinu zabranjenog pojasa. a) 1 V b) 3,6 V c) 0,5 V d) 2,1 V e) 3,4 V f) ništa od navedenoga
10	Digitalni sklop radi s napajanjem U_I i na frekvenciji f_I . Na kojoj maksimalnoj frekvenciji f_2 može raditi taj isti sklop ako mu se napon napajanja smanji za 25% te ako je dozvoljeno da se dinamička disipacija snage smije povećati za najviše 10%? Brojevi u odgovorima su zaokruženi na dvije decimale. a) $1,15 f_I$ b) $0,70 f_I$ c) $0,75 f_I$ d) $3,05 f_I$ e) $1,96 f_I$ f) ništa od navedenoga
11	Za neku porodicu digitalnih sklopova poznati su sljedeći parametri: $I_{OL}=25mA$, $I_{OH}=0,2mA$, $I_{IL}=1,25mA$ te $I_{IH}=0,005mA$. Koliko iznosi faktor grananja izlaza? a) 20 b) 10 c) 40 d) 30 e) 25 f) ništa od navedenoga
12	Neki kombinacijski digitalni sklop radi s naponskim razinama -4V i +3V. Sklop ima ulaze A , B i C te izlaz f . Rad sklopa ispitan je za sve legalne kombinacije ulaznog napona i utvrđeno je da je izlaz bio +3V samo u dva slučaja: za $A=-4V$, $B=-4V$ i $C=-4V$ te za $A=-4V$, $B=-4V$ i $C=+3V$; u svim ostalim slučajevima izlaz je bio -4V. Odredite minimalni zapis Booleove funkcije koju ovaj sklop ostvaruje u negativnoj logici. a) $\overline{A}C + \overline{B}$ b) $\overline{A} + \overline{B}$ c) $A + \overline{B}C$ d) $\overline{A} + BC$ e) $A + C$ f) ništa od navedenoga
13	Koliko je minimalno potrebno p -kanalnih tranzistora kako bi se u tehnologiji CMOS ostvarila funkcija $\overline{A} + B(\overline{C} \overline{D} + \overline{E})$? a) 4 b) 5 c) 8 d) 7 e) 6 f) ništa od navedenoga
14	Neka je $f_1 = \overline{A}B + AC$ te $f_2 = \overline{A}B + \overline{A}\overline{B}$. Obje je funkcije potrebno ostvariti sklopom PAL tipa NI-NI. Utvrdite minimalni PAL sklop s kojim je to moguće postići. U oznaci $a \times b \times c$ značenja su sljedeća: a označava broj ulaza u sklop PAL, b broj sklopova u prvom polju a c broj sklopova u drugom polju. a) $3 \times 6 \times 2$ b) $3 \times 4 \times 2$ c) $3 \times 5 \times 2$ d) $3 \times 3 \times 2$ e) $3 \times 2 \times 2$ f) ništa od navedenoga
15	Neka je $f_1(A, B, C, D) = \sum m(6, 7, 8, 12, 14, 15)$, $f_2(A, B, C, D) = \sum m(0, 1, 6, 9, 13, 14)$ te $f_3(A, B, C, D) = \sum m(7, 8, 9, 12, 13, 15)$. Utvrdite koji je minimalni sklop PLA tipa ILI-od-I potreban kako bi se njime mogle ostvariti sve tri zadane funkcije. U oznaci $a \times b \times c$ značenja su sljedeća: a označava broj ulaza u sklop PLA, b broj sklopova u prvom polju a c broj sklopova u drugom polju. a) $4 \times 9 \times 3$ b) $4 \times 10 \times 3$ c) $4 \times 7 \times 3$ d) $4 \times 3 \times 3$ e) $4 \times 5 \times 3$ f) ništa od navedenoga
16	Na raspolaganju je bistabil AB čija je jednadžba promjene stanja $q_{n+1} = ABq_n + \overline{A}$. Uporabom tog bistabila ostvarite bistabil T te minimizirajte dobivene Booleove funkcije. Jedna od mogućnosti za ulaz B tada je: a) $T \overline{q}_n$ b) $T + \overline{q}_n$ c) \overline{T} d) Tq_n e) $T + q_n$ f) ništa od navedenoga
17	Uporabom bistabila T potrebno je ostvariti 7-bitno sinkrono binarno brojilo unaprijed sa serijskim prijenosom. Koliko nam za takvu izvedbu još treba dvoulaznih logičkih sklopova I? a) 0 b) 7 c) 5 d) 2 e) 4 f) ništa od navedenoga

18	<p>Na raspolaganju je 3-bitni registar s paralelnim ulazima ($d_2d_1d_0$) i paralelnim izlazima ($q_2q_1q_0$). Neka je a_1a_0 dvobitni binarni broj koji očitavamo na izlazima q_2q_1. Neka je C upravljačka varijabla. Ako je $C=0$, na svaki padajući brid signala takta vrijednost broja A (čiji su bitovi a_1a_0) treba se povećati za 1 (modulo 4). Ako je $C=1$, na svaki padajući brid signala takta vrijednost broja A treba se umanjiti za 1 (modulo 4). Izlaz q_0 treba uvijek poprimati vrijednost paritetnog bita za bitove od A, uz pretpostavku da se za izračun paritetnog bita koristi neparni paritet. Što je potrebno dovesti na podatkovni ulaz d_1?</p> <p>a) $\bar{q}_2\bar{q}_1 + q_0$ b) $\bar{C} + q_2$ c) $\bar{C}q_0q_1$ d) $C + q_1$ e) \bar{q}_1 f) ništa od navedenoga</p>
19	<p>Sinkroni digitalni sklop sastavljen je od dva T-bistabila: B_0 i B_1 čiji su ulazi T_0 i T_1 a izlazi Q_0 i Q_1. Pri tome je spojeno: $T_0 = 1$ i $T_1 = Q_0 \oplus Q_1$. Ako je za bistabile poznato $t_{db}=20\text{ns}$, $t_{setup}=15\text{ns}$, $t_{hold}=10\text{ns}$ te ako je kašnjenje logičkog sklopa $t_{dls}=5\text{ns}$, koliko iznosi maksimalna frekvencija rada ovog sklopa?</p> <p>a) 66 MHz b) 25 MHz c) 20 MHz d) 5 MHz e) 33 MHz f) ništa od navedenoga</p>
20	<p>Za sklop sličan onome iz prethodnog zadatka samo uz razliku $T_1 = Q_0 + Q_1$ utvrdite koliko stanja ima njegov najkraći ciklus te ima li sklop siguran start.</p> <p>a) 3, nema b) 2, ima c) 3, ima d) 2, nema e) 1, nema f) ništa od navedenoga</p>
21	<p>Asinkrono binarno brojilo treba brojati u ciklusu od 12 stanja. Brojilo je izvedeno bistabilima tipa T koji imaju asinkrone ulaze za postavljanje stanja i ti su ulazi za sve bistabile spojeni zajedno. Koje stanje treba dekodirati u svrhu prekidanja ciklusa? To je stanje u kojem je $q_3q_2q_1q_0=$</p> <p>a) 0110 b) 1010 c) 1100 d) 0111 e) 1011 f) ništa od navedenoga</p>
22	<p>Organizacija memorije koja je nastala preslagivanjem više logičkih riječi u jednu fizičku zove se:</p> <p>a) $2\frac{1}{2}\text{D}$ b) EPROM c) 2D d) FAMOS e) 3D f) ništa od navedenoga</p>
23	<p>Pretvornik sa sukcesivnom aproksimacijom ulazni napon od 1,4V pretvara 25 ns. Koliko će kod istog pretvornika trajati pretvorba ulaznog napona od 2,1V?</p> <p>a) 12,5 ns b) 25 ns c) 37,5 ns d) 30 ns e) 50 ns f) ništa od navedenoga</p>
24	<p>Označimo s U_{GS} granicu istosmjerne smetnje a s u_{gs} granicu izmjenične smetnje. Što od sljedećega sigurno uvijek vrijedi?</p> <p>a) $u_{gs} > e^{U_{GS}}$ d) $2 \cdot \pi \cdot u_{gs} < 4 \cdot U_{GS}$ b) $u_{gs} \geq U_{GS}$ e) $u_{gs}/U_{GS} = 4\pi$ c) $u_{gs} \leq \pi \cdot U_{GS}$ f) ništa od navedenog</p>
25	<p>Na raspolaganju je CLB sklopa FPGA koji je temeljen na dvoulaznom LUT-u. Ulazi CLB-a su a_1 i a_0. Zastavica s određuje hoće li se na izlaz CLB-a propustiti izlaz LUT-a (za $s=0$) ili izlaz D-bistabila (za $s=1$) kojim LUT upravlja. Ako se spoji $a_1=A$ te $a_0=B$, što treba upisati u LUT a što u zastavicu s kako bi se na izlazu CLB-a dobila Booleova funkcija $A \oplus B$?</p> <p>a) 0110, $s=1$ d) 1001, $s=0$ b) 1001, $s=1$ e) 0110, $s=0$ c) 1010, $s=0$ f) ništa od navedenog</p>