



Digitalna logika

Ak. godina 2020./2021.

prof. dr. sc. Vlado Glavinić

FER - ZEMRIS

 vlado.glavinic@fer.hr

izv. prof. dr. sc. Zoran Kalafatić

FER - ZEMRIS

 zoran.kalafatic@fer.hr

izv. prof. dr. sc. Miljenko Mikuc

FER - ZTEL

 miljenko.mikuc@fer.hr

Predavač:



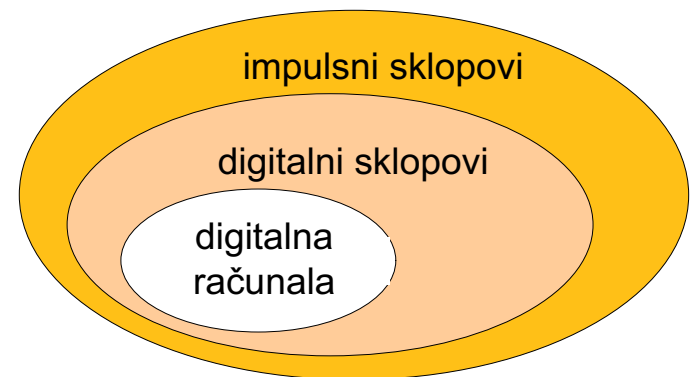


Pregled tema

- predmet i cilj kolegija
- sadržaj kolegija
- literatura
- organizacija nastave
- ocjenjivanje
- laboratorijske vježbe
- informacije i obavijesti

Predmet i cilj kolegija

- predmet kolegija:
 - *digitalna logika*:
principi funkcioniranja i načini izvedbe digitalnih sklopova i sustava
 - najšira uporaba u različitim područjima:
 - automatizacija
 - robotika
 - mjerna tehnika
 - radio i telekomunikacije
 - zabavna elektronika
 - digitalna računala
- cilj kolegija:
 - upoznavanje s važnijim činjenicama i terminima te principima i metodologijom rada





Sadržaj kolegija

- suštinske koncepcije, teorija i implementacije (logičke i sklopovske) osnovnih digitalnih sklopova
- bitni pojmovi iz binarnih sustava i kodova
- Booleova algebra i primjena u analizi i projektiranju
- kombinacijski sklopovi, programirljivi sklopovi
- algoritmi i sklopovi digitalne aritmetike
- analiza i sinteza sekvencijskih sklopova
- pohranjivanje podataka (memorije)
- principi i izvedba AD i DA pretvorbe
- funkcijsko projektiranje logičkih sklopova
~ jezik VHDL



Opis predmeta

Digitalni sustavi veličine iz stvarnog svijeta, prethodno pretvorene u brojeve, obrađuju u diskretnim koracima.

Kako su, iz teorijskih i tehnoloških razloga, podaci unutar digitalnih sustava predstavljeni binarnim prikazom, digitalni se sustavi temelje na logičkim sklopovima.

Cilj predmeta je upoznati studente s fundamentalnim principima izgradnje digitalnih sustava, počev od elementarnih postupaka njihove analize i projektiranja.

Također će se obraditi elementarni kombinacijski i sekvencijski elementi i moduli kao i način ugradnje digitalnih sustava u stvarni svijet.



Kompetencije

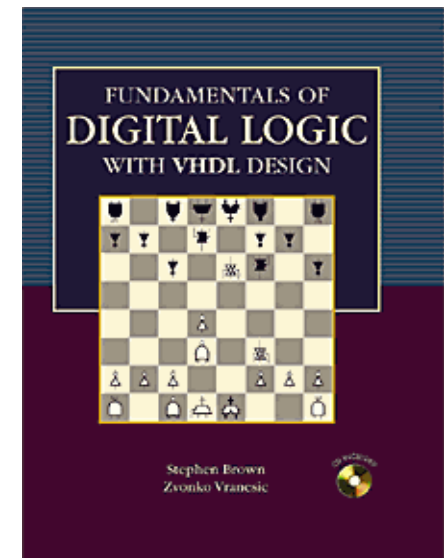
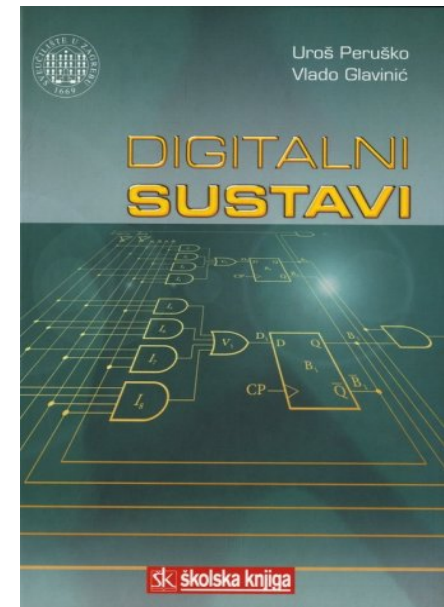
Studenti će steći fundamentalna znanja o građi digitalnih sustava temeljeno na razinama karakterističnih logičkih sklopova i podsustava kao i o korištenju osnovnih metoda analize i projektiranja digitalnih sklopova, kako kombinacijskih tako i sekvencijskih.

Studenti će biti osposobljeni za provođenje osnovnih postupaka projektiranja temeljeno na standardnim i programirljivim modulima te uz fizička ograničenja predstavljena dinamičkim i električkim svojstvima sklopova i njihova povezivanja.

Također će poznavati osnove modeliranje digitalnih sustava standardnim jezikom za opis sklopovlja.

Preporučena literatura

- U. Peruško, V. Glavinić: *Digitalni sustavi*, Školska knjiga, 2019 (2. izmijenjeno i dopunjeno izdanje):
 - u Skriptarnici/knjižarama, 279 kn
 - mogući popust na Xicu u knjižarama Školske knjige
- S. D. Brown, Z. G. Vranešić: *Fundamentals of Digital Logic with VHDL Design*, McGraw-Hill, 2001 (ili novije izdanje)





Dopunska literatura

- U. Peruško: *Digitalna elektronika. Logičko i električko projektiranje*. Školska knjiga, 1996
- D. D. Gajski: *Principles of Digital Design*, Prentice-Hall, 1997
- J. Župan, M. Tkalić, M. Kunštić: *Logičko projektiranje digitalnih sustava*, Školska knjiga, 1994
- M. Čupić, *Digitalna elektronika i digitalna logika, zbirka riješenih zadataka*, Kigen, 2006



Organizacija nastave

- satnica predmeta prema nastavnom programu FER-3:
 - 4 sata predavanja
 - 1 sat auditornih vježbi tjedno
- ove ak. godine (u skladu s preporukama):
 - 2 sata nastave *fizički* na FER-u
 - *snimljena predavanja*
~ studenti su dužni redovito samostalno proučiti snimljene materijale i pripremiti se za sljedeći termin fizičke nastave!
 - u rasporedu postoji termin petkom od 11 do 13 rezerviran za online nastavu, koji će se koristiti po potrebi



Organizacija nastave

- laboratorijske vježbe
~ raspored naknadno
- provjere znanja:
 - *kontinuirane* provjere:
 - međuispit
 - završni ispit
 - domaće zadaće
 - laboratorijske vježbe
 - (alternativno!) ispitni rok

Ocjenjivanje

- *dvije* vrste provjere znanja:
 - *kontinuirane* provjere
 - putem ispitnog roka (na kraju semestra)

| Vrsta provjere | Kontinuirana nastava | | Ispitni rok | |
|------------------------|----------------------|---------------|-------------|---------------|
| | Prag | Udio u ocjeni | Prag | Udio u ocjeni |
| Laboratorijske vježbe | 50 % | 15 % | 50 % | 15 % |
| Domaće zadaće | 0 % | 10 % | | |
| Kratke provjere znanja | 0 % | 0 % | | |
| Sudjelovanje u nastavi | 0 % | 10 % | | |
| Međuispit: Pismeni | 0 % | 35 % | | |
| Završni ispit: Pismeni | 40 % | 40 % | | |
| Ispit: Pismeni | | | 50 % | 85 % |

- *legenda* [iz Opisa predmeta]:

"*Kratke provjere znanja* će se načelno izvoditi putem kratkih testova na predavanjima."

"Bodovi dodijeljeni kroz *Sudjelovanje u nastavi* predviđeni su kao korektivni faktor konačnog objektivnog bodovanja kroz druge vrste provjere znanja te predstavljaju *subjektivno nastavnikovo vrednovanje* studenta."

~ ***samo u iznimnim slučajevima!!!***

- u skladu s procjenom nastavnika i asistenta
- korektiv!

Ocjenjivanje (model kontinuirane nastave)

- laboratorijske vježbe
(priprema, rad u laboratoriju, izlazni test): 15 bodova
- 5 domaćih zadaća koje se ocjenjuju
(priprema za laboratorij): 10 bodova
- međuispit: 35 bodova
- završni ispit: 40 bodova
- *sudjelovanje u nastavi* 10 bodova

$\Sigma = 110$ bodova

Ocjenjivanje (model kontinuirane nastave)

- ***uvjet za izlazak na završni ispit:***
 - do tada ostvarenih 15 bodova, *bez bodova iz sudjelovanja u nastavi*
 - odrađene laboratorijske vježbe
+ postignuto barem 50% bodova
- na završnom ispitu postignuto barem 15 bodova
- prag za prolaz: ***ukupno barem 50 bodova***
- ***ne kalkilirati unaprijed svoje bodovanje!***
(i odustajati od pojedinih vidova nastave,
zato što to "više nije potrebno" ☹)



Ocjenjivanje (model ispitnog roka)

- ***uvjet za izlazak na ispit:***
odrađene laboratorijske vježbe (+ barem 50% bodova)
 - laboratorijske vježbe: 15 bodova
 - pismeni ispit: 85 bodova
- $\Sigma = 100$ bodova**
- ***prag za prolaz:***
minimalno 42,5 boda iz pismenog ispita (50%)

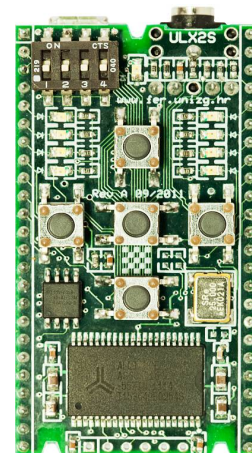


Formiranje ocjena

| Ocjena | Minimalni broj bodova |
|----------------|-----------------------|
| Dovoljan (2) | 50 % |
| Dobar (3) | 62 % |
| Vrlo dobar (4) | 75 % |
| Izvrstan (5) | 88 % |

Laboratorijske vježbe

- odabir *jednog* od dva režima laboratorijskih vježbi:
 - oba režima uključuju i pripremu i rad *kod kuće*
- *simulacijske*
 - temeljene na *online* okruženju VHDLLab3
 - pretpostavljeni režim, nije potrebna posebna prijava
- *sklopovske*
 - korištenjem FPGA razvojnih pločica FER-ULX3S ili FER-ULX2S
 - pločice u slobodnoj prodaji u *Skriptarnici*
 - prijava prema uputama na kraju ove prezentacije



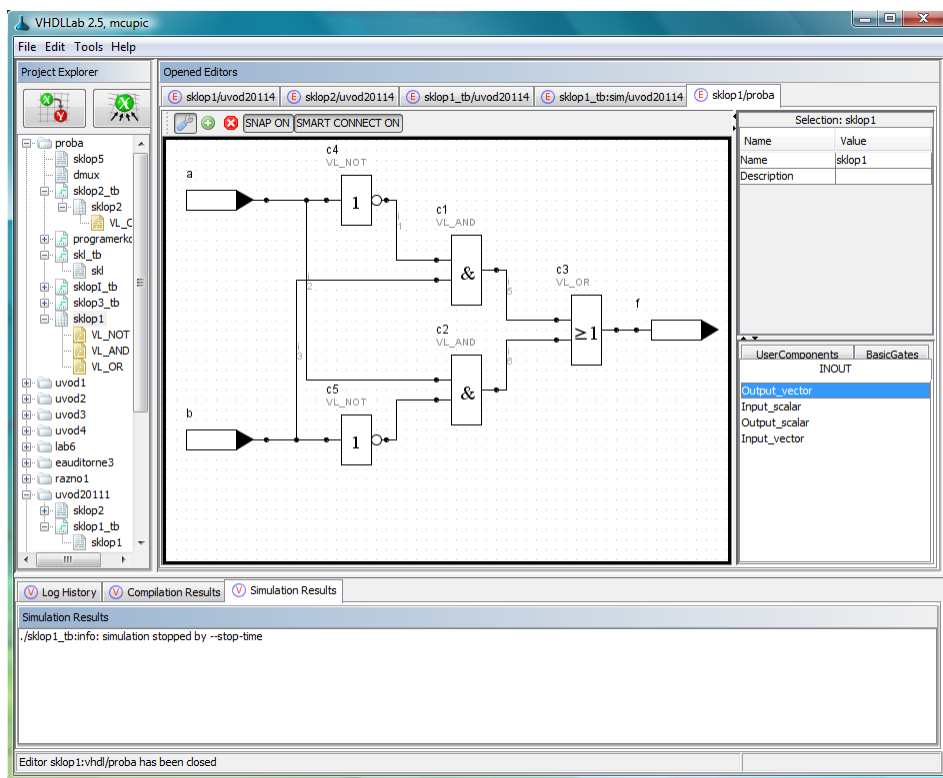


Simulacijske laboratorijske vježbe

- opis digitalnog sklopovlja:
 - crtanjem sheme sklopa
 - pisanjem opisa jezikom za opis sklopovlja VHDL
- izrada *ispitnih sklopova* (engl. testbench)
- simulacija preko Weba uporabom sustava VHDLLab3:
 - nije potrebna instalacija;
temeljeno na Java-tehnologiji *JNLP*
 - potrebna veza na Internet prilikom rada
 - korisnik radi lokalno na računalu, simulira se na udaljenom poslužitelju, rezultati se prikazuju lokalno
 - sve se pohranjuje na udaljenom poslužitelju

Simulacijske laboratorijske vježbe

Opis sklopa crtanjem sheme



Opis jezikom VHDL

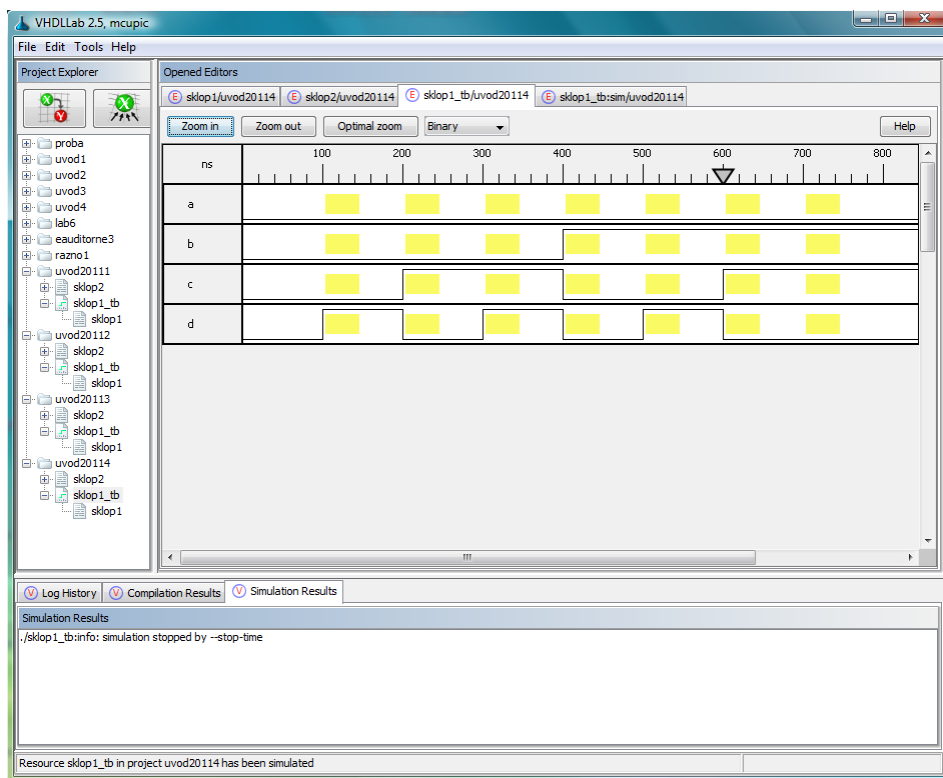
The screenshot shows the VHDLab 2.5, mcupic interface with the VHDL code for the 2-to-1 multiplexer circuit. The code is as follows:

```
1 library IEEE;
2 use IEEE.STD_LOGIC_1164.ALL;
3
4 -- warning: this file will not be saved if:
5 -- * following entity block contains any syntactic errors (e.g. port list isn't separated with ;
6 -- character)
7 -- * following entity name and current file name differ (e.g. if file is named mux41 then entity
8 -- must also be named mux41 and vice versa)
9 ENTITY sklop2 IS PORT (
10     a: IN STD_LOGIC;
11     b: IN STD_LOGIC;
12     c: IN STD_LOGIC;
13     d: IN STD_LOGIC;
14     f: OUT STD_LOGIC
15 );
16 END sklop2;
17
18 ARCHITECTURE arch OF sklop2 IS
19     signal i1: std_logic;
20     signal i2: std_logic;
21 BEGIN
22     c1: ENTITY work.sklopAND PORT MAP (a,b,i1);
23     c2: ENTITY work.sklopOR PORT MAP (i1,c,i2);
24     c3: ENTITY work.sklopAND PORT MAP (y => f, x1 => i2, x2 => d);
25 END arch;
```

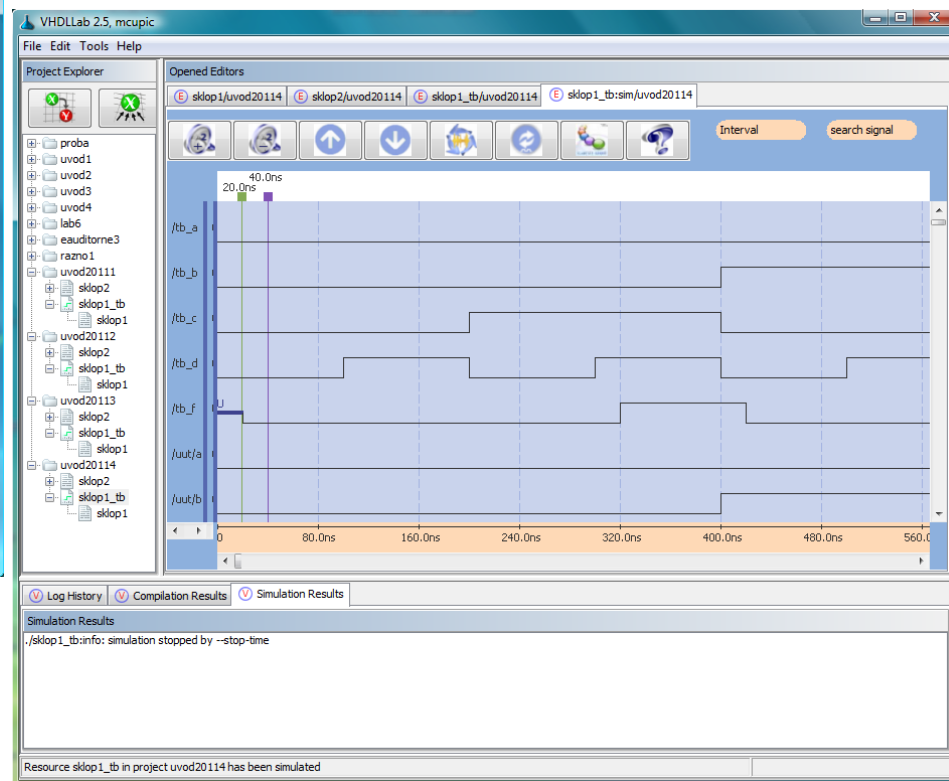
The bottom status bar indicates 'Resource sklop1_tb in project uvod20114 has been simulated'.

Simulacijske laboratorijske vježbe

Definiranje ispitnog sklopa



Rezultat simulacije



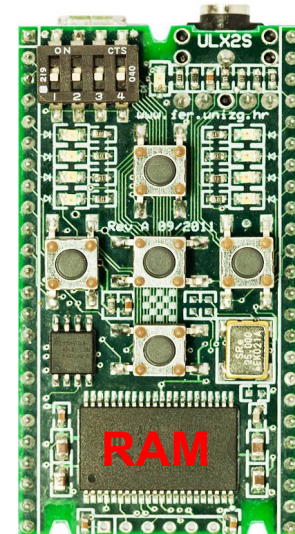


Sklopovske laboratorijske vježbe

- temeljene na posebnoj izvedbi sklopovlja koje se može programirati - programirljivom polju logičkih blokova FPGA (*field programmable gate array*):
 - *crna kutija* logičkih (digitalnih) "LEGO kocki" koje se mogu programirati i povezati na proizvoljni način!
 - sklop se opisuje shematski ili VHDL-om (isto kao i u VHDLLabu)
 - na temelju opisa, slaganje i povezivanje elemenata potpuno automatski obavlja programski alat
- ispitivanje stvarnog sklopa umjesto simulacije:
 - promatra se odziv na neki poticaj (pritisnuta tipka ili sklopka)
 - svjetlo na LED-indikatorima, zvuk na priključenim slušalicama ili na radio-prijemniku, ispis znakova na ekranu računala, pomicanje daljinski upravljive makete...

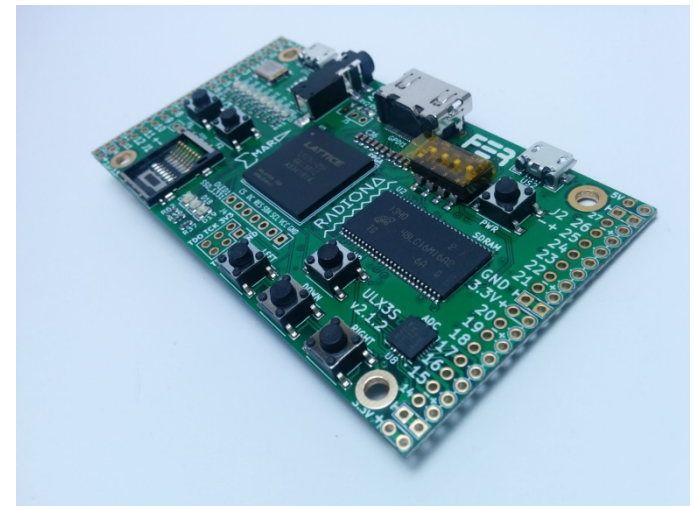
Sklopovske laboratorijske vježbe

- razvojna pločica FER-ULX2S – Lattice XP2
 - projektirano na FER-u, proizvedeno u Hrvatskoj
 - 1 MByte RAM, MicroSD utor, audio / video izlaz...
 - Uslugu montaže donirao RIZ-Odašiljači
- primjena teorije kroz praktične primjere
 - sklop za generiranje tonfrekvencijskog signala
 - aritmetičko-logička jedinica jednostavnog procesora
 - automat za upravljanje semaforom
 - daljinski upravljač makete vozila
 - mogućnost programiranja kroz *Arduino*
 - više informacija: <http://www.nxlab.fer.hr/dl>



Sklopovske laboratorijske vježbe


- razvojna pločica ULX3S – Lattice ECP5
 - FPGA novije generacije, veći kapacitet, manja potrošnja energije
 - Priključak za digitalni video (HDMI)
 - Veća i brža vanjska memorija (SDRAM): 1 -> 32 MByte
 - Analogno-digitalni pretvornik s 8 ulaza
 - Sat s baterijskim napajanjem (*real-time clock* - RTC), sleep mode
 - Veće mogućnosti proširenja (WLAN modul, OLED zaslon, USB...)
 - *Open-source*: github.com/emard/ulx3s
 - Uslugu montaže donirao Končar INEM
- studenti sami nabavljaju pločice u Skriptarnici
 - i rabljene ULX2 ili ULX3S su OK!



Izvođenje i odabir inačice lab. vježbi

- prvi ciklus vježbi izvodi se u miješanim grupama
 - sklopovska i simulacijska varijanta zajedno
- studenti koji žele izvoditi laboratorijske vježbe korištenjem FPGA razvojnih pločica trebaju
 - **pročitati:** Upute za prijavu za laboratorijske vježbe korištenjem sklopovskih pomagala
(http://www.nxlab.fer.hr/dl/fpga_prijava.pdf)
 - **instalirati** (što prije!) programski paket Lattice Diamond

te najkasnije do **ponedjeljka 26.10.2020. u 23:59:**

- prema Uputama **pohraniti** rješenja u sustav Ferko 
- **nabaviti** pločicu FER-ULX3S ili FER-ULX2S
(provjera ispravnosti rabljene pločice prema postupku iz *Uputa*)



Važna obavijest za ponavljače

- mogućnost prenošenja bodova iz laboratorijskih vježbi isključivo studentima koji su ostvarili bodovni prag
- odabir prenošenja bodova
 - do ***petka 2.10.2020. u 23:59***
 - obavijest na web stranici predmeta



Savjeti za "dobro učenje"

- *aktivno i redovito* pratiti online predavanja i koristiti prezentacije s web stranice predmeta
~ *prvi susret s gradivom!*
- *aktivno sudjelovati* na predavanjima uživo
- *čitati* preporučenu literaturu
~ *sistematiziranje* gradiva!
- *samostalno* rješavati domaće zadaće (i ne samo njih!
postoji zbirka zadataka)
~ *stjecanje rutine rješavanja*
- *samostalno* izrađivati pripreme za laboratorijske vježbe
- koristiti institut *konzultacija*



Informacije i obavijesti

- detaljnije informacije o studiju, rokovima, zadacima i svim ostalim informacijama bitnim za uredno odvijanje nastave na predmetu

~ *Web stranica predmeta*

<http://www.fer.hr/predmet/diglog>

stranica se ažurira za trajanja semestra!

- svaka grupa ima svoju podstranicu (http://www.fer.hr/predmet/diglog/grupe/grupa_1.xx)
~ informacije specifične za tu grupu

Informacije i obavijesti

- provjeriti mogućnost prijave na sustav <https://ferko.fer.hr/ferko>
 - pisanje domaćih zadaća
 - pisanje testova na laboratorijskim vježbama
 - svi bodovi (ispiti, laboratorijske vježbe, domaće zadaće)



Naslovnica / Digitalna logika / Obavijesti



▼ Digitalna logika

Obavijesti

Nastavne aktivnosti

Pretplata

📧 Svi portleti

📧 Portlet Obavijesti

🔧 Uređivanje pretplata



Obavijesti

Obavijesti i materijali uz predmet

Sve obavijesti vezane uz obavljanje nastavnih aktivnosti na predmetu postavljenu su na podstranicu **Nastava i obavijesti**, koja je vidljiva nakon prijave. Informacije koje su specifične za pojedine nastavne grupe postavljene su na podstranicu odnosno grupe. Nastavne materijale mogu preuzeti samo studenti koji su u tekućoj akademskoj godini predmet upisali; podstranice na kojima su ti materijali postavljeni također su vidljive tek nakon prijave.

31. 1. 2012. Vlado Glavinić

Uređeno: 27. 9. 2013. u 15:29

Arhiva obavijesti

Informacije i obavijesti

- provjeriti mogućnost prijave na sustav <https://moodle.fer.hr/course/view.php?id=182>
 - kratke provjere znanja na predavanjima



Naslovnica / Digitalna logika

> Digitalna logika

Nastavne aktivnosti

Digitalna logika

Opće kompetencije

Studenti će steći fundamentalna znanja o građi digitalnih sustava temeljeno na razini karakterističnih logičkih sklopova i podsustava kao i o korištenju osnovnih metoda analize i projektiranja digitalnih sklopova, kako kombinacijskih tako i sekvencijskih. Studenti će biti osposobljeni za provođenje osnovnih postupaka projektiranja temeljen na standardnim i programirljivim modulima te uz fizička ograničenja predstavljena dinamičkim i električkim svojstvima sklopova i njihova povezivanja. Također će

e-Learning





Informacije i obavijesti

- *konzultacije*
 - ~ svaki predavač dogovara sa svojom grupom
- mogućnost održavanja grupnih konzultacija pri kraju blokova predavanja
 - ~ uvježbavanje zadataka za ispit
- studentske ankete



Do sljedećeg tjedna...

- pročitati:
 - U. Peruško, V. Glavinić: *Digitalni sustavi*, Poglavlje 1: Digitalni sustavi i obrada podataka; str. 13-29
- pročitati i detaljno proučiti:
 - U. Peruško, V. Glavinić: *Digitalni sustavi*, Poglavlje 2: Digitalni podaci: tipovi, operacije, algoritmi; str. 31-75
- proučiti snimljena predavanja i pripremiti se za sljedeći termin fizičke nastave:
 - DL02_20-21 Brojevnici sustavi i kodovi