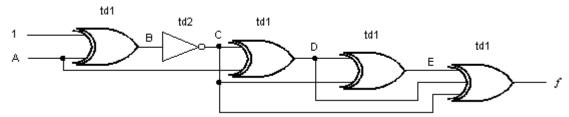
Druga Domaca Zadaca iz Digitalne Logike-Tocna Rješenja

1.

Zadan je sklop prema slici. Pretpostaviti da su svi signali pocetno u stanju 0. Kašnjenje sklopova td1 iznosi 94 ns, a kašnjenje sklopova td2 iznosi 47 ns. Nacrtajte dijagram koji prikazuje ovisnost svih signala o vremenu, i s tog dijagrama ocitajte vrijednosti oznacenih signala u trenutku t=205 ns. Poznato je da u trenutku t=0 ns ulaz A poprima vrijednost 1. Tražene vrijednosti upišite u polja u nastavku.



RJ.

Signal B: 0 Signal C: 1 Signal D: 0 Signal E: 0 Signal F: 0

2.

Digitalni sustav radi s naponom napajanja od 7V i na frekvenciji od 108MHz. Uz pretpostavku da se napon napajanja moze mijenjati (uz ispravan rad sustava), kako treba promijeniti napon ako se zeli podici frekvencija rada sklopa za 23% pri cemu potrošnja (tj. dinamicka disipacija snage) treba ostati ista?

RJ. Napon treba smanjiti na 6.31[V].

3.

VHDL-om je opisan sklop cije sucelje sadrži tri ulaza (A, B i C) te jedan izlaz (f). Definirana su i tri interna signala (f1, f2 i f3). Arhitektura sklopa sastoji se od jednog bloka PROCESS, kako je prikazano u nastavku.

```
process (a, b, c, f3)
begin
```

fl <= (NOT A AND NOT B AND C) OR (NOT A AND B AND NOT C) OR (A AND NOT B AND NOT C) OR (A AND B AND NOT C);

f2 <= (NOT A AND NOT B AND C) OR (NOT A AND B AND NOT C) OR (NOT A AND B AND C) OR (A AND B AND NOT C);

f3 <= (NOT A AND NOT B AND NOT C) OR (NOT A AND B AND NOT C) OR (A AND B AND NOT C) OR (A AND B AND C);

f <= (NOT f1 AND f2 AND NOT f3) OR (NOT f1 AND f2 AND f3); end process;

Rad ovog sklopa provjerava se tako da se na njegove ulaze dovode sve kombinacije, pri cemu u trenutku t=0ns ABC poprimaju vrijednost 000, u t=100ns 001, u t=200ns 010, ... te u t=700ns 111, cime završava pobuda. Izracunajte kakav ce tocno biti rezultat simulacije na izlazu f (prikažite si to i graficki). U kutiju za unos rješenja potrebno je unijeti rezultat simulacije izlaza f. Rješenje se sastoji od slijeda uredenih parova (vrijeme, vrijednost). Primjerice, ako ste dobili da funkcija f u trenutku t=0ns poprima vrijednost 1, pa u t=300ns poprima vrijednost 0, pa vec u sljedecoj delti se vraca na 1, te u t=500ns pada na nulu, kao rješenje cete upisati (0,1)(300,0)(300,1)(500,0), bez ikakvih razmaka.

RJ. **(0,0)(300,1)(500,0)**

4. Na slici je prikazan neki sklop.



Opišite sucelje sklopa u VHDL-u.

RJ.

```
ENTITY Sklop is port(
J: IN std_logic_vector(2 downto 0);
R: IN std_logic_vector(1 downto 0);
S: IN std_logic_vector(2 downto 0);
V: OUT std_logic_vector(2 downto 0);
Y: OUT std_logic
);
end Sklop;
```

5.

Pronaci minimalni oblik funkcije f(A,B,C,D)=M(0,2,3,4,6,7,9,11) u obliku produkta parcijalnih suma. Rješenje unesite u obliku npr. (a or not b or c) and (a or b or not c). Unos oblika f = (a or not b or c) and (a or b or not c) je pogrešan!!!!

RJ. (A OR NOT C) AND (A OR D) AND (NOT A OR B OR NOT D)

6.

Zadana je funkcija f(A,B,C,D)=m(0,1,3,6,9,10,11,13). Potrebno je minimizirati zadanu funkciju metodom Quine-McCluskey, te odrediti <u>sve</u> primarne implikante, <u>sve</u> bitne primarne implikante te <u>sve</u> minimalne zapise funkcije u obliku sume parcijalnih produkata.

RJ.

Primarni implikanti:
(NOT A AND NOT B AND NOT C)
(A AND NOT B AND C)
(NOT B AND D)
(NOT A AND B AND C AND NOT D)
(A AND NOT C AND D)

Bitni primarni implikanti:

(NOT A AND NOT B AND NOT C)
(A AND NOT B AND C)
(NOT B AND D)
(NOT A AND B AND C AND NOT D)
(A AND NOT C AND D)

Minimalni zapisi:

(NOT A AND NOT B AND NOT C) OR (NOT A AND B AND C AND NOT D) OR (A AND NOT B AND C) OR (A AND NOT C AND D) OR (NOT B AND D)

7. Izlaz Y nekog sklopa definiran je izrazom Y <= (NOT A OR B OR C) AND (NOT A OR B OR NOT C) AND (NOT A OR NOT B OR NOT C); Koju ce vrijednost poprimiti taj izlaz ako se kao pobuda dovede A='U', B='0', C='0'?

RJ. **'U'**

8.

Za neki digitalni sklop poznati su sljedeci podaci: UOLmax=1.39V, UOHmin=4.78V, UILmax=2.53V, UIHmin=3.53V. Sklop radi s naponom napajanja od 5V. Koliko iznosi granica istosmjerne smetnje ovog sklopa (Ugs)?

RJ. **1,14**

9.

Na raspolaganju su TTL sklopovi podskupine P1 i P2 ciji su parametri zadani kako slijedi:

P1:I(oI)=18.09 mA. I(iI)=1.44mA. I(oh) = 485.41uA. I(ih) = 33.9uA. P2:I(oI)=9.54 mA, I(iI)=0.31mA, I(oh)=376.72uA, I(ih)=20.94uA. Sklop iz jedne podskupine pobuduje više sklopova iz druge podskupine. Koliko se maksimalno sklopova može spojiti na izlaz jednog sklopa u oba slucaja? Oznaka P1/P2 odnosi se na slucaj kada sklop podskupine P1 pobuduje sklopove podskupine P2.

RJ.

(P1/P2) Izlaz je L: **58**

(P1/P2) Izlaz je H: **23**

(P1/P2) Zajednicki uvjet: 23

(P2/P1) Izlaz je L: 6

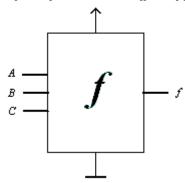
(P2/P1) Izlaz je H: 11

(P2/P1) Zajednicki uvjet: 6

Neki digitalni sklop prikazan slikom koristi naponsku logiku, te logicka stanja prikazuje naponskim razinama -11V i 9V. Ulazi sklopa su (A, B, C), a izlaz sklopa je f. Poznato je da sklop u pozitivnoj logici obavlja funkciju:

f=(C OR (NOT C OR (A AND NOT B))).

Odredite tablicu kombinacija napona (ovisnost izlaznog napona o naponima na ulazima sklopa). Rješenje za pojedine kombinacije unosi se u pripadni redak. Vrijednosti napona se odvajaju zarezima, prvo varijable najvece težine, pa niže, a vrijednost izlaza f za tu kombinaciju ulaznih napona dolazi zadnja. U prvi redak tablice kombinacija napona potrebno je unijeti napone za slucaj kada su svi ulazi u logickoj nuli (sljedeci redak tablice odgovara kombinaciji napona kada je ulaz najmanje težine u logickoj jedinici, itd).



RJ.

0. redak: -11, -11, -11, 9

1. redak: -11, -11, 9, 9

2. redak: -11, 9, -11, 9

3. redak: -11, 9, 9, 9

4. redak: 9,-11,-11,9

5. redak: 9, -11, 9, 9

6. redak: 9, 9, -11, 9

7. redak: 9,9,9,9