1.

Zadan je sklop koji je ostvaren kao sinkrono brojilo s 4 D bistabila. Poznato je da stanje 7 pripada glavnom ciklusu brojila (prilikom ocitavanja stanja izlaz Q0 bistabila B0 promatrati kao bit najmanje težine).

Sljedece stanje svakog bistabila je opisano ovim algebarskim zapisima:

D3(Q3,Q2,Q1,Q0) = (Q3'*Q1'*Q0') + (Q3*Q1) + (Q2'*Q1'*Q0') + (Q2*Q1),

D2(Q3,Q2,Q1,Q0) = (Q3'*Q2'*Q1') + (Q3*Q1*Q0') + (Q2'*Q1'*Q0) + (Q2*Q1*Q0'),

D1(Q3,Q2,Q1,Q0) = (Q3'*Q0) + (Q3*Q2'*Q1') + (Q3*Q2'*Q0') + (Q3*Q1'*Q0'),

D0(Q3,Q2,Q1,Q0) = (Q3'*Q2*Q0') + (Q3'*Q1'*Q0) + (Q3*Q2*Q1*Q0) + (Q3*Q1'*Q0') + (Q2'*Q1*Q0').

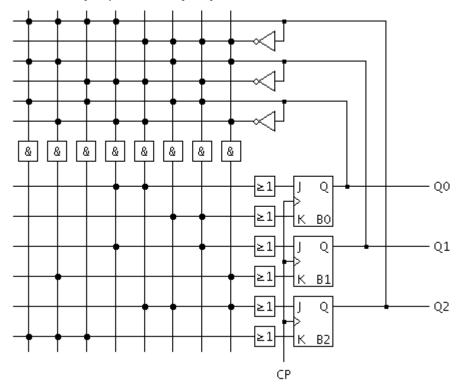
Ima li zadani sklop siguran start?

Objašnjenje korištenih oznaka: oznaka " ' " iza nekog ulaza Qx zamjenjuje operator 'NOT' (dakle Qx' znaci NOT Qx), znak " * " zamjenjuje operator 'AND' a znak " + " zamjenjuje operator 'OR'.

RJ. ne, nema siguran start

2.

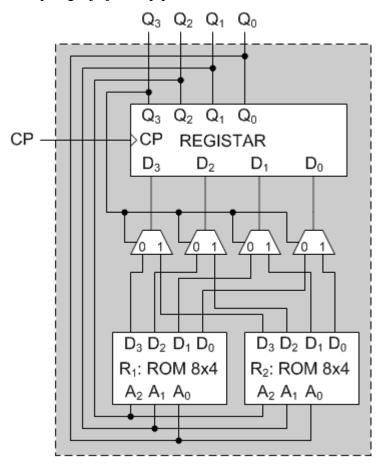
Neko sinkrono brojilo prikazano je sljedecom slikom.



U kojem ciklusu broji to brojilo? Prilikom ocitavanja stanja izlaz Q0 tretirati kao bit najmanje težine.

RJ. **2**, **4**, **7**, **3**, **6**, **0**, **5**, **1**, **2**

3. Na raspolaganju je sklop prikazan na slici.



Memorije R1 i R2 potrebno je programirati tako da se dobije brojilo koje broji u ciklusu 3 -> 9 -> 8 -> 1 -> 12 -> 14 -> 15 -> 13 -> 5 -> 7 -> 10 -> 6 -> 4 -> 2 -> 0 -> 11 (prilikom ocitavanja stanja Q3 tretirati kao bit najvece težine). Napomena: kao rješenje upišite sadržaj memorija po lokacijama, i to svaku lokaciju kao jednu heksadekadsku znamenku.

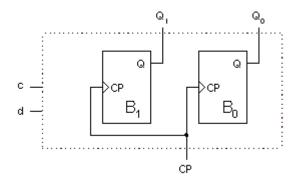
RJ. R1.0: **B** R1.1: **C** R1.2: **0** R1.3: 9 R1.4: 2 R1.5: 7 R1.6: **4** R1.7: **A** R2.0: 1 R2.1: 8 R2.2: 6 R2.3: **3** R2.4: **E** R2.5: **5** R2.6: **F**

R2.7: **D**

4.

Uporabom SR bistabila realizirati 2-bitno brojilo koji broji ovisno o signalu d: ako je d=1, tad je sljedece_stanje = trenutno_stanje+1, inace sljedece_stanje = trenutno_stanje+0 (pod pojmom stanje misli se na binarno kodirani broj zapisan kroz bistabile, pri cemu je izlaz Q0 izlaz najmanje težine). Sklop treba imati i sinkroni ulaz za brisanje c (kojeg bistabili nemaju). Koristiti minimalni broj osnovnih logickih sklopova. U svako polje za unos potrebno je unijeti algebarski zapis funkcije tog bistabila. Prilikom ocitavanja stanja izlaz Q0 bistabila B0 tretirati kao izlazni bit najmanje težine.

Prilikom unosa algebarskog oblika za stanja bistabila koristiti oznake Qj (gdje je j broj bistabila; npr. Q2). Primjer jednog takvog rješenja: c and Q2 and not Q1 or not c and d and not Q0.



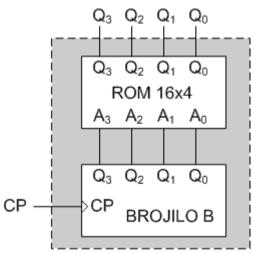
RJ.

B1.S: NOT C AND D AND NOT Q1 AND Q0

B1.R: (c) OR (d AND Q1 AND Q0) B0.S: NOT C AND D AND NOT Q0

B0.R: (c) OR (d AND Q0)

5. Na raspolaganju je sklop prikazan na slici.



Brojilo B koje je iskorišteno za brojanje broji u ciklusu 10 -> 3 -> 12 -> 6 -> 13 -> 14 -> 9 -> 4 -> 0 -> 11 -> 5 -> 1 -> 7 -> 8 -> 15 -> 2. Programirajte memoriju tako da se citav sklop ponaša kao standardno binarno brojilo unaprijed. Ukljucenjem na napajanje brojilo B ulazi u stanje 10, a izlaz citavog sklopa treba poprimiti stanje 0 (prilikom ocitavanja stanja Q3 tretirati kao bit najvece težine). Napomena: kao rješenje upišite sadržaj memorije po lokacijama, i to svaku lokaciju kao jednu heksadekadsku znamenku.

RJ.

0. – 15.: **8, B, F, 1, 7, A, 3, C, D, 6, 0, 9, 2, 4, 5, E**

6

Potrebno je realizirati sinkrono brojilo koje broji u ciklusu: (6, 5, 3, 0, 1, 4, 7, 2, 6), ako je na raspolaganju 3 SR bistabila. Prilikom ocitavanja stanja izlaz Q0 bistabila B0 promatrati kao bit najmanje težine. U polja za unos rješenja unijeti minimizirane algebarske oblike funkcija.

RJ.

S2: NOT Q2 AND NOT Q1 AND Q0 OR Q1 AND NOT Q0

R2: **Q2 AND Q0**

S1: Q2 AND NOT Q1

R1: NOT Q2 AND Q0 OR Q2 AND Q1 AND NOT Q0

S0: NOT Q1 AND NOT Q0 OR Q2 AND NOT Q0

R0: NOT Q2 AND Q0 OR Q1 AND Q0

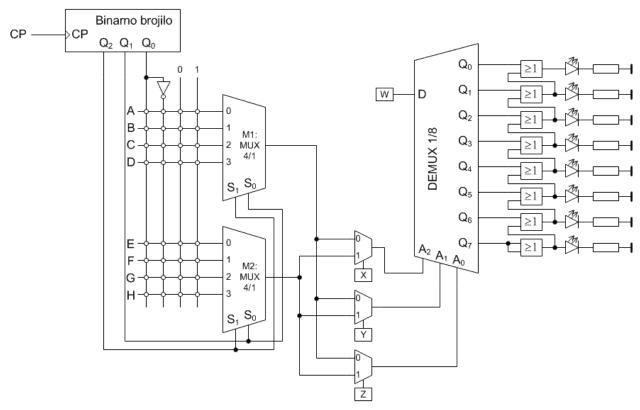
7.

Za neki 7-bitni pretvornik sa sukcesivnom aproksimacijom poznato je da se ulazni napon iznosa 5.4V pretvara 31 ms. Koliko iznosi vrijeme pretvorbe za ulazni napon iznosa 10.0V? Podrazumijevana mjerna jedinica je ms.

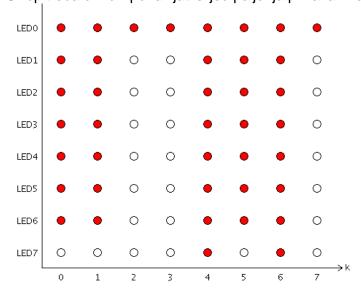
RJ.

31ms

8. Uporabom binarnog brojila želi se ostvariti sklop koji upravlja nizom svjetlecih dioda (LED), po principu termometarske skale. Sklop je prikazan u nastavku.



Sklop treba ciklicki ponavljati slijed paljenja prikazan na sljedecem dijagramu.



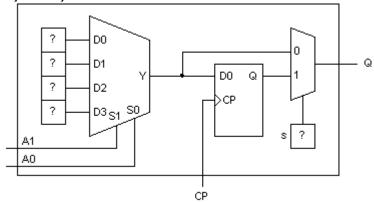
Po ukljucenju, binarno brojilo nalazi se u stanju 0, te niz dioda treba svijetliti kao na dijagramu u trenutku t=0. Napomena: A, B, C, D, E, F, G i H cine polje programirljivih sklopki. Kao rješenje se za svaki redak unosi 1 na mjestu ukljucene sklopke, odnosno 0 na mjestu iskljucene sklopke. Primjerice, ukoliko se na ulaz 0 multipleksora M1 (redak A) želi dovesti komplement od Q0, kao rješenje ce se upisati 0100 (1., 3. i 4. sklopka su iskljucene, 2. je ukljucena). X, Y, Z i W su zastavice koje mogu poprimiti vrijednost 0 ili 1.

RJ. (8):

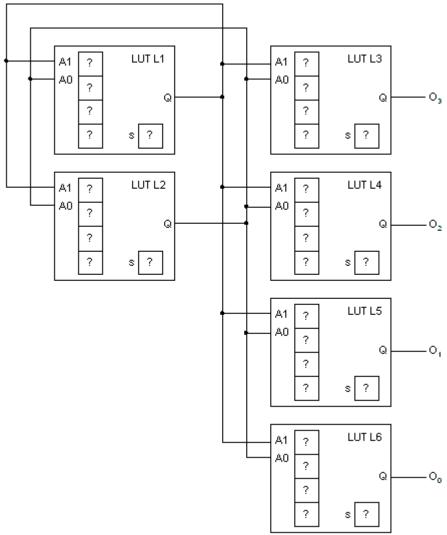
0001 0010 A: B: C: 0001 D: E: 0100 0010 F: G: 0010 0100 0100 H: W: 1 X: 0 Y: Z: 0 1

9.

Logicki blok FPGA sklopa temeljen na LUT-u, bistabilu i multipleksoru prikazan je na sljedecoj slici.



Više takvih logickih blokova povezano je u sklop prikazan u nastavku.



Programirajte sve logicke blokove tako da se dobije sklop koji na izlazu generira sekvencu:

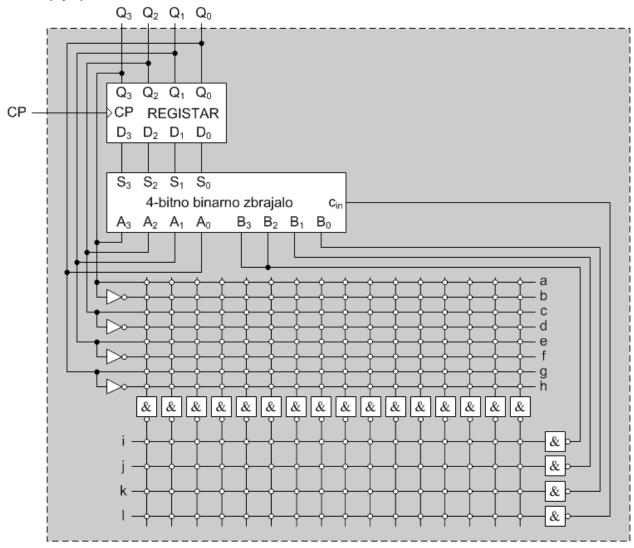
7, 7, 0, 11.

Pri tome izlaz O3 tretirati kao izlaz najvece, a izlaz O0 kao izlaz najmanje težine.

RJ.

L1.lut: L1.s: L2.lut: L2.s: L3.lut: L3.s: L4.lut: L4.s: L5.lut: L5.s:	0,1,1,0 1 1,0,1,0 1 0,0,0,1 0 1,1,0,0 0
L6.iut. L6.s:	0

10. Uporabom registra, binarnog zbrajala i sklopa PLA želi se ostvariti brojilo koje broji u ciklusu 0 -> 14 -> 13 -> 15 -> 12 -> 9 -> 11 -> 10 -> 8 -> 6 -> 7 -> 5 -> 4 -> 1 -> 3 -> 2. Sklop je prikazan u nastavku.



Programirajte sklop PLA tako da ostvarite zadano brojilo. Napomena: a, b, c, d, e, f, g, h, i, j, k, I cine polje programirljivih sklopki. Kao rješenje se za svaki redak unosi 1 na mjestu ukljucene sklopke, odnosno 0 na mjestu iskljucene sklopke. Primjerice, ukoliko prvi i drugi NI sklop koriste Q3, tada ce redak 'a' biti 110000000000000. Uocite kako konfiguracija svakog retka ima tocno 16 znamenki.

RJ.

- a **000000011111111**
- b **1111111100000000**
- c **0000111100001111**
- d **1111000011110000**
- e **0011001100110011**
- f 1100110011001100
- g **0101010101010101**
- h **10101010101010**
- i **1011110110111011**
- j **0101010001010110**
- k **1010001110100000**
- 1011110110111011

RIJEŠENJA SU 100% TOCNA; ALI NE SADRŽE I POSTUPKE*