

Московский Государственный Технический Университет
имени Н.Э.Баумана

ПРЕОБРАЗОВАТЕЛИ ДВОИЧНО-ДЕСЯТИЧНОГО КОДА В ДВОИЧНЫЙ КОД

Методические указания к выполнению лабораторных работ
по курсу «Электроника и схемотехника»

Лабораторная работа №2. «ПРЕОБРАЗОВАТЕЛИ ДВОИЧНО-ДЕСЯТИЧНОГО КОДА В ДВОИЧНЫЙ КОД»

Цель работы – исследование принципов построения преобразователей двоично-десятичного кода в двоичный код.

Теоретическая часть

1. ПРИНЦИПЫ ПОСТРОЕНИЯ ПРЕОБРАЗОВАТЕЛЯ ДВОИЧНО-ДЕСЯТИЧНОГО КОДА В ДВОИЧНЫЙ КОД

Преобразователи кодов используются для шифрации и дешифрации цифровой информации и имеют n входов и k выходов. Соотношения между числами n и k могут быть любыми: $n = k$, $n > k$ и $n < k$. Преобразователи кодов можно разделить на два типа:

с невесовым преобразованием кодов;

с весовым преобразованием кодов.

Рассмотрим преобразователи кодов с весовым преобразованием кодов.

Для построения преобразователя двоично-десятичного кода в двоичный код необходимо спроектировать некоторый элементарный преобразователь кодов и установить правила соединения таких преобразователей для получения схемы, позволяющей преобразовывать многоразрядные двоично-десятичные числа в двоичные числа. Известно, что преобразование двоично-десятичного кода в двоичный легко выполняется с помощью операции сдвига числа в сторону младших разрядов и коррекции числа, получаемого после сдвига. Сдвиг двоичного числа на один разряд в сторону младших разрядов, т. е. на один разряд вправо, эквивалентен делению числа на два без учета младшего разряда, который теряется или поступает в другой сдвигающий регистр. При сдвиге двоично-десятичного числа на один разряд вправо получаемое число не равно исходному, деленному на два. Чтобы в результате сдвига получалось такое число, необходимо производить коррекцию результата сдвига.

Если в старший разряд тетрады, имеющей множитель 10^j , поступает единица, то она приобретает вес $8 \cdot 10^j$. До сдвига эта единица имела вес 10^{j+1} , поэтому для получения при сдвиге деления на два ей следует приписать вес $2^{-1} \cdot 10^{j+1}$. Из этого следует, что необходимо произвести коррекцию на число $8 \cdot 10^j - 2^{-1} \cdot 10^{j+1}$, т. е. вычесть число $3 \cdot 10^j$. Если в старший разряд какой-либо тетрады поступает нуль, то коррекцию производить не нужно.

Если двоично-десятичное число состоит из m тетрад, то преобразование двоично-десятичного числа в двоичное получается с помощью $4m$ сдвигов с соответствующими коррекциями при каждом сдвиге. Командой для производства

коррекции является поступление единиц в старшие разряды тетрад. Описанные операции можно выполнить также с помощью комбинационного сумматора.

Пусть комбинационный сумматор имеет четыре входа и четыре выхода. Операция сдвига реализуется подачей на три входа КС трех старших разрядов j -й тетрады и на четвертый вход — первого разряда $(j+1)$ -й тетрады. Установим, какие двоичные четырехразрядные числа $X = (x_4, x_3, x_2, x_1)$ могут поступать на вход преобразователя кода. Эти числа легко определить, исходя из минимального $A_{\min}=(0, 0, 0, 0)$ и максимального $A_{\max}=(1, 0, 0, 1)$ чисел j -й тетрады и поступления или непоступления единицы ($b_1 = 1$) из младшего разряда $(j+1)$ -й тетрады:

- 1) если $b_1 = 0$, то $X_{\min} = (0, 0, 0, 0) = 0$, $X_{\max} = (0, 1, 0, 0) = 4$;
- 2) если $b_1 = 1$, то $X_{\min} = (1, 0, 0, 0) = 8$, $X_{\max} = (1, 1, 0, 0) = 12$.

Таким образом, преобразователь кода должен выполнять функцию (с учетом коррекции — вычитания числа 3 при $b_1 = 1$)

$$Y = f(X) = \begin{cases} X, & \text{если } 0 \leq X \leq 4, \\ X - 3, & \text{если } 8 \leq X \leq 13. \end{cases} \quad (1)$$

где Y — двоичное число, получаемое на выходе преобразователя кода. Числа $X = 5, \dots, 7, 13, \dots, 15$ не могут поступать на вход преобразователя.

2. ПРАВИЛО ПОСТРОЕНИЯ ПРЕОБРАЗОВАТЕЛЯ ДВОИЧНО-ДЕСЯТИЧНОГО КОДА В ДВОИЧНЫЙ

Так как самый младший разряд двоично-десятичного кода совпадает с младшим разрядом двоичного кода, то этот разряд не преобразуется, т. е. подается со входа на выход. Следующие по старшинству разряды подаются со сдвигом на входы двух преобразователей кодов (производится сдвиг на один разряд). Другой сдвиг на один разряд осуществляется с помощью следующих двух преобразователей кодов и т. д.

Правила составления преобразователя двоично-десятичного кода в двоичный можно сформулировать следующим образом:

- 1) веса разрядов входных сигналов всех преобразователей кодов должны находиться в соотношении 1:2:4:5;
- 2) так как каждый преобразователь кодов преобразует только один двоично-десятичный разряд в двоичный разряд (вес 5 изменяется на вес 8), то преобразователь двоично-десятичного кода в двоичный должен иметь пирамидальную структуру;
- 3) пирамида строится из преобразователей кода до тех пор, пока не будут получены выходные сигналы со всеми весами 2^p , где $p = 0, 1, 2, \dots$, при условии, что полученное двоичное число не меньше исходного двоично-десятичного числа.

3. СИНТЕЗ ПРЕОБРАЗОВАТЕЛЯ КОДОВ

Сделаем синтез преобразователя кодов, задаваемого соотношением (1), которому соответствует таблица истинности (табл. 1), приведенная ниже. Составим диаграммы Карно для функций y_1, \dots, y_4 , минимизируем и получим выражения для уравнений логики работы преобразователя кодов.

Таблица № 1

i	x4	x3	x2	x1	y4	y3	y2	y1
0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	1
2	0	0	1	0	0	0	1	0
3	0	0	1	1	0	0	1	1
4	0	1	0	0	0	1	0	0
8	1	0	0	0	0	1	0	1
9	1	0	0	1	0	1	1	0
10	1	0	1	0	0	1	1	1
11	1	0	1	1	1	0	0	0
12	1	1	0	0	1	0	0	1

$$y_1 = x_1 \bar{x}_4 \vee \bar{x}_1 x_4 = x_1 \oplus x_4$$

$\begin{smallmatrix} x_2 x_1 \\ x_4 x_3 \end{smallmatrix}$	00	01	11	10
00	0	1	1	0
01	0	α	α	α
11	1	α	α	α
10	1	0	0	1

$$y_2 = x_2 \bar{x}_4 \vee x_2 \bar{x}_1 \vee \bar{x}_2 x_4 x_1 = x_2 (\bar{x}_1 \vee \bar{x}_4) \vee \bar{x}_2 x_1 x_4$$

$\begin{smallmatrix} x_2 x_1 \\ x_4 x_3 \end{smallmatrix}$	00	01	11	10
00	0	0	1	1
01	0	α	α	α
11	0	α	α	α
10	0	1	0	1

$$y_2 = x_2 \oplus x_1 x_4$$

$$y_3 = x_3 \bar{x}_4 \vee x_1 \bar{x}_2 x_4 \vee \bar{x}_1 \bar{x}_3 x_4$$

$\begin{smallmatrix} x_2 x_1 \\ x_4 x_3 \end{smallmatrix}$	00	01	11	10
00	0	0	0	0
01	1	α	α	α
11	0	α	α	α
10	1	1	0	1

$$y_4 = x_3 x_4 \vee x_1 x_2 x_4$$

$\begin{smallmatrix} x_2 x_1 \\ x_4 x_3 \end{smallmatrix}$	00	01	11	10
00	0	0	0	0
01	0	α	α	α
11	1	α	α	α
10	0	0	1	0

Рис.1 Диаграммы Карно и минимизированные уравнения логики работы для y_1, y_2, y_3, y_4

Если минимизированные уравнения логики работы преобразователя двоично-десятичного кода в двоичный привести к базису И-НЕ, то можно построить элементарный преобразователь с четырьмя входами и четырьмя выходами, Рис.2.

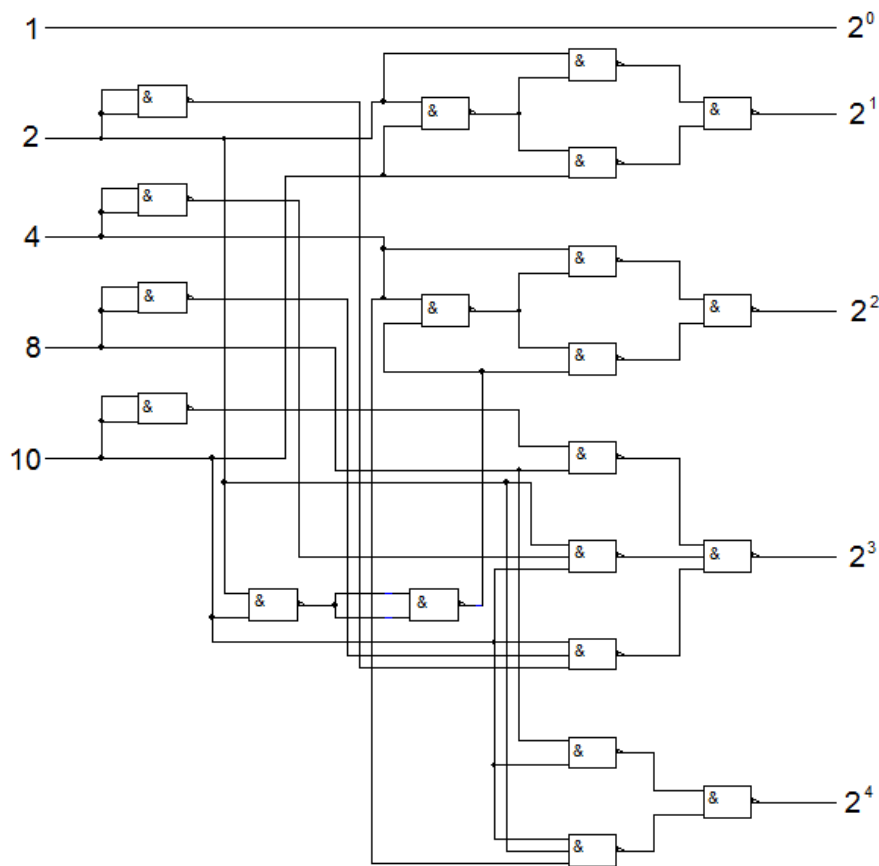


Рис.2 Схема элементарного преобразователя двоично-десятичного кода в двоичный код с четырьмя входами и четырьмя выходами

Из соотношения (1) можно сделать вывод, что более экономичную схему преобразователя кода можно получить на основе сумматора. Действительно, если значение $x_4=1$, то от числа $X = (x_4, x_3, x_2, x_1)$ следует отнять число 3, что эквивалентно сложению числа $X = (0, x_3, x_2, x_1)$ с дополнением числа 3 до 2^3 , т. е. сложению с числом 5. Схема данного преобразователя кода, выполненная на сумматоре, показана на рис. 3.

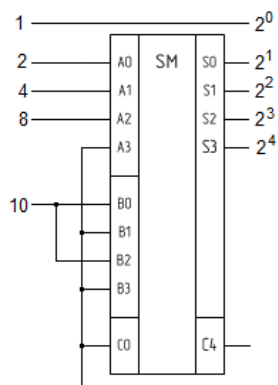


Рис.3 Схема элементарного преобразователя двоично-десятичного кода в двоичный на 4-х разрядном сумматоре с четырьмя входами и четырьмя выходами

Преимуществом комбинационных преобразователей двоично-десятичного кода в двоичный является малое время преобразования, которое определяется только суммарной задержкой в максимальном числе последовательно включенных преобразователей кодов. В преобразователях же двоично-десятичного кода в двоичный, выполненный на регистрах сдвига, время преобразования равно $4 \cdot mT_n$, где m — число тетрад, T_n — период тактовых сигналов. Минимальное значение T_n определяется быстродействием элементов памяти, на которых выполнен сдвигающий регистр. Быстродействие элементов памяти такого же порядка, как быстродействие преобразователя кодов. Недостатком данного преобразователя является относительная сложность схемы.

Более экономичную схему преобразователя двоично-десятичного кода в двоичный можно получить на основе преобразователей кодов, имеющих по пять входных и выходных сигналов, которые выполняют преобразование не одного, а двух двоично-десятичных разрядов в двоичные. Такие преобразователи выпускаются, например, в виде микросхем в серии 155 — микросхема К155ПР6 (рис. 4, а). Данная микросхема выполнена в виде постоянного запоминающего устройства (ПЗУ) 32х8 бит (рис. 4, б), выполняющего функцию:

$$Y = \begin{cases} X, & \text{если } 0 \leq X \leq 4, \\ X - 3, & \text{если } 8 \leq X \leq 12, \\ X - 6, & \text{если } 16 \leq X \leq 20, \\ X - 9, & \text{если } 24 \leq X \leq 28, \end{cases}$$

где $X = (x_5, x_4, x_3, x_2, x_1)$, $Y = (y_5, y_4, y_3, y_2, y_1)$.

Значения входных сигналов x_p ($p = 1, \dots, 5$) задают адрес ПЗУ, по которому происходит считывание выходных сигналов y_p . Правила составления схемы преобразователя двоично-десятичного кода в двоичный с использованием данных преобразователей идентичны описанным ранее.

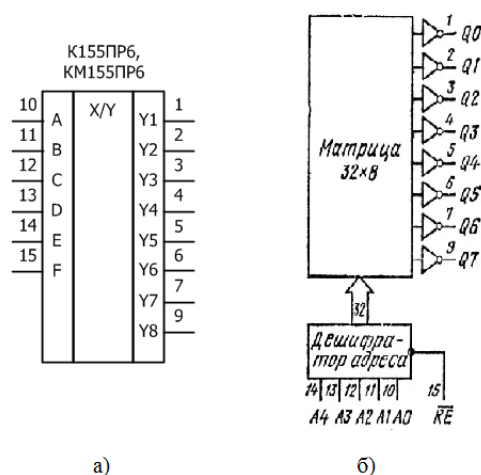


Рис.4 Микросхема К155ПР6, выполняющая функции преобразователя двоично-десятичного кода в двоичный

Таблица истинности, согласно которой работает микросхема K155ПР6, представлена на Рис.5

Номер слова	Вход					Двоичный код на выходе					
	A4	A3	A2	A1	A0	RE	Q4	Q3	Q2	Q1	Q0
0	Н	Н	Н	Н	Н	Н	Н	Н	Н	Н	Н
1	Н	Н	Н	Н	В	Н	Н	Н	Н	Н	В
2	Н	Н	Н	В	Н	Н	Н	Н	Н	В	Н
3	Н	Н	В	В	Н	Н	Н	Н	Н	В	В
4	Н	Н	В	Н	Н	Н	Н	Н	В	Н	Н
5	Н	В	Н	Н	Н	Н	Н	Н	В	Н	В
6	Н	В	Н	Н	В	Н	Н	Н	В	В	Н
7	Н	В	Н	В	Н	Н	Н	Н	В	В	В
8	Н	В	Н	В	В	Н	Н	В	Н	Н	Н
9	Н	В	В	Н	Н	Н	Н	В	Н	Н	В
10	В	Н	Н	Н	Н	Н	Н	В	Н	В	Н
11	В	Н	Н	Н	В	Н	Н	В	Н	В	В
12	В	Н	Н	В	Н	Н	Н	В	В	Н	Н
13	В	Н	Н	В	В	Н	Н	В	В	Н	В
14	В	Н	В	Н	Н	Н	Н	В	В	В	Н
15	В	В	Н	Н	Н	Н	Н	В	В	В	В
16	В	В	Н	Н	В	Н	В	Н	Н	Н	Н
17	В	В	Н	В	Н	Н	В	Н	Н	Н	В
18	В	В	Н	В	В	Н	В	Н	Н	В	Н
19	В	В	В	Н	Н	Н	В	Н	Н	В	В
Любой	х	х	х	х	х	В	В	В	В	В	В

Рис.5 Таблица истинности микросхемы K155ПР6

ЗАДАНИЯ И МЕТОДИЧЕСКИЕ УКАЗАНИЯ К ИХ ВЫПОЛНЕНИЮ

Проведите преобразование уравнений логики работы элементарного преобразователя с четырьмя входами и четырьмя выходами, полученных с помощью таблиц Карно (Рис.1), к базису И-НЕ. Полученные результаты поместите в отчет.

Во всех заданиях, в схемных установках, необходимо установить рабочее поле не менее 50 см в ширину и не менее 30 см в высоту.

Задание 1. Ознакомьтесь с вариантом задания. Соберите на рабочем поле среды Multisim схему для исследования элементарного преобразователя двоично-десятичного кода (0-9) в двоичный с четырьмя входами и четырьмя выходами (рис. 6), на элементах И-НЕ.

Состав схемы: интерактивные цифровые константы; схемы логики 2И-НЕ, 3И-НЕ, пробники, семисегментный индикатор.

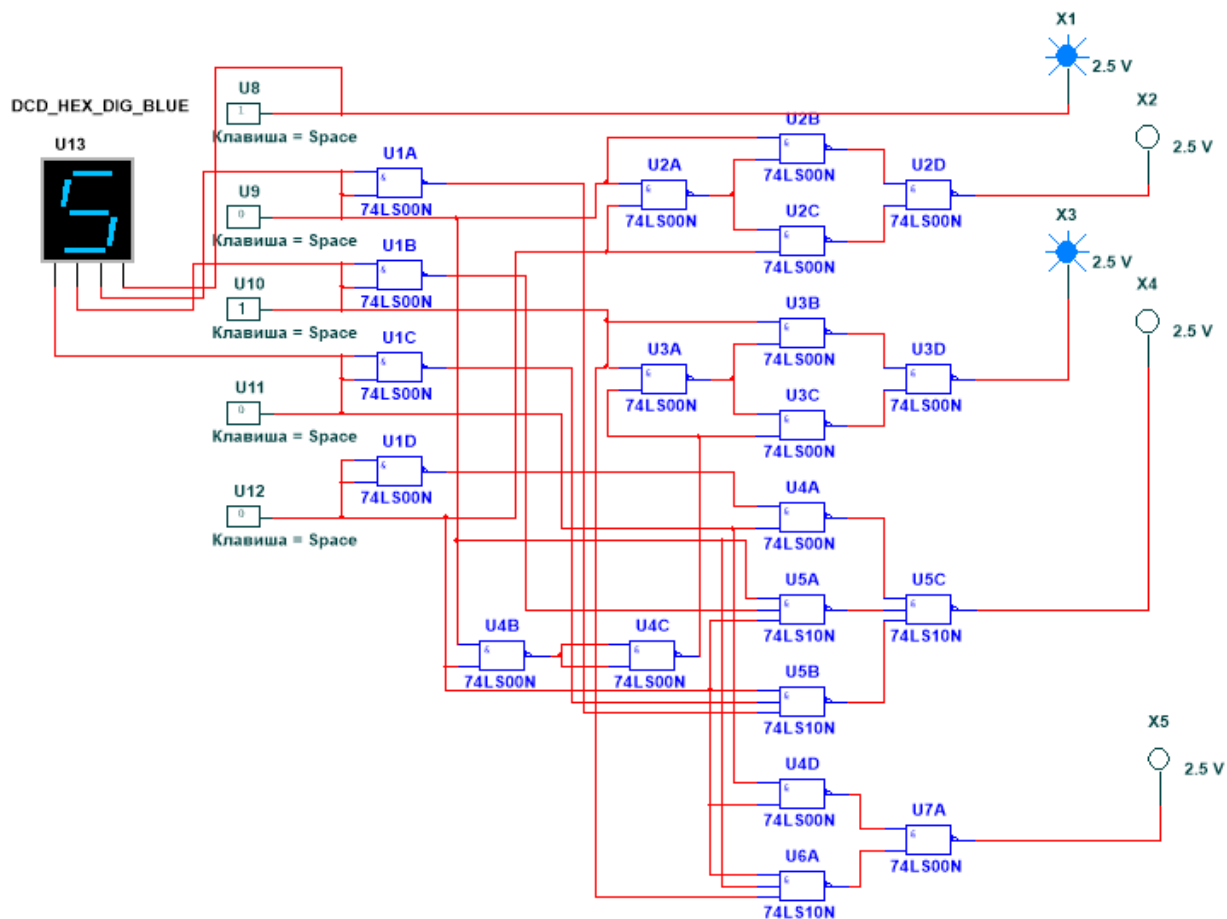


Рис. 6 Схема для исследования элементарного преобразователя двоично-десятичного кода (0-9) в двоичный, с четырьмя входами и четырьмя выходами

С помощью интерактивных цифровых констант выставьте на входе преобразователя, в соответствии с вариантом(табл.2), необходимые значения чисел, в двоично-десятичном коде. Скопируйте схему (рис. 6) на страницу отчета.

При моделировании убедитесь в правильности преобразования двоично-десятичного кода в двоичный, сделайте скриншот и поместите его в отчет. Результаты преобразования двоично-десятичного кода в двоичный внесите в таблицу(с.13). Измените младший разряд старшей тетрады двоично-десятичного кода (U₁₂), на входе преобразователя с 0 на 1 и убедитесь в правильности преобразования двоично-десятичного кода в двоичный, с помощью пробников. Результаты преобразования двоично-десятичного кода в двоичный внесите в таблицу(с.13). Сделайте скриншот и поместите его в отчет.

Т а б л и ц а 2

Вариант	Информация, в десятичном коде, на входе преобразователя (0-U ₁₂)	Информация, в десятичном коде, на входе преобразователя (1-U ₁₂)	Цвет семисегментного индикатора и пробников
1, 6, 11, 16, 21, 26, 31	04	14	красный
2, 7, 12, 17, 22, 27, 32	05	15	синий

3, 8, 13, 18, 23, 28, 33	07	17	зеленый
4, 9, 14, 19, 24, 29	08	18	оранжевый
5, 10, 15, 20, 25, 30	06	16	желтый

Объясните полученные результаты.

Задание 2. Ознакомьтесь с вариантом задания. Соберите на рабочем поле среды Multisim схему для исследования преобразователя двоично-десятичного кода (0-99) в двоичный (рис. 7), на четырехразрядных сумматорах.

Состав схемы: интерактивные цифровые константы; четырехразрядные сумматоры, пробники, семисегментные индикаторы.

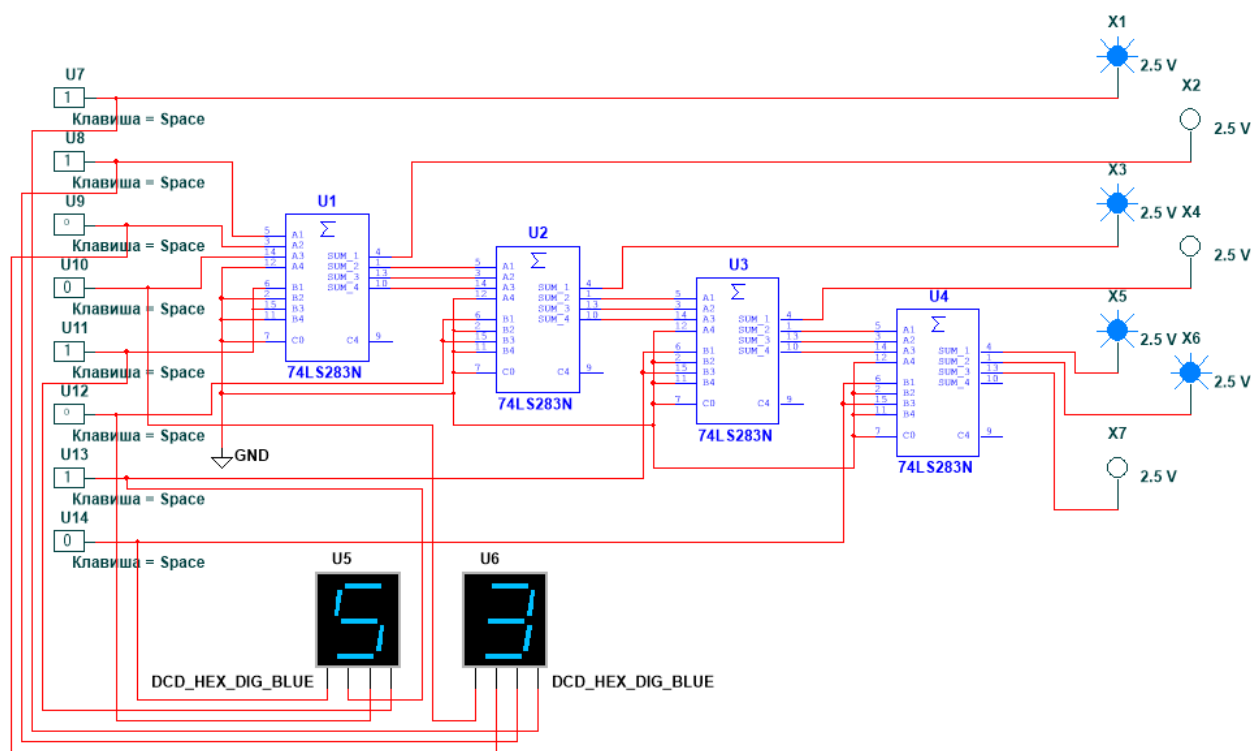


Рис. 7 Схема для исследования преобразователя двоично-десятичного кода (0-99) в двоичный на четырехразрядных сумматорах

С помощью интерактивных цифровых констант выставьте на входе преобразователя, в соответствии с вариантом(табл.3), необходимые значения чисел, в двоично-десятичном коде. Скопируйте схему (рис. 7) на страницу отчета.

При моделировании убедитесь в правильности преобразования двоично-десятичного кода в двоичный, сделайте скриншот и поместите его в отчет. Результаты преобразования двоично-десятичного кода в двоичный внесите в таблицу(с.13). Измените двоично-десятичный код старшей тетрады на 1, в сторону увеличения, и убедитесь в правильности преобразования двоично-десятичного кода в двоичный, с помощью пробников. Результаты преобразования двоично-

десятичного кода в двоичный внесите в таблицу(с.13). Сделайте скриншот и поместите его в отчет.

Т а б л и ц а 3

Вариант	Информация, в десятичном коде, на входе преобразователя	Цвет семисегментных индикаторов и пробников
1, 6, 11, 16, 21, 26, 31	73	желтый
2, 7, 12, 17, 22, 27, 32	57	красный
3, 8, 13, 18, 23, 28, 33	65	синий
4, 9, 14, 19, 24, 29	58	зеленый
5, 10, 15, 20, 25, 30	84	оранжевый

Объясните полученные результаты.

Задание 3. Ознакомьтесь с вариантом задания. Соберите на рабочем поле среды Multisim схему для исследования преобразователя двоично-десятичного кода (0-99) в двоичный (рис. 8), на микросхемах SN74184 (аналог микросхемы K155ПР6),.

Состав схемы: интерактивные цифровые константы; микросхемы SN74184, пробники, семисегментные индикаторы.

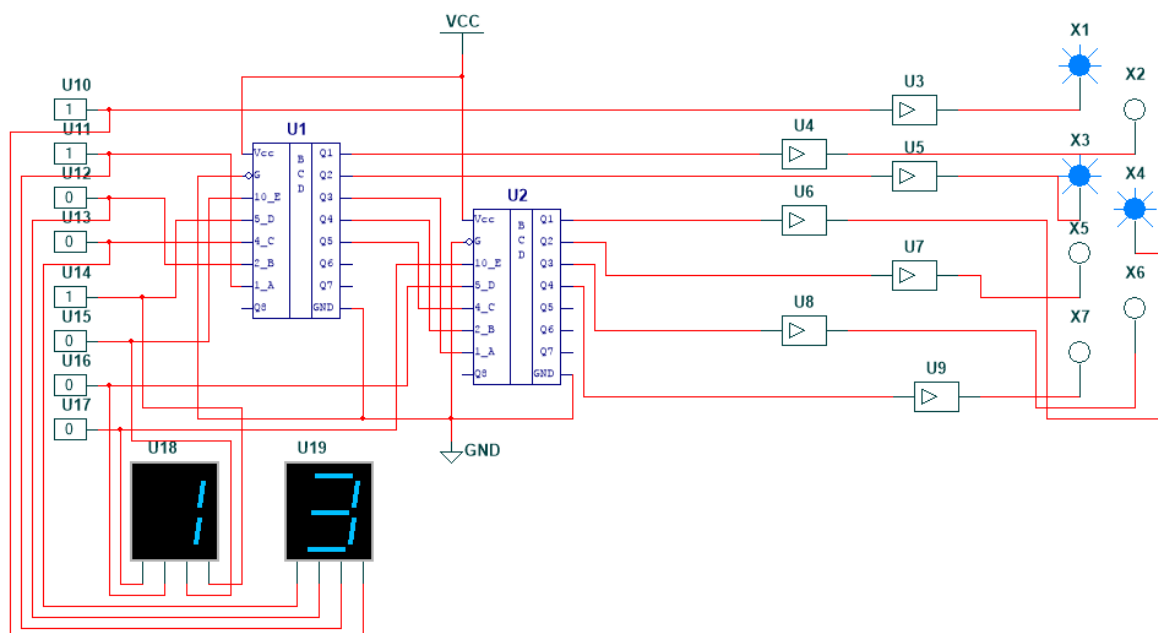


Рис. 8 Схема для исследования преобразователя двоично-десятичного кода (0-99) в двоичный, на микросхемах SN74184

С помощью интерактивных цифровых констант выставьте на входе преобразователя, в соответствии с вариантом(табл.4), необходимые значения чисел, в двоично-десятичном коде. Скопируйте схему (рис. 8) на страницу отчета.

При моделировании убедитесь в правильности преобразования двоично-десятичного кода в двоичный, сделайте скриншот и поместите его в отчет. Результаты преобразования двоично-десятичного кода в двоичный внесите в таблицу(с.13). Измените двоично-десятичный код младшей тетрады на 1, в сторону уменьшения, и убедитесь в правильности преобразования двоично-десятичного кода в двоичный, с помощью пробников. Результаты преобразования двоично-десятичного кода в двоичный внесите в таблицу(с.13). Сделайте скриншот и поместите его в отчет.

Т а б л и ц а 4

Вариант	Информация, в десятичном коде, на входе преобразователя	Цвет семисегментных индикаторов и пробников
1, 6, 11, 16, 21, 26, 31	83	оранжевый
2, 7, 12, 17, 22, 27, 32	45	желтый
3, 8, 13, 18, 23, 28, 33	74	красный
4, 9, 14, 19, 24, 29	76	синий
5, 10, 15, 20, 25, 30	53	зеленый

Объясните полученные результаты.

Задание 4. Ознакомьтесь с вариантом задания. Соберите на рабочем поле среды Multisim схему для исследования преобразователя двоично-десятичного кода (0-999) в двоичный (рис. 9), на микросхемах SN74184 (аналог микросхемы K155ПР6).

Состав схемы: интерактивные цифровые константы; микросхемы SN74184, пробники, семисегментные индикаторы.

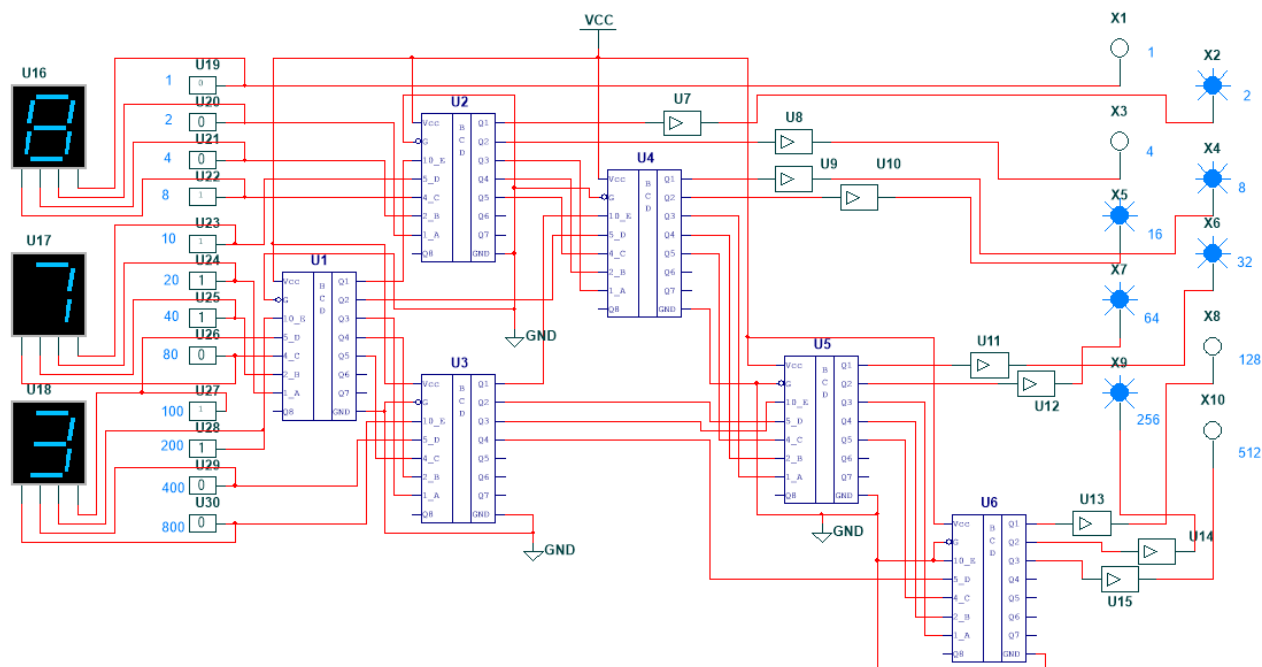


Рис. 9 Схема для исследования преобразователя двоично-десятичного кода (0-999) в двоичный, на микросхемах SN74184

С помощью интерактивных цифровых констант выставьте на входе преобразователя, в соответствии с вариантом(табл.5), необходимые значения чисел, в двоично-десятичном коде. Скопируйте схему (рис. 9) на страницу отчета.

При моделировании убедитесь в правильности преобразования двоично-десятичного кода в двоичный, сделайте скриншот и поместите его в отчет. Результаты преобразования двоично-десятичного кода в двоичный внесите в таблицу(с.13). Измените двоично-десятичный код младшей тетрады на 1, в сторону увеличения, а средней тетрады на 1, в сторону уменьшения и убедитесь в правильности преобразования двоично-десятичного кода в двоичный, с помощью пробников. Результаты преобразования двоично-десятичного кода в двоичный внесите в таблицу(с.13). Сделайте скриншот и поместите его в отчет.

Т а б л и ц а 5

Вариант	Информация, в десятичном коде, на входе преобразователя	Цвет семисегментных индикаторов и пробников
1, 6, 11, 16, 21, 26, 31	254	зеленый
2, 7, 12, 17, 22, 27, 32	445	оранжевый
3, 8, 13, 18, 23, 28, 33	463	желтый
4, 9, 14, 19, 24, 29	215	красный
5, 10, 15, 20, 25, 30	431	синий

Объясните полученные результаты.

Номер задания	Информация, в двоично-десятичном коде, на входе преобразователя	Информация, в двоичном коде, на выходе преобразователя
1		
2		
3		
4		

СОДЕРЖАНИЕ ОТЧЕТА

1. Наименование и цель работы.
2. Перечень элементов схем, использованных в исследованиях, с их краткими характеристиками.
3. Преобразованные уравнения логики работы элементарного преобразователя с четырьмя входами и четырьмя выходами, в базисе И-НЕ.
4. Изображения электрических схем исследования преобразователей двоично-десятичного кода в двоичный.
5. Таблица результатов преобразования двоично-десятичного кода в двоичный.
6. Выводы по работе.

Контрольные вопросы

1. Какого типа бывают преобразователи кодов? Приведите примеры.
2. Расскажите порядок преобразования двоично-десятичного кода в двоичный.
3. Какой разряд двоично-десятичного и двоичного чисел всегда совпадает?
4. Расскажите правила составления преобразователя двоично-десятичного кода в двоичный.
5. Как используется комбинационный сумматор при преобразовании двоично-десятичного кода в двоичный?
6. Почему можно получить более экономичную схему преобразователя двоично-десятичного кода в двоичный на основе преобразователей кодов, имеющих по пять входных и выходных сигналов?
7. Нарисуйте структурную схему микросхемы K155ПР6 и объясните ее работу.
8. Нарисуйте схему преобразователя двоично-десятичного кода чисел от 0 до 99 в двоичный на микросхемах K155ПР6.