

脉冲信号参数测量设计报告

【摘要】:基于 STM32 单片机和 FPGA 的脉冲信号参数测量仪的设计,实现了对脉冲信号频率 f 、占空比 D 、幅度 V_m 以及信号上升时间 t 的检测,主要由前端信号调理电路,AD 转换电路等部分构成。该系统的测量方法是将被测信号进行处理后,使用等效采样的方法直接对输出信号进行采样,获得信号的波形数据,再由单片机对波形数据进行分析得到幅值、上升时间等信息。同时将待测信号经过高速比较器 TLV3501 转换后输入 FPGA,由 FPGA 利用等精度测量法实现对频率、占空比的测量。经验证该系统可实现对脉冲信号频率 f 、占空比 D 、幅度 V_m 以及信号上升时间 t 的准确检测,可提供标准矩形脉冲信号发生器,且误差均在要求范围内,完全符合题目要求。

【关键字】:脉冲信号参数测量仪、运算放大器、高频继电器、AD 转换器、高速比较器、FPGA、STM32 单片机

一、 方案论证与比较

根据题目要求,主要分为以下两个部分进行方案设计与论证:

1. 上升时间 t 测量方法

方案一:利用窗口比较器上升时间测量方法

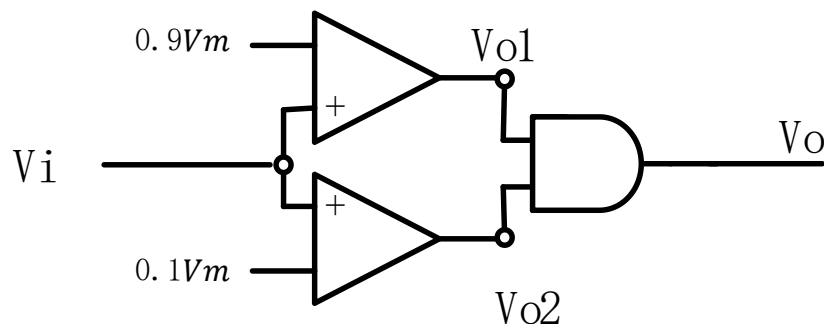


图 1.1 窗口比较器

图 1.1 为窗口比较器示意图,利用 DAC 将窗口比较器的两个阈值分别设置为 $0.1V_m$ 和 $0.9V_m$,通过窗口比较器将上升时间转换为脉冲宽度 τ ,利用 FPGA 对脉冲宽度 τ 进行测量,得到上升时间 t 对应的计数值 N ,从而测得上升时间。该方案原理简单,但若脉冲幅度测量不准确,会导致窗口比较器的阈值不准,从而导致上升时间测量不准,实际制作中,该方案精度很难达到题目要求。

方案二:利用 ADC 对波形进行采样的到量化后的波形数据,再利用单片机对采样的到的波形数据进行分析,得到幅度和上升时间。该方案测量上升时间较为精确,且对幅值测量误差不敏感,但对 ADC 采样速率、FPGA 实现及波形数据分析的要求相对较高。

由于方案一精度难以达到题目要求,所以最终选择方案二。

2. 高速数据采集方法

方案一:利用实时采样,对每个采集周期的采样点按时间顺序进行简单的排序,来表达一个波形。该方案实现简单,但对 AD 转换器速度要求较高,若需要在 50ns 的上升沿上采集到 10 个点,则 AD 转换器采样率需要达到 200MHz 以上。

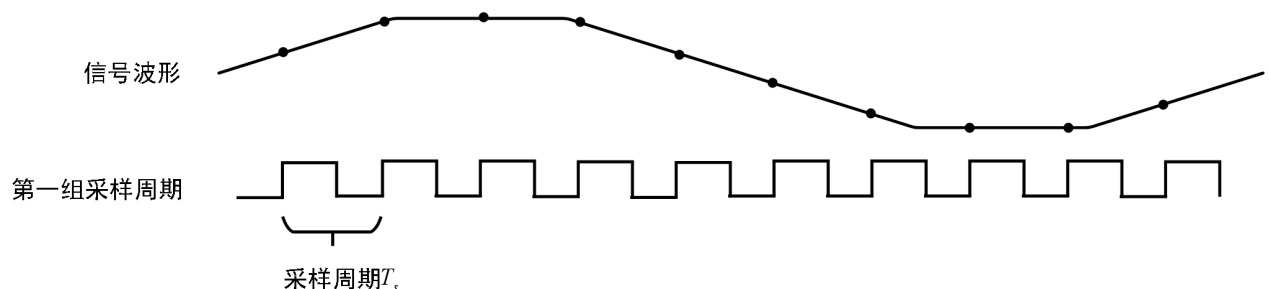


图 1.2 实时采样示意图

方案二:利用等效采样,输入信号通过比较器产生一个触发信号,FPGA 控制 AD 转换器采样时钟,每当检测到一次外部触发信号,采样时钟就相对于上一次的采样时钟顺延一

个等效采样周期，然后采集 N 个点，最后再将各个采样周期采集到的点组合起来，便可以表示一个完整的波形。该方案可以以较低的 AD 转换速率，实现较高的等效采样率，等效采样率取决于 FPGA 运行的时钟频率，但该方案 FPGA 实现相对复杂。

由于没有采样率大于 200MHz 的高速 AD 转换器，所以最终选择方案二。

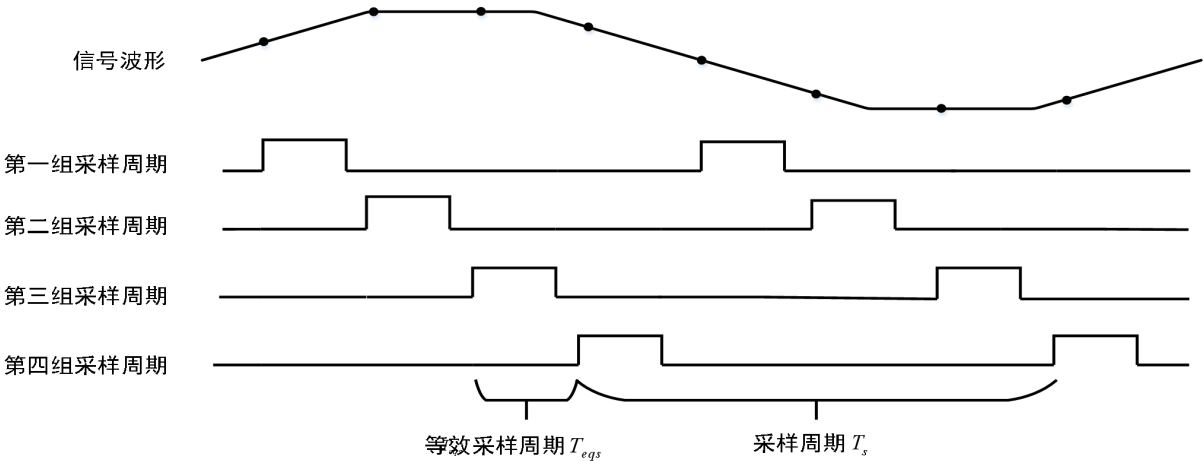


图 1.3 等效采样示意图

二、系统设计

1. 总体设计

经过以上的方案比较与论证，最终确定整个系统的设计方案，系统总框图如图 2.1 所示

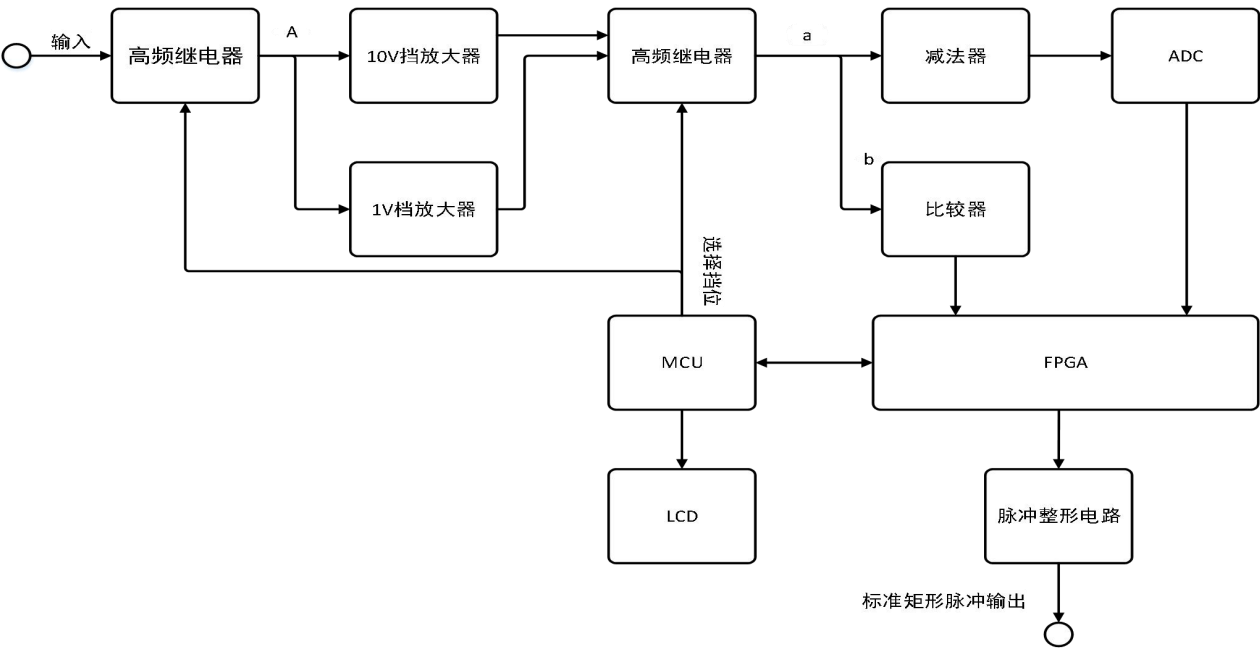


图 2.1 系统总体框图

输入信号通过由单片机控制的高频继电器进行选档，将输入 0.1V-10V 的信号经过放大器调整之后输出 0V-3.6V 的信号，a 路信号经过减法电路得到 $\pm 1.8\text{ V}$ 电压信号，进入 AD 采样电路进行采样，采样的结果存入 FPGA，再由单片机设计算法实现对幅度 V_m 和上升时间 T 的测量。b 路信号经过高速比较器转换为合适的信号进入 FPGA，作为 FPGA 内部测频、测占空比的输入信号，并为等效采样提供触发信号。最后利用 FPGA 的内部时钟 50MHz 进行 50 分频得到 1MHz 占空比为 10% 的脉冲信号，再经过后级电路的调整，即可得到满足要求的标准矩形脉冲信号。

2. 单元电路设计

1) 放大电路:

由于输入有 50Ω 的负载, 因此 A 点输入信号的电压为 $0V-5V$, 分为 $1V$ 档放大和 $10V$ 档放, 使输出信号为 $0V-3.6V$ 。如图 2.2 所示

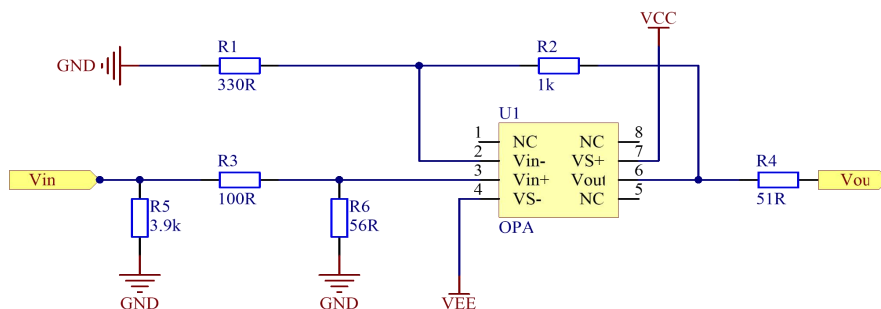


图 2.2 放大器电路

2) 高频继电器:

由 PNP 晶体管和继电器 ARE134H 构成。由单片机发出控制信号, 分别控制 1、2 来实现对两路输入信号的切换。

当 1 或者 2 点处于低电平时, PNP 晶体管导通, 是继电器的电压为 $+VCC$, 继电器内部开关会闭合, 进行两路信号的选择。高电平则相反。如图 2.3 所示

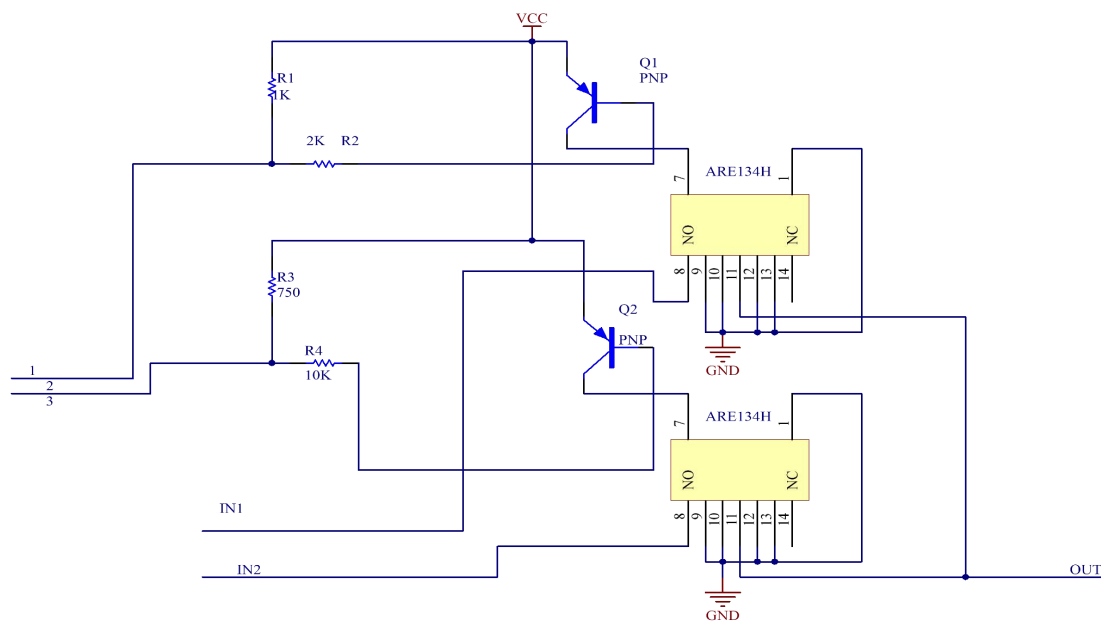


图 2.3 高频继电器

3) 减法电路:

因为 AD 采样电路的输入电压范围是 $\pm 1V$ 所以输入 AD 电路的信号最佳电压应为 $\pm 0.9V$ 。由基准源提供恒定的 $1.8V$ 电压, 接入减法电路, 将输入信号 $0-3.6V$ 的电压拉低 $1.8V$, 则输出 $\pm 1.8V$ 的信号, 经过 50Ω 输出电阻与 AD 转换器 50Ω 输入电阻分压后得到 $\pm 0.9V$, 满足 AD 采样电路的输入电压要求。原理图如图 2.4 所示

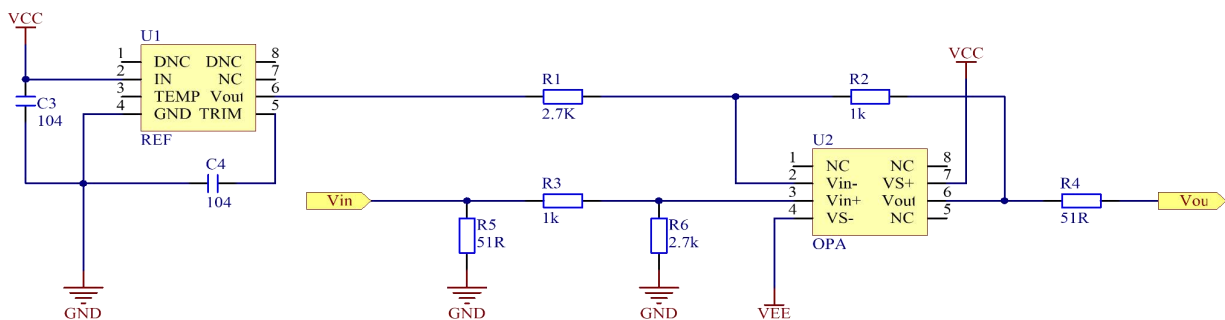


图 2.4 减法电路

4) 脉冲整形电路:

利用 FPGA 的内部时钟 50MHz 进行 50 分频得到 1MHz 占空比为 10% 的矩形脉冲信号。对脉冲信号进行调整, 使得过冲在 5% 以内, 幅度在 $5V \pm 0.1V$ 。因为 FPGA 产生的矩形脉冲信号具有很大的过冲, 所以在矩形脉冲信号输出接 100Ω 的电阻来减小过冲, 之后再经过 1.5 倍放大电路, 就可以获得符合要求的标准矩形脉冲信号。如图 2.5 所示

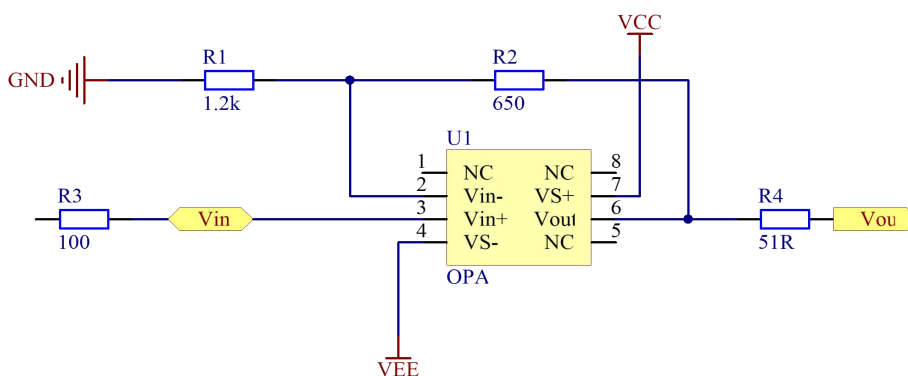


图 2.5 脉冲整形电路

3. 软件设计

软件设计的主要任务是对采样的到的波形数据进行分析, 得到脉冲信号幅值和上升时间数据, 软件流程图如图 2.6。

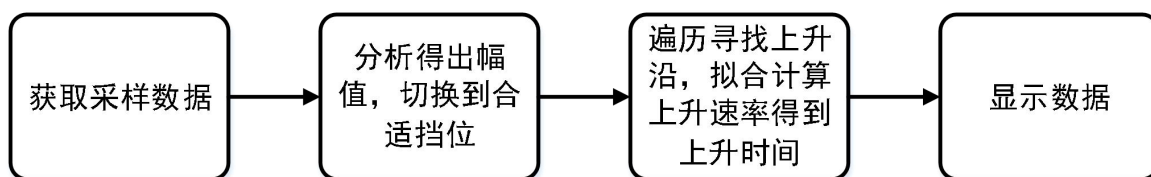


图 2.6 软件流程图

1) 幅值获取

如图 2.7 所示, 单片机获取到采样数据后, 对采样数据进行统计, 得到 AD 转换器满量程内各区间内的数据个数得到直方图, 分别取直方图中两峰值区间内数据的平均值, 然后取平均值之差的到脉冲幅值。

图 2.7 采样数据统计直方图

2) 上升沿时间获取

遍历采样数据, 取一段连续时间内, 幅值为在 $0.1V_m$ 与 $0.9V_m$ 间的数据点, 利用最小二乘法拟合得出该区间电压上升速率 k , 拟合公式如式 2.1。得到电压上升速率和

脉冲幅值后便可以得到脉冲上升时间： $T = 0.8 * \frac{V_m}{K}$ 。

$$y = kx + b \tag{2.1}$$

$$b = \frac{(\sum x_i^2)(\sum y_i) - (\sum x_i)(\sum x_i y_i)}{N(\sum x_i^2) - (\sum x_i)^2} \tag{2.2}$$

$$k = \frac{N(\sum x_i y_i) - (\sum x_i)(\sum y_i)}{N(\sum x_i^2) - (\sum x_i)^2} \tag{2.3}$$

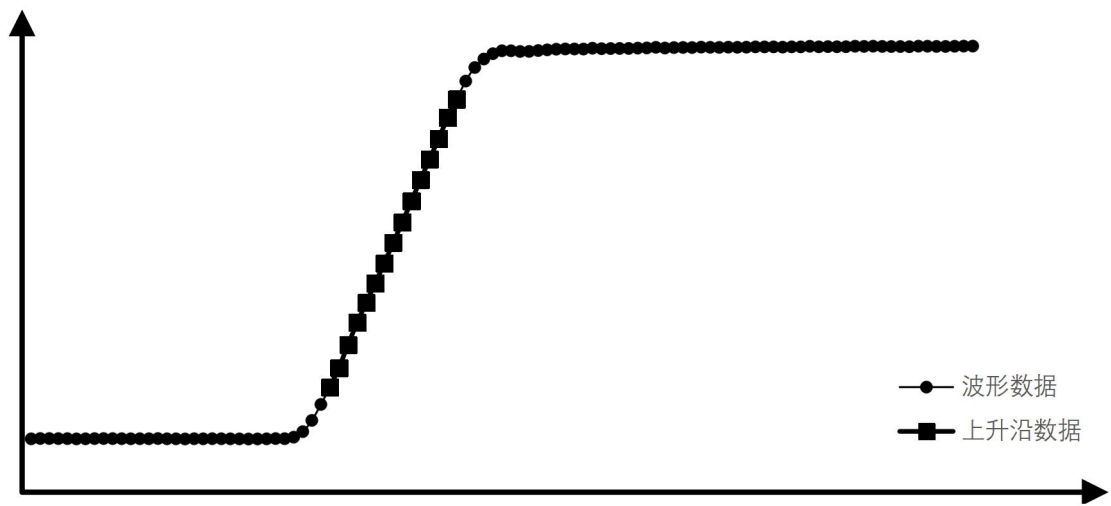


图 2.8 采样数据

三、 测试方案与测试结果

1. 测试仪器

- 信号发生器 RIGOL DG1022

2. 测试方法

将各部分连接起来，利用信号源为脉冲参数测量仪提供脉冲信号，记录测量值与信号源设置值，对比检验作品指标是否满足题目要求。

3. 测试结果

1) 频率测量(幅值 1V, 占空比 50%)

输入信号频率	测量值	相对误差
10HZ		
100HZ		
1KHZ		
10KHZ		
100KHZ		
1MHZ		

2) 占空比测量(幅值 1V)

频率 占空比	10HZ	100HZ	1KHZ	10KHZ	100KHZ	1MHZ
10%						
20%						
30%						
40%						
50%						
60%						
70%						
80%						
90%						

3) 幅值测量(占空比 50%)

频率 输入幅值	10HZ	100HZ	1KHZ	10KHZ	100KHZ	1MHZ
100mV						
200mV						
500mV						
1V						
2V						
5V						
10V						

4) 上升时间测量（占空比 50%，幅值 1V）

频率 输入信号 上升时间	10HZ	100HZ	1KHZ	10KHZ	100KHZ	1MHZ
50ns						
100ns						
200ns						
500ms						
700ns						
999ns						
1000ns						

四、 参考文献

- [1] 孟凤果·电子测量技术基础：中国机械教育协会出版社，2009