

材料の物理2 (電磁気学)

第九回:インダクタンス (Inductance)



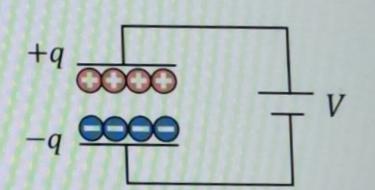
インダクタンス:コイルの特性を決める定数

おさらい

電場 コンデンサー

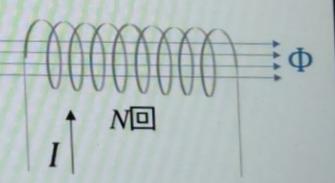
電気容量 $C = \frac{q}{V}$

電圧に対して貯められる電荷の量



磁場 コイル ソレノイド

自己インダクタンス L=?



自己インダクタンスL

定義 $L = \frac{\Phi N}{I}$

Φ:磁束密度

N:全巻き数

1:電流

電流に対して発生させられる磁束の本数 コイルの能力を表す指標

単位 H (ヘンリー) $1H = 1T \cdot m^2/A = 1V S/A$ (1秒間に1A変化する電流が1Vの起電力を発生)

便利に使うために変形する。

$$B = \mu_0 nI$$
 であった $(n は単位長さ当たりの巻き数 = \frac{N}{l})$

コイルの断面積を S とすると

$$\Phi = BS$$
 より

$$L = \frac{BSnl}{I} = \mu_0 n^2 Sl$$

コイルの形状のみによって決まる定数

自己インダクタンスと回路の電流

コイルの起電力は

$$\phi_{em} = -N \frac{d\Phi}{dt}$$
 であった

(Nは巻き数)

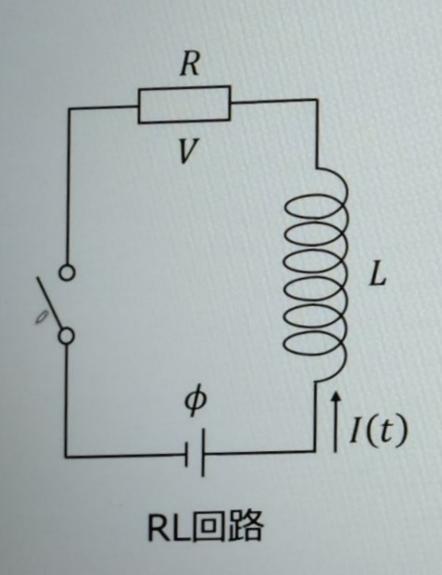
自己インダクタンスの定義より

$$N\Phi = LI$$
 を代入

$$\phi_{em} = -L \frac{dI(t)}{dt}$$

起電力は自己インダクタンスに比例し、電流変化と逆向きに働く

コイルを含む回路 (RL回路)



抵抗間の電圧

$$V = \phi - L \frac{dI}{dt}$$

コイルの起電力

$$V = RI = \phi - L\frac{dI}{dt}$$

整理すると

$$\frac{dI}{dt} + \frac{R}{L}I = \frac{\phi}{L}$$

Iの微分方程式

解くと

ラプラス変換 (応用数学2)

$$I(t) = \frac{\phi}{R} \left(1 - e^{-\frac{R}{L}t} \right)$$

代入して確認しよう

解)

Iを時間に依存する項 I_1 としない項 I_0 に分けて考える。

$$I(t) = I_0 + I_1(t)$$

元の式に代入

$$\begin{cases} \frac{dI_1(t)}{dt} + \frac{R}{L}I_1(t) = 0 \\ \frac{R}{L}I_0 = \frac{\phi}{L} & \longrightarrow & I_0 = \frac{\phi}{R} \end{cases}$$

が得られる。

 $I_1(t)$ の一般解は $I_1(t) = ae^{-bt}$ で与えられる。(a, bは定数)

代入すると

$$-ab \cdot e^{-bt} + \frac{R}{L}ae^{-bt} = 0$$

$$b = \frac{R}{L}$$
 となる。

これより

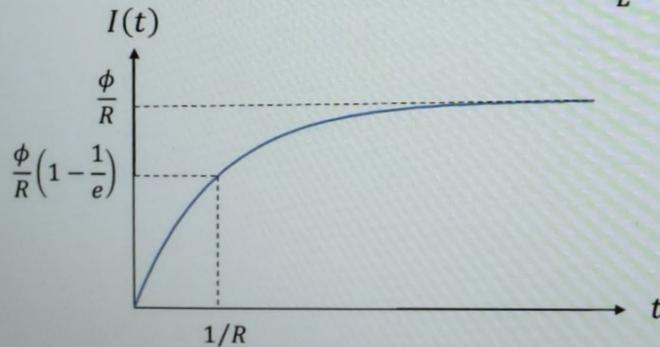
$$I(t) = a \cdot e^{-\frac{R}{L}t} + \frac{\phi}{R}$$
 となる。

初期条件としてt=0でI=0とすると

$$a = -\frac{\phi}{R}$$
 が求まり

$$I(t) = \frac{\phi}{R} (1 - e^{-\frac{R}{L}t})$$
 が得られる。

 $\left(\frac{R}{L} = \tau$ 時定数、緩和時間という)



静磁場のエネルギー

静電場

エネルギー密度

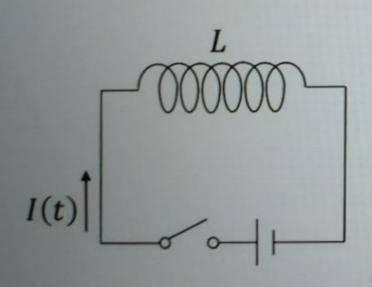
$$u_e = \frac{1}{2}\varepsilon_0 E^2$$

静磁場

$$u_m = ?$$

ソレノイドに蓄えられるエネルギーを考える

(コイルの抵抗は無視)



必要な電位差は

$$\phi(t) = L \frac{dI(t)}{dt}$$

Δt 間に移動する電荷は

$$\Delta q = I(t)\Delta t$$

電源がする仕事は

$$\Delta W = \phi(t)I(t)\Delta t$$

 $t = 0 \rightarrow t$ までにコイルにされた仕事は

$$W = \int_0^t \phi(t)I(t) dt$$

$$= L \int_0^t \frac{dI(t)}{dt}I(t) dt$$

$$= \frac{1}{2}LI^2 (= U_m) \xrightarrow{\text{対応}} u_e = \frac{1}{2}CV^2$$
静磁場のエネルギー
$$= \frac{1}{2}V^2 \xrightarrow{\text{静磁場のエネルギー}} u_e = \frac{1}{2}V^2$$

また、ソレノイドの自己インダクタンス $L = \mu_0 n^2 Sl$ より

$$U_m = \frac{\mu_0}{2} n^2 I^2 Sl$$
 となる

コイルの磁場 $B = \mu_0 nI$ より

$$U_m = \frac{1}{2\mu_0} B^2 V$$

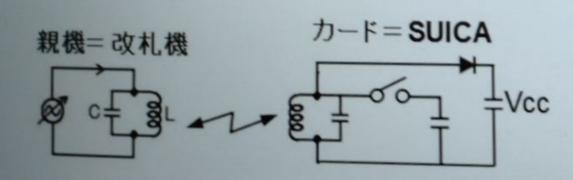
単位体積で規格化

$$U_m = \frac{1}{2\mu_0} B^2$$

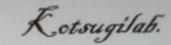
静磁場のエネルギー密度











ATH LEGGER STATE

Masato Kotsugi

本日の課題(探索的課題)

Youtubeの"Man Solves Global Chip Shortage In 99 Seconds" (99秒で世界の半導体不足を解決する男)は 半導体プロセスのジョーク動画である。

https://www.youtube.com/watch?v=vuvckBQ1bME

演者が行っているプロセスの誤りを指摘し、 実際の半導体で行われている正しいプロセスを調査して説明せよ。 1~19のいずれかでかまいません。



How to make a CPU from scratch (any% speedrun glitchless):

- 1) Get a rock.
- 2) Smash the rock.
- 3) Now you have 98% concentrated silicon dioxide. Purify it to 99.9% pure silicon dioxide.
- 4) Purify it further to 99.999999% polysilicon metal.
- 5) Put the polysilicon ingots into a crucible.
- 6) Heat the silicon ingots to 1698 ° K.
- 7) Take a small seed monocrystal and dip it into the vat of molten silicon.
- 8) Slowly pull the crystal out as it cools.
- 9) Now, you've a monocrystal of pure silicon. Cut it into thin slices.
- 10) Now, you've got pristine freshly-cut silicon wafers. Optionally, dope them with Boron, Phosphorus or another dopant.
- 11) Put photoresist on the wafer.
- 12) Take a chromium-etched photo-lithographic quartz mask with your desired circuit pattern and shine a laser beam through it to project the circuit pattern onto the wafer.
- 13) The locations of the shadows produced by the photo-mask will control where the photo-resist is chemically changed on the surface of the silicon wafer (depending on whether you used positive or negative photoresist).
- 14) Now, develop the photoresist.
- 15) Acid etch the exposed parts of the wafer.
- 16) Perform countless iterations and repetitions of homo epitaxy, heteroepitaxy, pseudo-epitaxy, diffusion doping, copper interconnect layers, chemical mechanical polishing, photoresist applications, acid etching, and photomask exposing to build up the desired features on the wafer.
- 17) Now you've got a finished silicon wafer. Cut it into pieces.
- 18) Now you've got un-packaged silicon dies. Locate the pads on the silicon chip, and attach bond wires, or use the flip-chip method as is done now for most modern processors.
- 19) Use the bond wires or solder balls to provide an electrical connection between the pins on the chip package, and the pads on the silicon die.