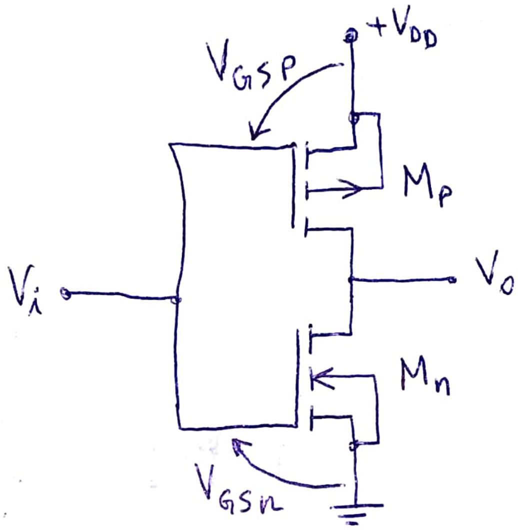
CMOS ИНВЕРТОР

(26) Извести израз за статичку преносну карактеристику CMOS инвертора. Скицирати преносну карактеристику CMOS инвертора. Одредити напон прага V_T CMOS инвертора. Познато је: $V_{DD}=5V$; $k_n/k_p=1$; $V_{tn}=|V_{tp}|=1V$.

Рјешење:



- Посматрамо 2 случаја:

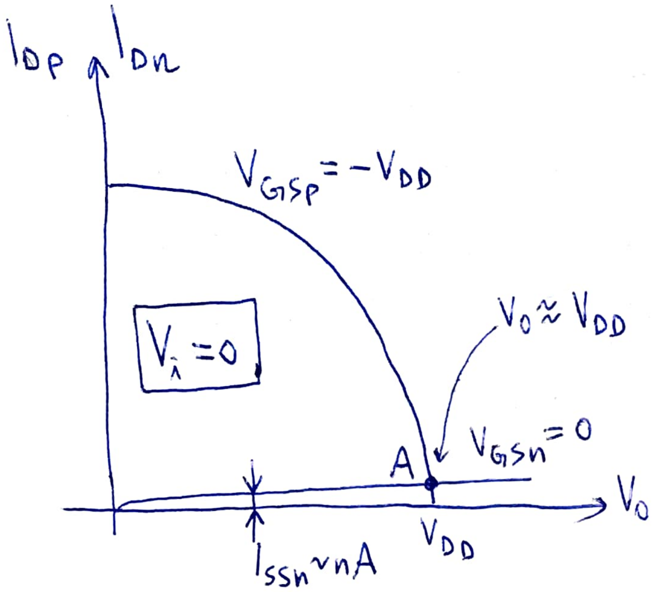
1° $V_i < V_{tn}$

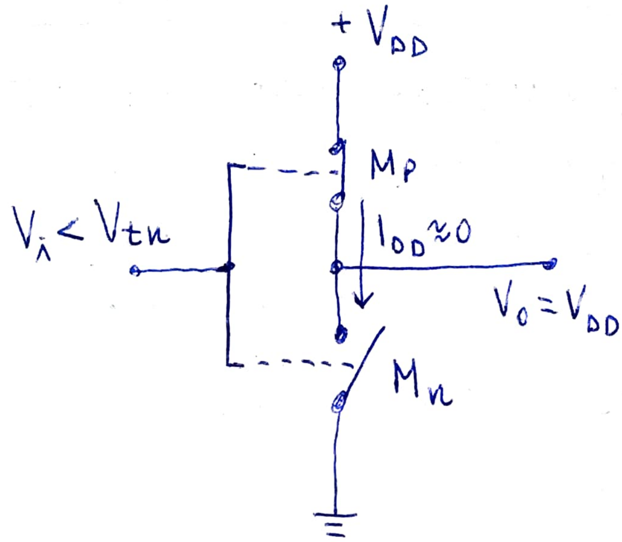
- Пошто је $V_i < V_{tn}$, M_n је искључен. С обзиром да је напон прага pMOS транзистора (M_p) негативан ($V_{tp} < 0$), M_p је сигурно укључен. Нпр. ако узмемо да је $V_i = 0$, тада је:

$$V_{GSn} = V_i = 0$$

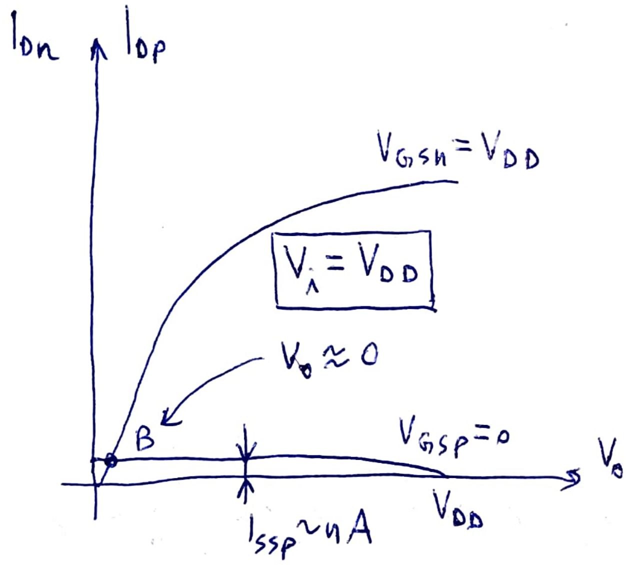
$$V_{GSp} + V_{DD} - V_i = 0 \Rightarrow V_{GSp} = -V_{DD} + V_i = -V_{DD}$$

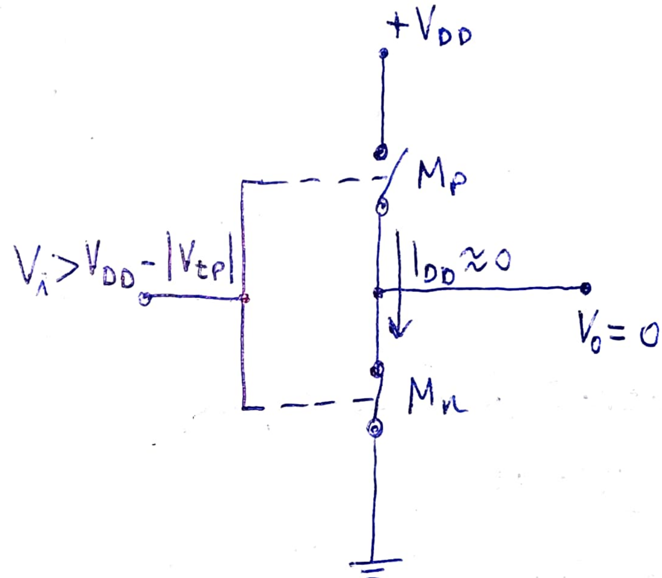
- Радна тачка налази се у пресјеку карактеристика M_n и M_p транзистора.
- Струја закоченог транзистора M_n, једнака је одводној струји инверзно поларисаних PN спојева транзистора и реда је nA.





2° $V_i > V_{DD} - |V_{tp}|$





- У прелазној области $V_{tn} < V_i < V_{DD} - |V_{tp}|$, остварени су услови за вођење оба транзистора.

$$I_D = \begin{cases} k\left[2(V_{GS} - V_t)V_{DS} - V_{DS}^2\right], & V_{DS} < V_{GS} - V_t \text{ (линеарна област)} \\ k(V_{GS} - V_t)^2, & V_{DS} > V_{GS} - V_t \text{ (засићење)} \end{cases}$$

$$I_{Dn} = \begin{cases} k_n\left[2(V_i - V_{tn})V_o - V_o^2\right], & V_o < V_i - V_{tn} \\ k_n(V_i - V_{tn})^2, & V_o > V_i - V_{tn} \end{cases}$$

$$I_{Dp} = \begin{cases} k_p\left[2(V_{DD}+V_{tp}-V_i)(V_{DD}-V_0)-(V_{DD}-V_0)^2\right], & V_0 > V_i - V_{tp} \\ k_p(V_{DD}+V_{tp}-V_i)^2, & V_0 < V_i - V_{tp} \end{cases}$$

$k_n = \beta n/2$; $k_p = \beta p/2$

- Имамо укупно 5 области:

<u>I област: $0 < V_i < V_{tn}$;</u>

M_n OFF, M_p ON и у линеарној је области:

$V_0 = V_{DD}$; $I_{DD} \approx 0$

<u>II област: $V_{tn} < V_i < V_0 + V_{tp}$;</u>

M_n ON и у засићењу.
M_p ON и у линеарној области.

$I_{Dn} = I_{Dp} \Longrightarrow$

$$k_n(V_i - V_{tn})^2 = k_p\left[2(V_{DD}+V_{tp}-V_i)(V_{DD}-V_0)-(V_{DD}-V_0)^2\right]$$

$$V_0 = V_i - V_{tp} + \sqrt{(V_{DD}+V_{tp}-V_i)^2 - \frac{k_n}{k_p}(V_i - V_{tn})^2}$$

$$I_{DD} = k_n(V_i - V_{tn})^2$$

<u>III област: $V_0 + V_{tp} < V_i < V_0 + V_{tn}$</u>

M_n ON и у засићењу.
M_p ON и у засићењу.

$I_{Dn} = I_{Dp}$

$$k_n(V_i - V_{tn})^2 = k_p(V_{DD}+V_{tp}-V_i)^2 = I_{DD\,max}$$

$\overline{\text{IV}}$ област: $V_o + V_{tn} < V_i < V_{DD} + V_{tp}$

M_n ON и у линеарној области.
M_p ON и у засићењу.

$$I_{Dn} = I_{Dp}$$

$$k_n\left[2(V_i - V_{tn})V_o - V_o^2\right] = k_p(V_{DD} + V_{tp} - V_i)^2$$

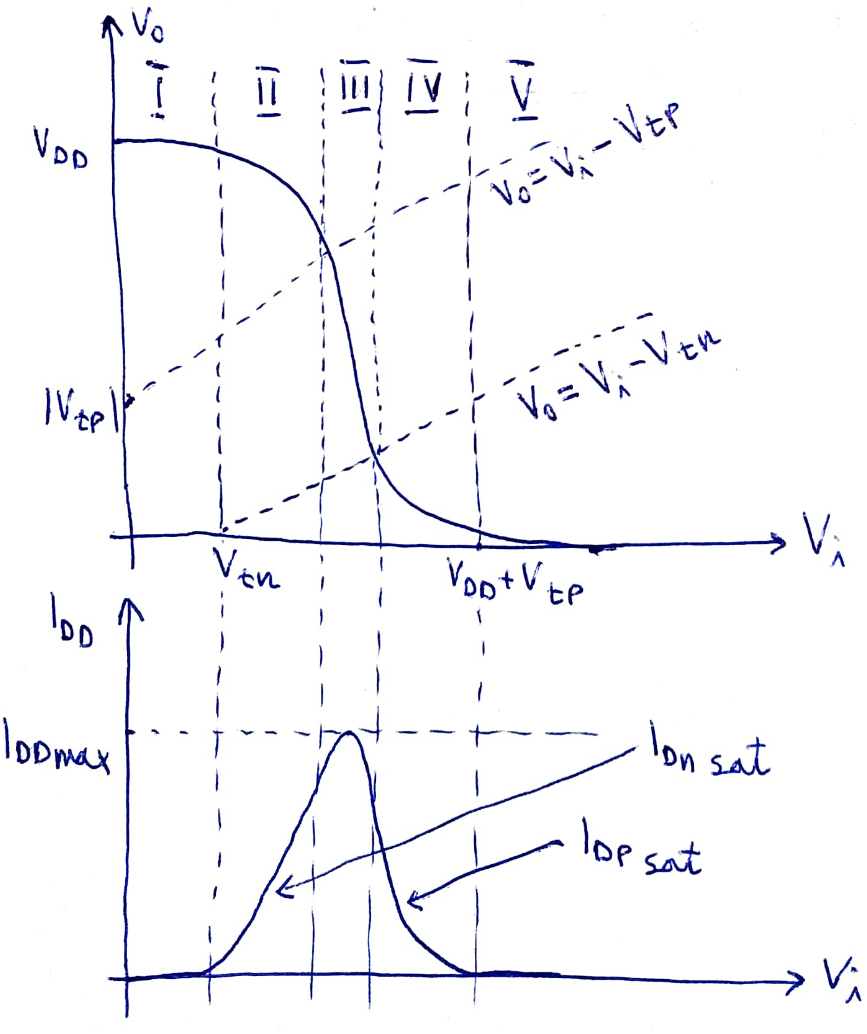
$$V_o = V_i - V_{tn} - \sqrt{(V_i - V_{tn})^2 - \frac{k_p}{k_n}(V_{DD} + V_{tp} - V_i)^2}$$

$$I_{DD} = k_p(V_{DD} + V_{tp} - V_i)^2$$

$\overline{\text{V}}$ област: $V_{DD} + V_{tp} < V_i < V_{DD}$

M_p OFF, M_n ON и у линеарној области.

$V_o = V_{DD}$; $I_{DD} \approx 0$



- Напон прага

Тачка диверґенције налази се у III области. Стога напон прага добијамо из израза за ову област, ако ставимо да је $V_i = V_T$:

$$k_n (V_T - V_{tn})^2 = k_p (V_{DD} + V_{tp} - V_T)^2$$

$$V_T = \frac{V_{DD} + V_{tp} + V_{tn}\sqrt{k_n/k_p}}{1 + \sqrt{k_n/k_p}} = V_{tn} + \frac{V_{DD} + V_{tp} - V_{tn}}{1 + \sqrt{k_n/k_p}}$$

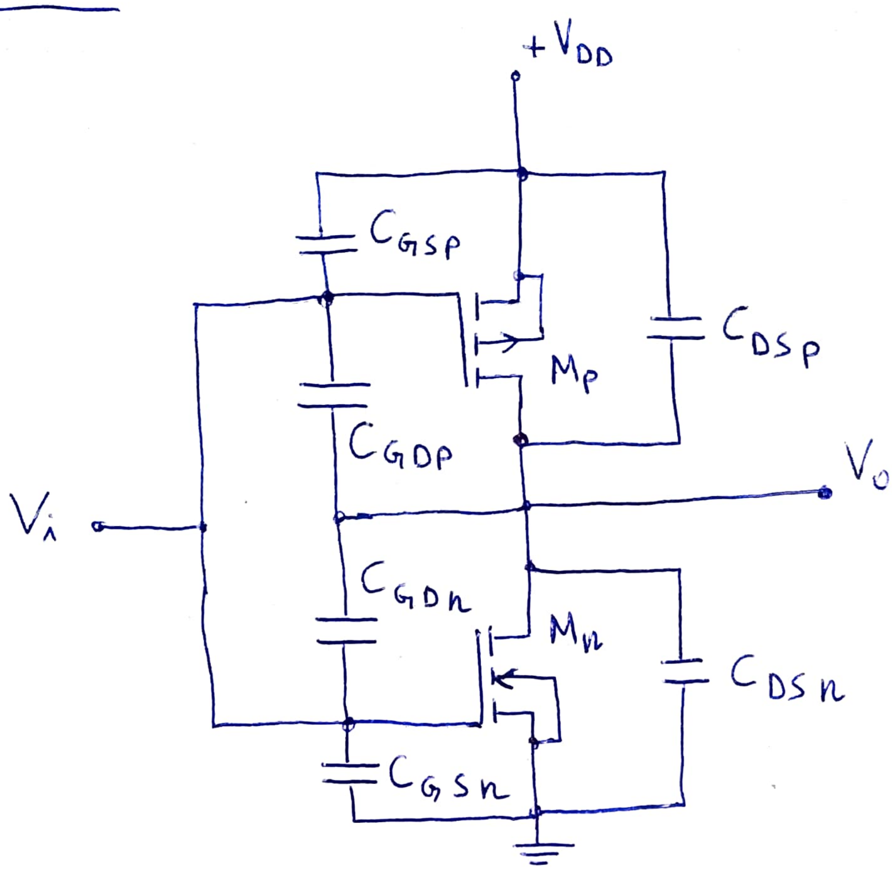
У односу на задате вриједности закључујемо да је инвертор симетричан, јер је:

$V_{tn} = |V_{tp}|$ и $k_n / k_p = 1$, тако да је:

$$\boxed{V_T = \frac{V_{DD}}{2} = 2{,}5\ V}$$

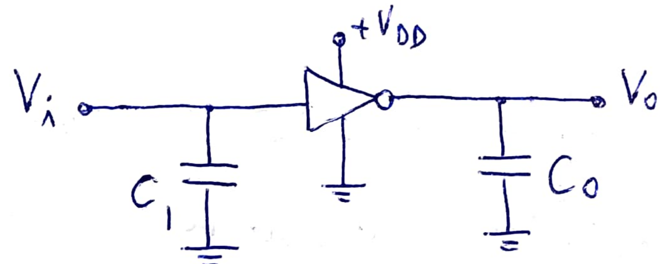
(27) За CMOS инвертор из претходног задатка одредити времена пада и раста излазног напона (t_{pHL} и t_{pLH}, респективно). Претпоставити да је инвертор оптерећен излазном капацитивношћу $C_L = 1\ pF$. Користити RC анализу првог реда (кола првог реда су она кола која посједују само један кондензатор или завојницу). Познато је: $k_n = k_p = 100\ \mu A/V^2$; $C_{GDn} = 1{,}55\ fF$; $C_{GDp} = 4{,}65\ fF$; $C_{DSn} = 4{,}5\ fF$; $C_{DSp} = 4{,}75\ fF$; $C_{GSn} = 3{,}8\ fF$; $C_{GSp} = 11{,}4\ fF$.

Решење:



← Шема CMOS инвертора са нацртаним паразитним капацитивностима.

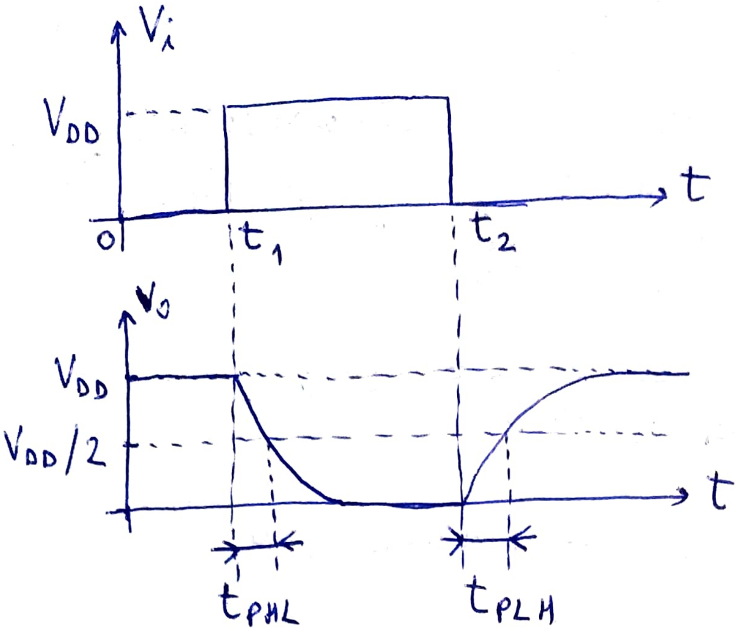
- Милерова теорема: повратна капацитивност се удвостручује и пресликава на улаз и излаз.



- Улазне и излазне капацитивности инвертора одређене су са:

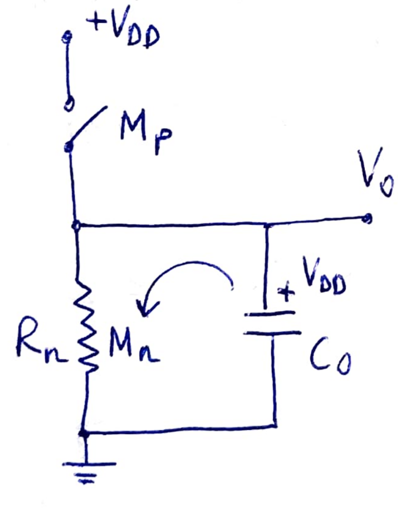
$$C_1 = C_{GSn} + C_{GSp} + 2(C_{GDn} + C_{GDp}) = 27{,}6\ fF$$

$$C_0 = C_{DSn} + C_{DSp} + 2(C_{GDn} + C_{GDp}) = 1{,}02\ pF$$



- Промјена V_i са 0 на V_{DD}:

До тренутка t_1, кондензатор C_0 је преко транзистора M_p био напуњен на V_{DD}. У тренутку t_1 искључује се M_p, а укључује M_n. Кондензатор на излазу C_0 се празни преко M_n. Ради се о простом RC колу.



$$R_n = \frac{1}{2k_n(V_{DD}-V_{tn})} = 1250\Omega$$

$$V_0(t)=V_c(t)=V_c(\infty)-[V_c(\infty)-V_c(0)]e^{-\frac{t}{R_nC_0}}$$

$V_c(0)$ – почетно стање напона V_c за посматрано коло

$V_c(\infty)$ – финално стање напона V_c када се заврше прелазни процеси у посматраном колу.

$$V_c(\infty)=0$$

$$V_c(0)=V_{DD}$$

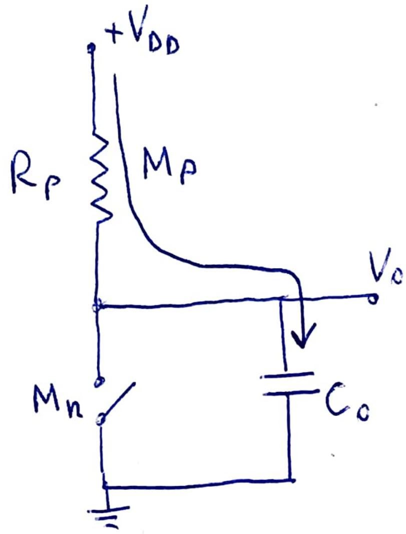
$$V_0(t)=V_{DD}e^{-t/R_nC_0}$$

$$V_0(t_{PHL})=\frac{V_{DD}}{2} \Rightarrow \boxed{t_{PHL}=R_nC_0\ln 2=0{,}69R_nC_0}$$

$$\boxed{t_{PHL}=88\ ns}$$

- Промјена V_i са V_{DD} на 0:

До тренутка t_2, кондензатор C_0 је испражњен. У тренутку t_2 искључује се M_n, а укључује M_p. Кондензатор C_0 се пуни преко M_p.



$$R_p = \frac{1}{2k_p(V_{DD}+V_{tp})} = 1250\Omega$$

$$V_0(t) = V_c(\infty) - [V_c(\infty) - V_c(0)]e^{-t_p/R_pC_0}$$

$$V_c(\infty) = V_{DD}\ ; \quad V_c(0) = 0$$

$$V_0(t) = V_{DD}\left(1 - e^{-t/R_pC_0}\right)$$

$$V_0(t_{PLH}) = \frac{V_{DD}}{2}$$

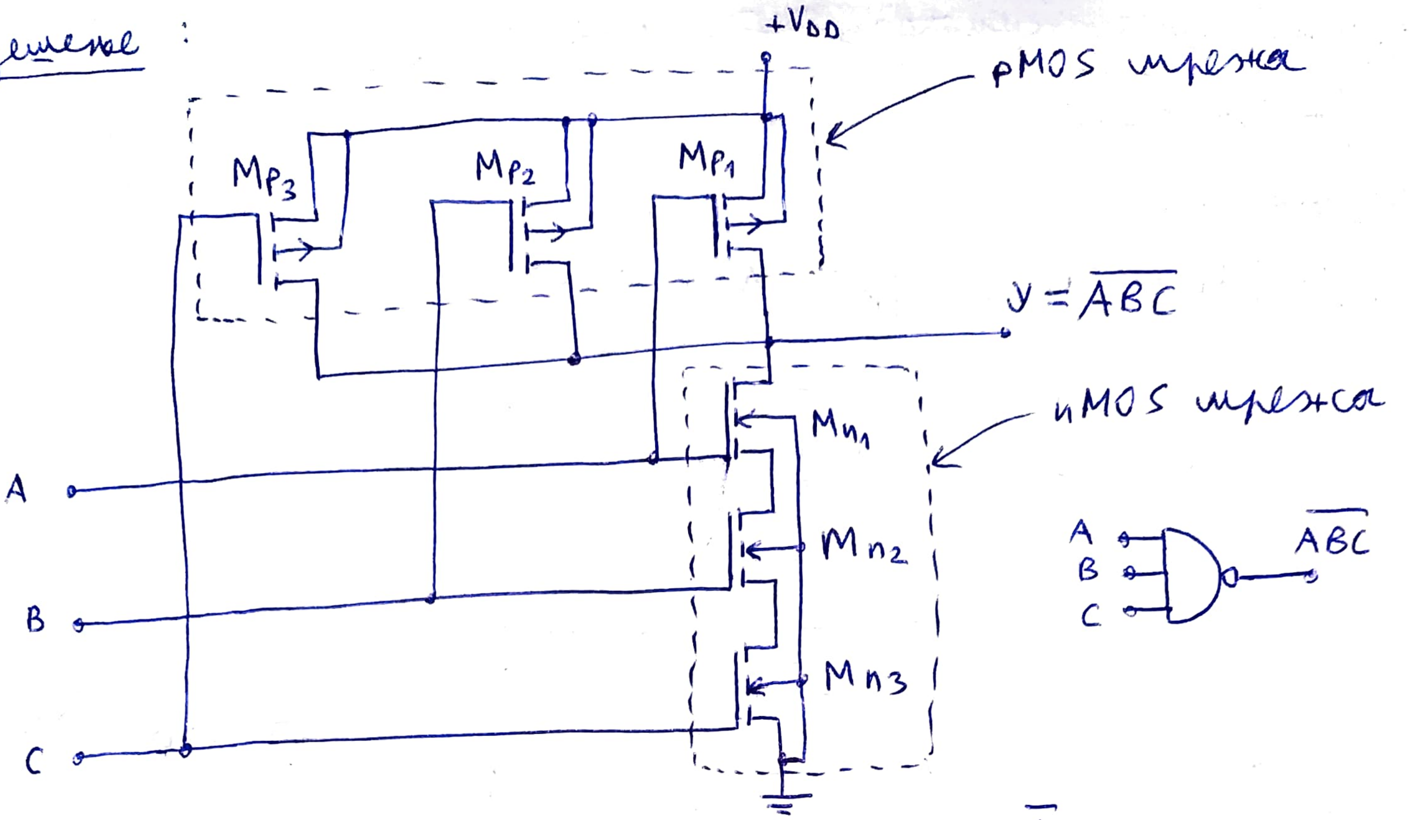
$$\boxed{t_{PLH} = R_pC_0 \ln 2 = 0{,}69 R_pC_0 = 88\,ns}$$

(28) Реализовати логичке функције троулазног НИ и НИЛИ логичког кола употребом CMOS логике.

Приликом синтезе логичког кола треба се придржавати правила:

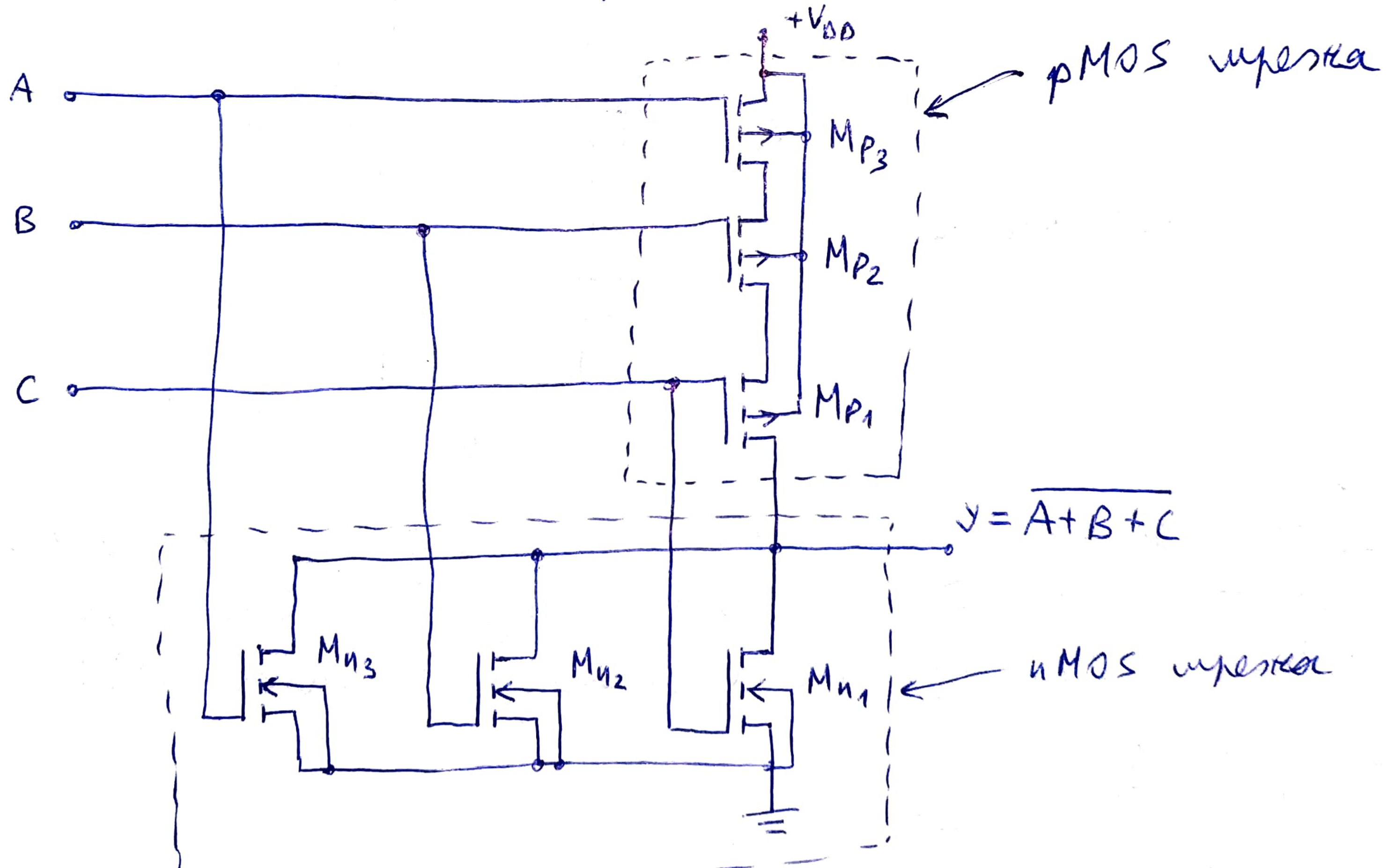
- Коло се састоји од nMOS и pMOS транзисторских мрежа.
- Мреже су дуалне, тј. серијској вези nMOS одговара паралелна веза pMOS транзистора и обрнуто.
- Тачка споја мрежа је излаз кола.
- Број транзистора у свакој мрежи једнак је броју улаза логичког кола.
- Сваком улазу придружује се један пар CMOS транзистора.

Рјешење :



Функција nMOS мреже одређена је са $f_n = \overline{f}$, а pMOS мрежа је дуална.

$f = \overline{ABC} \Rightarrow f_n = ABC$, $f_p = A+B+C$



$f = \overline{A+B+C} \Rightarrow f_n = A+B+C$, $f_p = ABC$

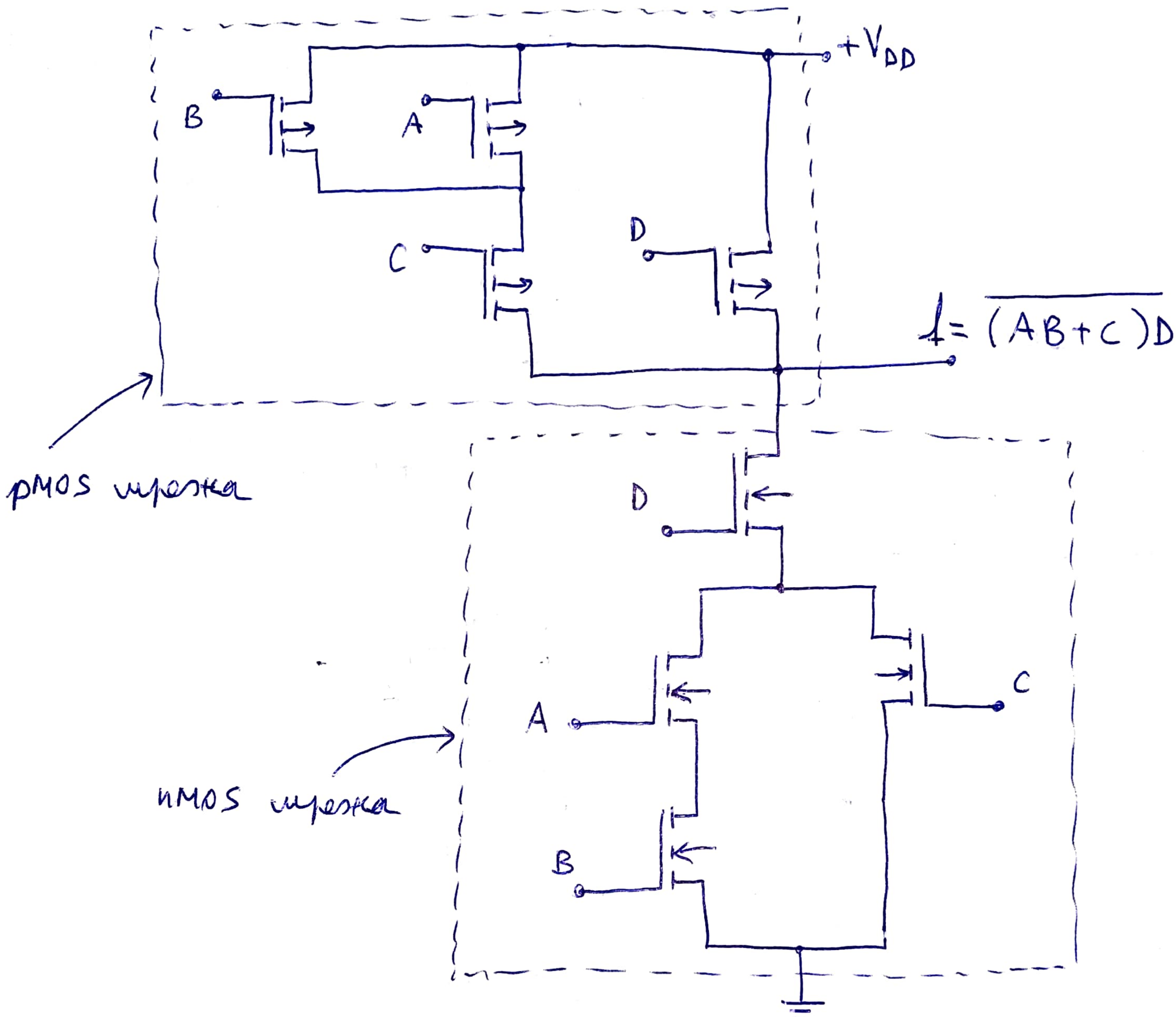
- логичко И одговара серијској вези, док логичко ИЛИ одговара паралелној вези.

29) Извршити синтезу логичке функције:

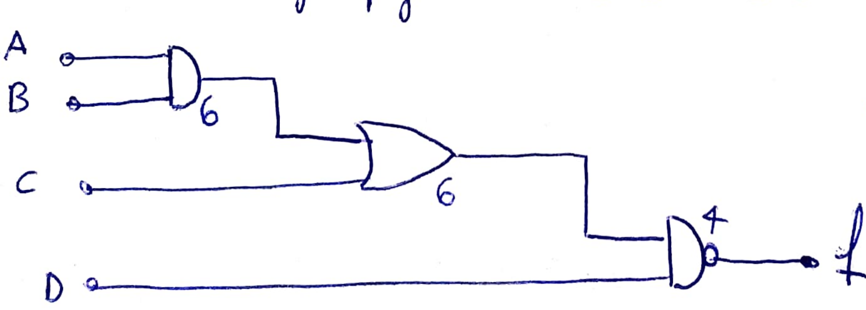
$$f = \overline{(AB+C)D}$$

Рјешење:

$$f_n = (AB+C)D \quad , \quad f_p = (A+B)C + D$$



Овако је тражена функција реализована са мањим бројем транзистора (8), него када би била реализована стандардним логичким колима:



← Потребно 16 транзистора.