دانشگاه صنعتی امیرکبیر
(پلی‌تکنیک تهران)
دانشکده مهندسی کامپیوتر

جمع‌کننده‌ها

طراحی واحد منطق و حساب

Arithmetic logic unit (ALU) design

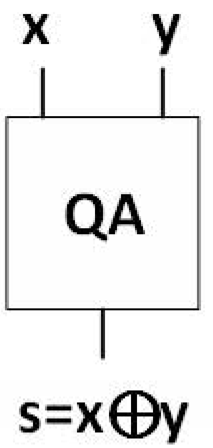
جمع‌کننده اعداد بی‌علامت

نوع نمایش: بی‌علامت عمل محاسباتی: جمع

- **n=1** (جمع دو عدد بی‌علامت تک بیتی)
  - ربع جمع‌کننده **(Quarter adder)**
  - نیم جمع‌کننده **(Half adder)**
  - تمام جمع‌کننده **(Full adder)**

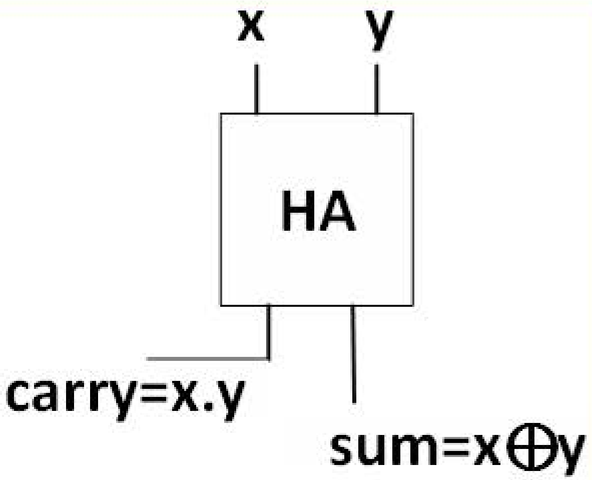
d: gate delay
g: gate cost ($)

x	y	s=x+y (جمع ریاضی)
0	0	0
0	1	1
1	0	1
1	1	0



delay (sum) = d
Cost = 1 g

x	y	(جمع ریاضی)	
		carry	sum
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

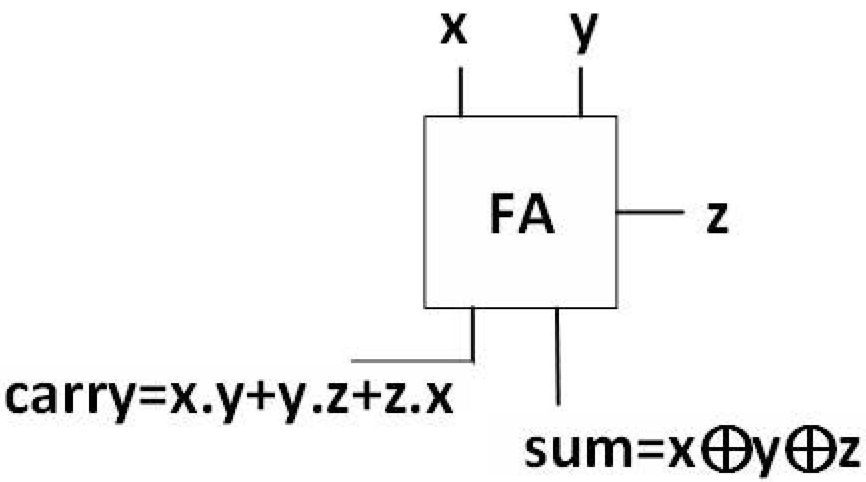


delay (sum) = d
delay (carry) = d
Cost = 2 g

نوع نمایش: بی‌علامت عمل محاسباتی: جمع

- **n=1** (جمع دو عدد بی‌علامت تک بیتی)
  - ○ تمام جمع‌کننده **(Full adder)**

x	y	z	(جمع ریاضی)	
			carry	sum
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

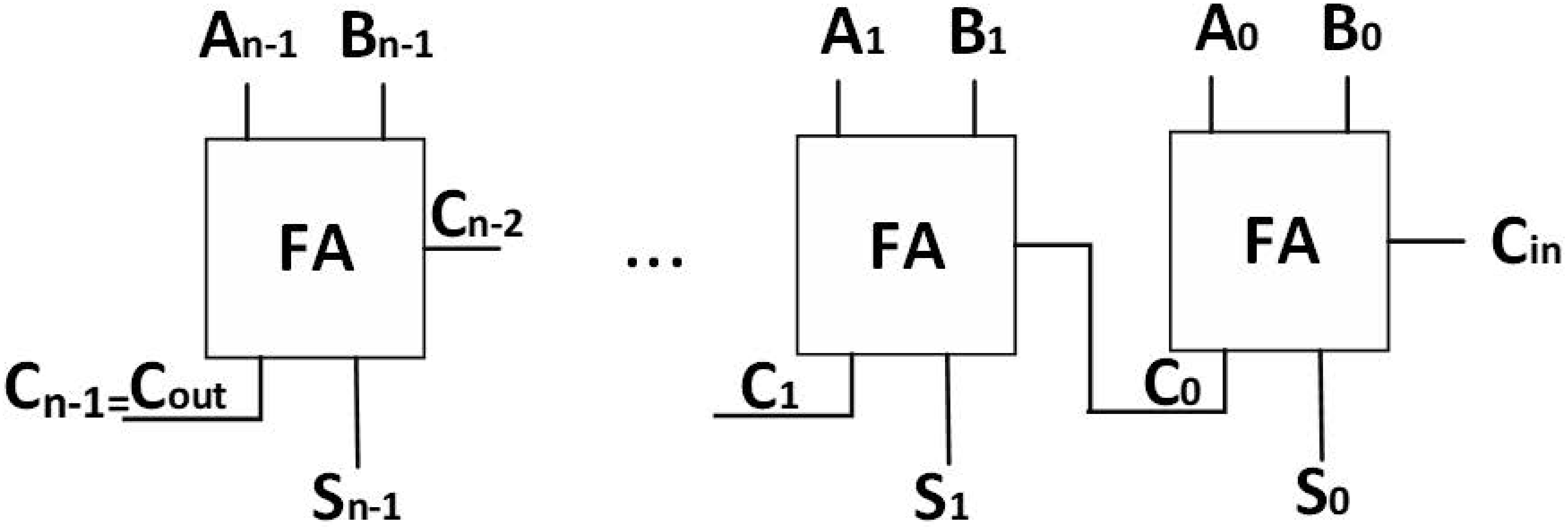


delay (sum) = d
delay (carry) = 2d
cost = 5 g

$\boxed{\triangle = \text{FA delay} = 2d}$

جمع‌کننده آبشاری (Ripple adder)

جمع‌کننده آبشاری (Ripple adder)



delay (sum) = (2n-1)d
delay (carry) = 2nd

cost = 5n g

جمع‌کننده پیش‌بینی‌کننده رقم نقلی (Carry Look-ahead adder)

جمع‌کننده پیش‌بینی‌کننده رقم نقلی (Carry look-ahead adder)

$C_0 = A_0B_0+C_{in}(A_0+B_0) = G_0+C_{in}P_0$

$C_1 = A_1B_1+C_0(A_1+B_1)=G_1+(G_0+C_{in}P_0)P_1=G_1+G_0P_1+C_{in}P_0P_1$

$C_2 = A_2B_2+C_1(A_2+B_2)=G_2+(G_1+G_0P_1+C_{in}P_0P_1)P_2$

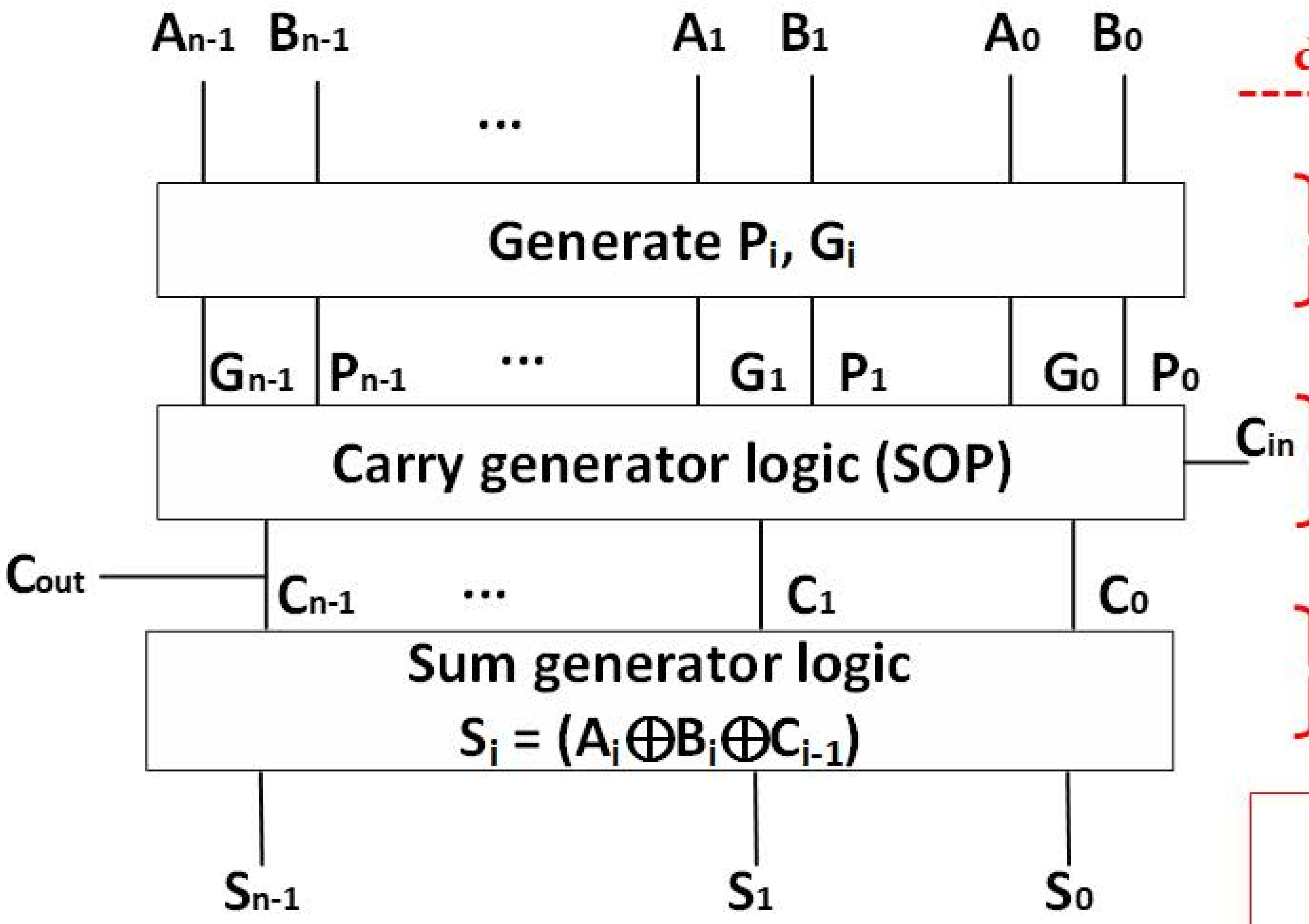
$= G_2+G_1P_2+G_0P_1P_2+C_{in}P_0P_1P_2$

...

$C_{n-1}=A_{n-1}B_{n-1}+C_{n-2}(A_{n-1}+B_{n-1})=G_{n-1}+G_{n-2}P_{n-1}+G_{n-3}P_{n-2}P_{n-1} + \ldots + C_{in}P_0P_1P_2\ldots P_{n-1}$

$G_i = A_iB_i$	(Carry **G**enerate)
$P_i = A_i+B_i$	(Carry **P**ropagate)

جمع‌کننده پیش‌بینی‌کننده رقم نقلی (Carry look-ahead adder)

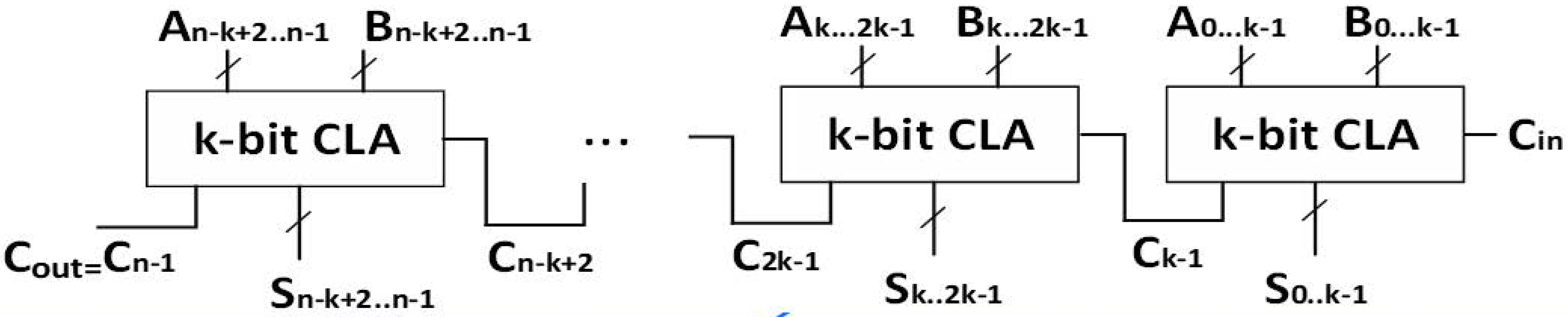


delay	cost
d	2n gate
2d	$n(n+3)/2=O(n^2)$ gate
d	n gate

delay (sum) = 4d
delay (carry) = 3d

cost = $(3n+n(n+3)/2) = O(n^2)$ gate

استفاده از CLA های k-بیتی



اما این حالت عملی نیست پس آبشاری می‌کنیم.

$$Delay_c = 3\left(\frac{n}{k}\right) d$$

$$Delay_{Sum} = \left(3\frac{n}{k} + 1\right) d$$

محاسبه دقیق تر

Delay (carry) = (2 n/k +1) d

Delay (sum) = (2 n/k +2) d

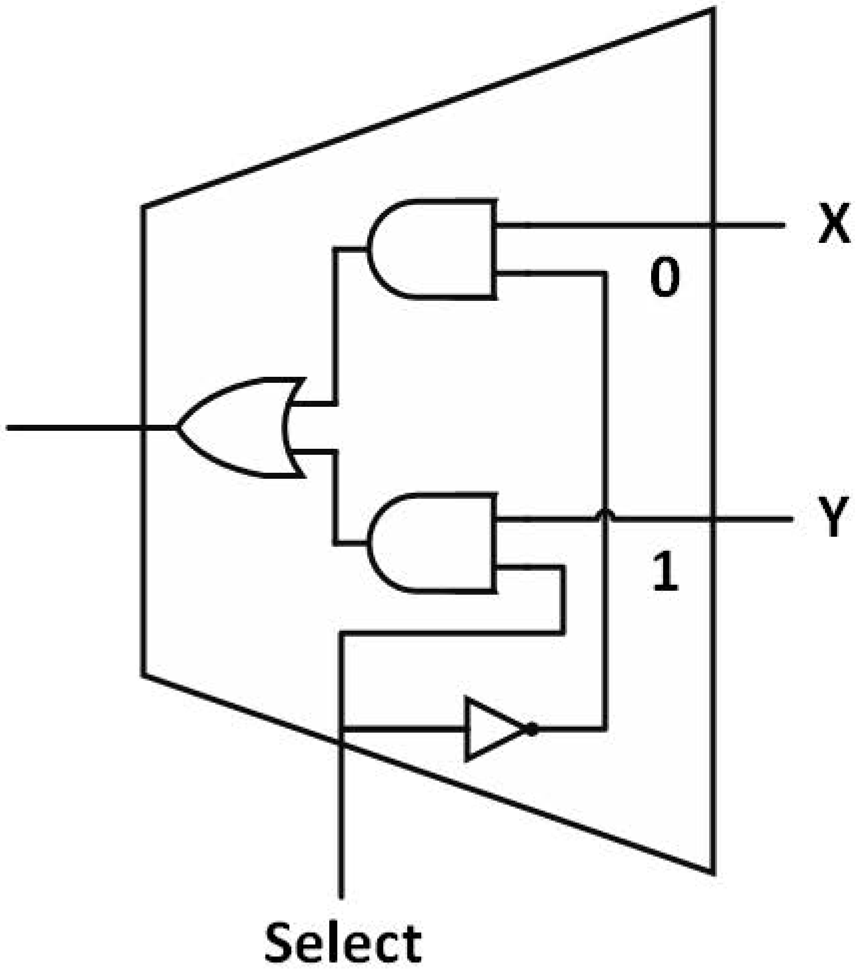
Cost = n/k * (3k+k(k+3)/2)

جمع‌کننده انتخابگر نقلی (Carry Select Adder)

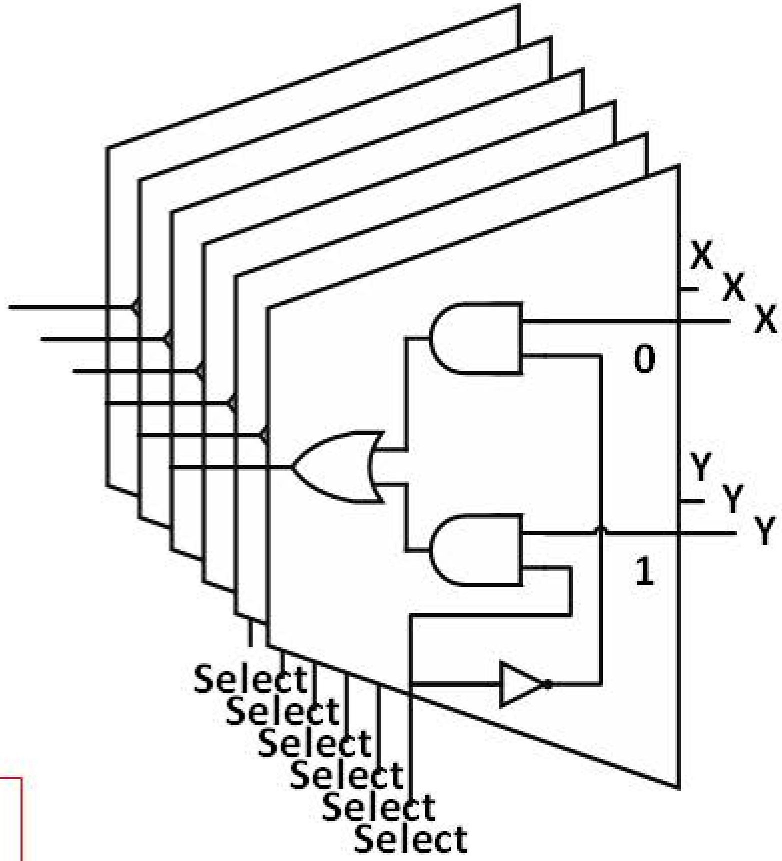
MUX 2→1

$\text{delay} = 3d$

$\text{cost} = 4 \text{ gate}$



MUX 2(k)→1(k)

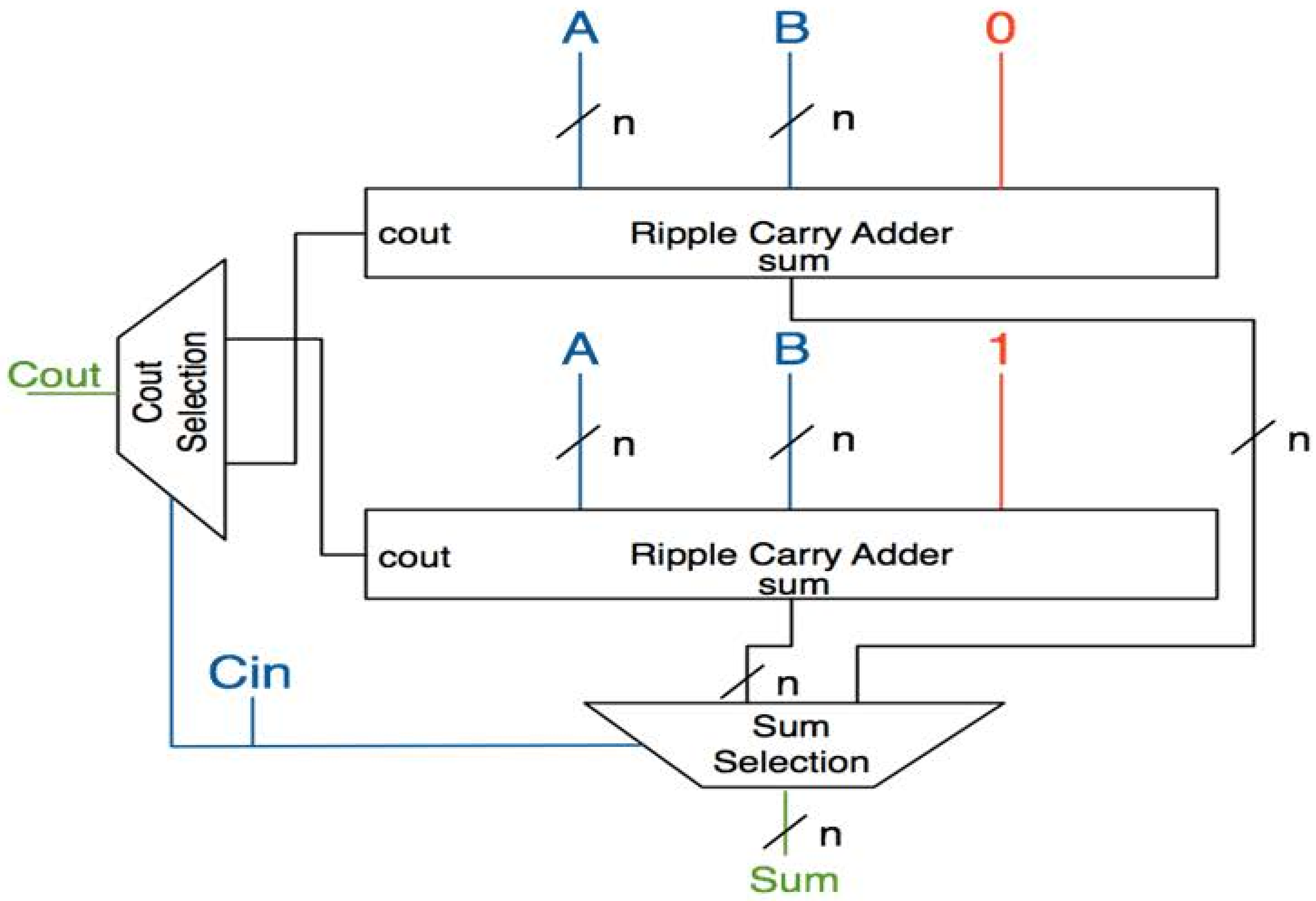


$$\text{delay} = 3\text{d}$$

$$cost = 4k \ \ gate$$

می توان چنین فرض کرد که یک تسهیم گر 2(k)->1(k)
از k عدد تسهیم گر 2->1 بدست آمده است.

جمع‌کننده انتخابگر نقلی (n-bit Carry Select Adder)



n-bit Carry Select Adder

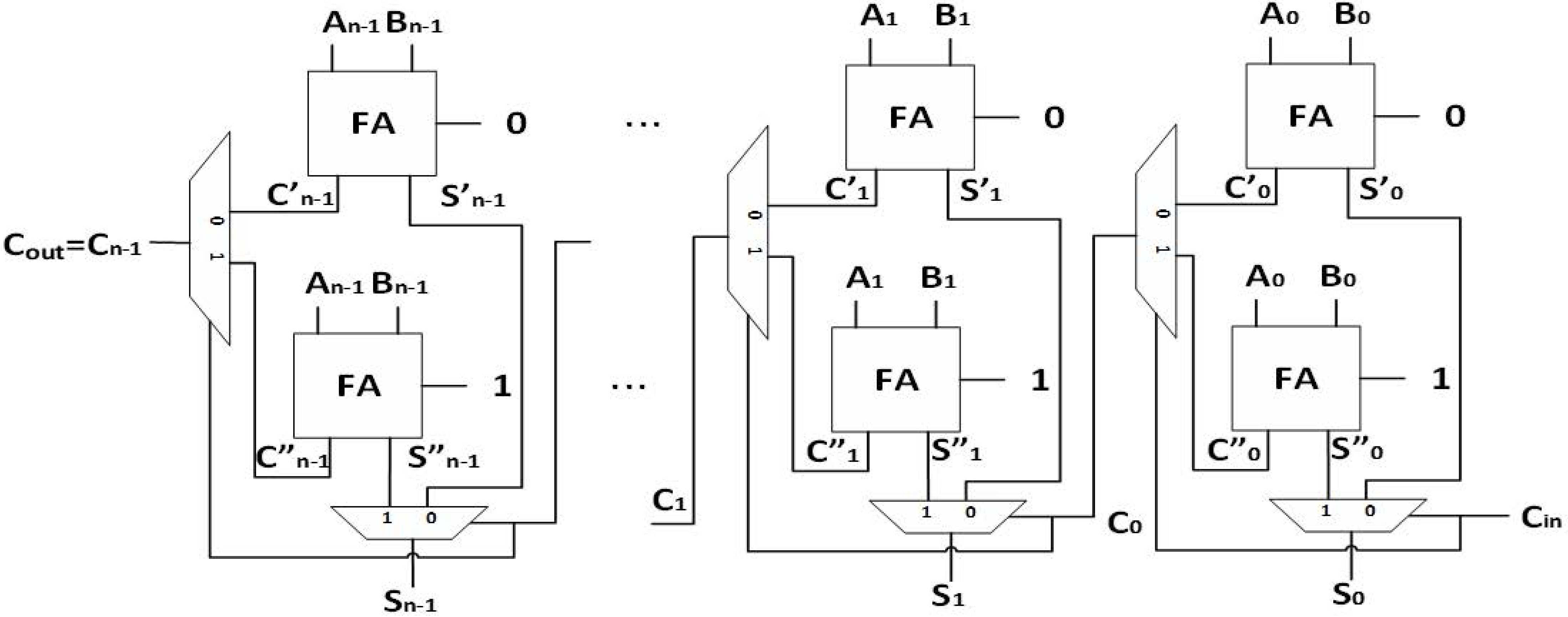
جمع‌کننده انتخابگر نقلی (n-bit Carry Select Adder)

- سوال ۱:
  - الف) مطلوبست محاسبه هزینه و تاخیر محاسبات؟
  - ب) در مقایسه با جمع‌کننده آبشاری از منظر هزینه و تاخیر بررسی کنید.

delay (sum) = ?
delay (carry) = ?

cost = ?

جمع‌کننده انتخابگر نقلی Ripple (1-bit Carry Select) Adder



Ripple (1-bit Carry Select) Adder

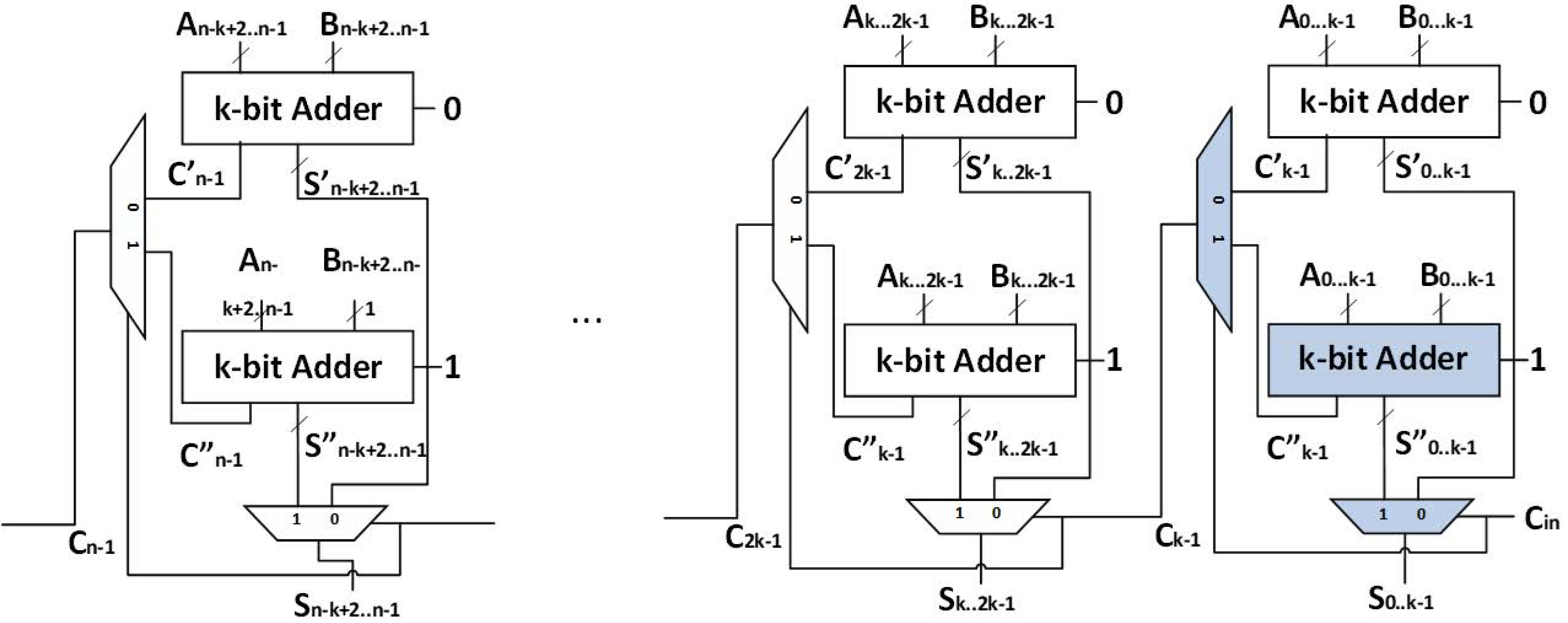
جمع‌کننده انتخابگر نقلی Ripple (1-bit Carry Select) Adder

delay (sum) = ?
delay (carry) = ?

cost = ?

- **سوال ۲:**
  - **الف) مطلوبست محاسبه هزینه و تاخیر محاسبات؟**
  - **ب) در مقایسه با جمع‌کننده آبشاری از منظر هزینه و تاخیر بررسی کنید.**

k-bit Uniform Carry Select Adder جمع کننده انتخابگر نقلی



جمع‌کننده انتخابگر نقلی k-bit Uniform Carry Select Adder

- **سوال ۳:** در مدار قبلی، مطلوبست محاسبه هزینه و تاخیر نتیجه؟

$\text{cost} = ?$

$\text{delay (sum)} = ?$
$\text{delay (carry)} = ?$

جمع‌کننده انتخابگر نقلی k-bit Uniform Carry Select Adder

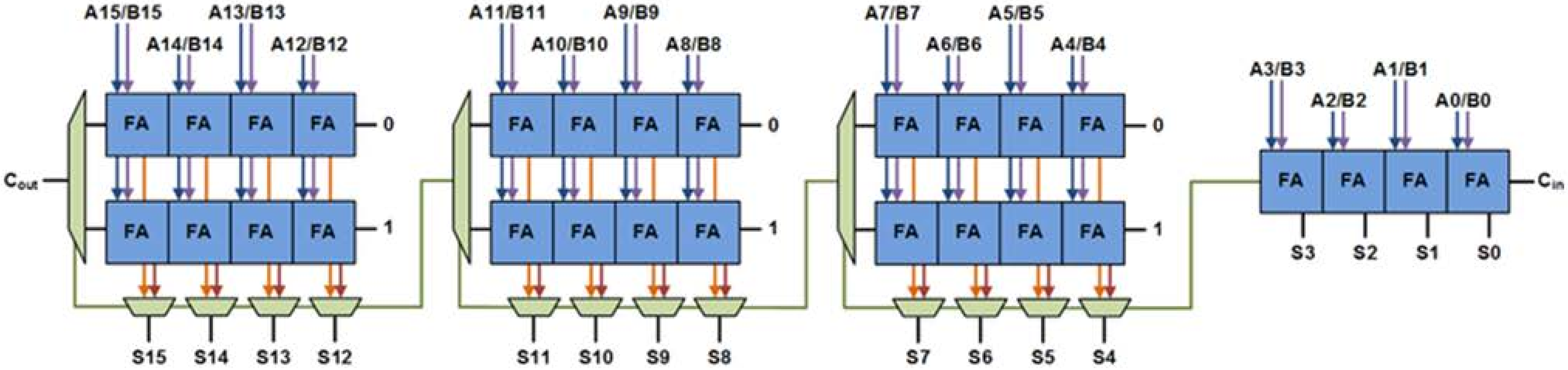
➢ **سوال ۴:**

- **الف) به ازای چه مقادیری از k مدار جمع کننده انتخابگر نقلی یکنواخت از منظر هزینه یا تاخیر بهتر از جمع‌کننده آبشاری خواهد بود؟ (برای سادگی فرض کنید اعداد ۱۶ بیتی هستند)**

- **ب) کدام مقدار k بهترین است؟**

- **ج) آیا می‌توان بخش‌های خاکستری را حذف کرد (بدون آنکه درستی مدار از بین برود یا تاخیر مدار افزایش یابد)؟**

4-bit Uniform Carry Select Adder جمع کننده انتخابگر نقلی



طول ادرها ا بساری هستند.

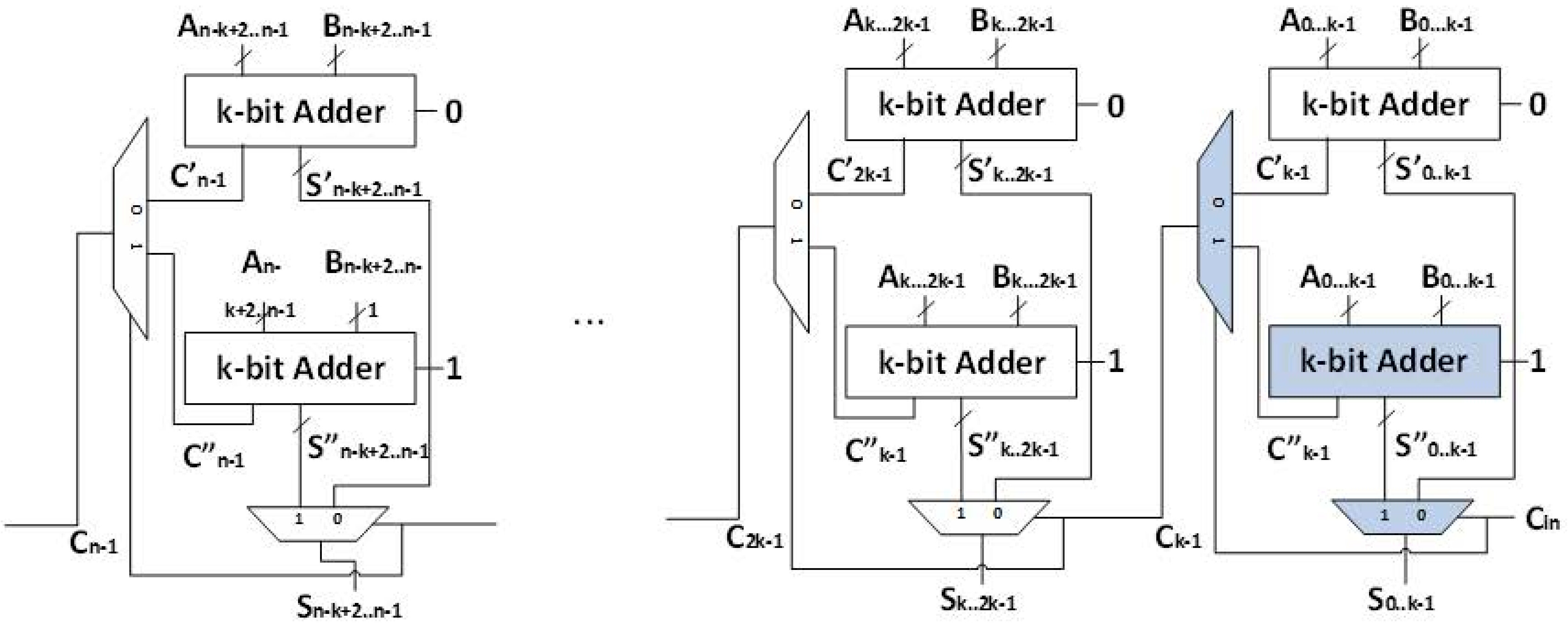
Adders MUXs

cost = ?

delay (sum) = ?
delay (carry) = ?

$$\text{Delay} = ۲kd + ۳\left(\frac{n}{k}\right)d$$

بازنگری جمع‌کننده انتخابگر نقلی یکنواخت

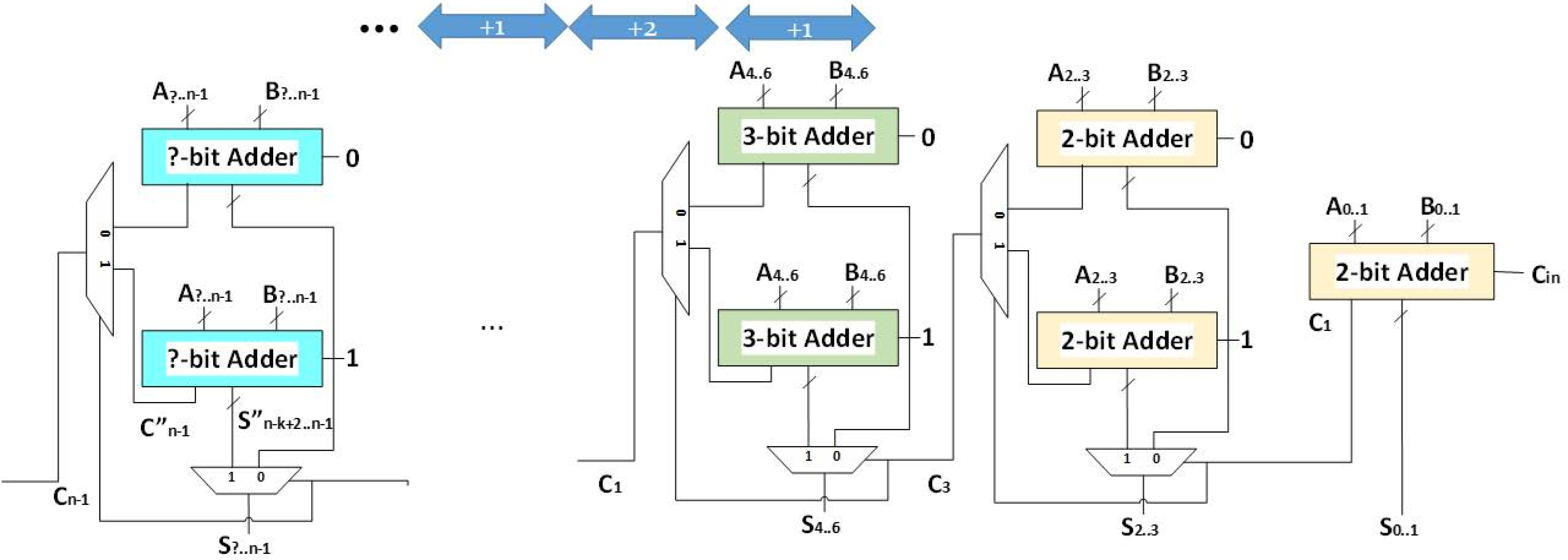


با هر 2d می توان یک FA بیشتر محاسبه کرد.

3d =تاخیر عبور از هر مالتی پلکسر

پس هر طبقه که عبور میکنیم، ۱.۵ (یک و نیم) FA قابل اضافه کردن است. چون FA باید کامل باشد، یک طبقه یک FA، طبقه بعدی دو FA اضافه می‌شود و به همین ترتیب تا کل بیتهای اعداد تکمیل شود. (حداقل تعداد بیت طبقه اول باید ۲ بیتی باشد. چرا؟)

جمع‌کننده انتخابگر نقلی غیر یکنواخت



جمع‌کننده انتخابگر نقلی غیر یکنواخت non-Uniform Carry Select Adder

cost = ?

delay (sum) = ?
delay (carry) = ?

- **سوال ۵:**
  - **الف) برای اعداد ۱۶ بیتی، مطلوبست محاسبه هزینه و تاخیر نتیجه؟**
  - **ب) برای اعداد n بیتی، مجدد محاسبه کنید.**

جمع m عدد n بیتی

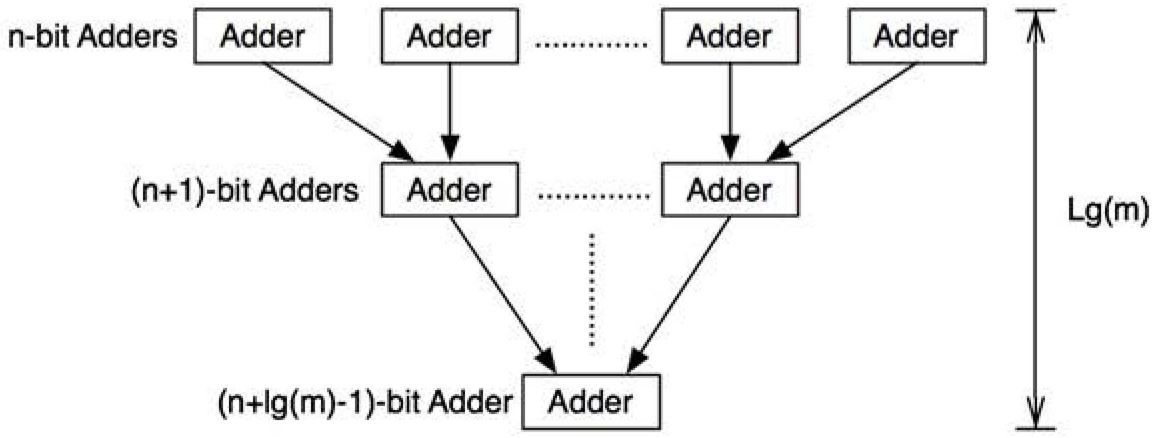
چطور می‌توان m عدد n بیتی را جمع کرد؟

۱- بصورت جمع پی در پی (جمع سریال)

- نیاز به **m-1** جمع‌کننده است. جمع‌کننده‌های آتی امکان افزایش بیتها وجود دارد.
- آیا بهترین هزینه و تاخیر را دارد؟

۲- بصورت جمع درختی (دو به دو با هم)

- نیاز به ترسیم درخت دودویی است (اگر **m** توانی از ۲ باشد، حدود **n** جمع‌کننده نیاز است وگرنه به تعداد اولین توان ۲ که بزرگتر از **m** باشد، جمع‌کننده نیاز است).
- آیا بهترین هزینه و تاخیر را دارد؟



۳- جمع بصورت ذخیره گر نقلی

- به مثال توجه کنید:

مثال: جمع ۵ عدد ۴ رقمی در مبنای ۱۰

93458
36821
34099
78654
45031

+

جمع

66843

نقلی = ده بر یک

22122_

66843
221220
288063

+

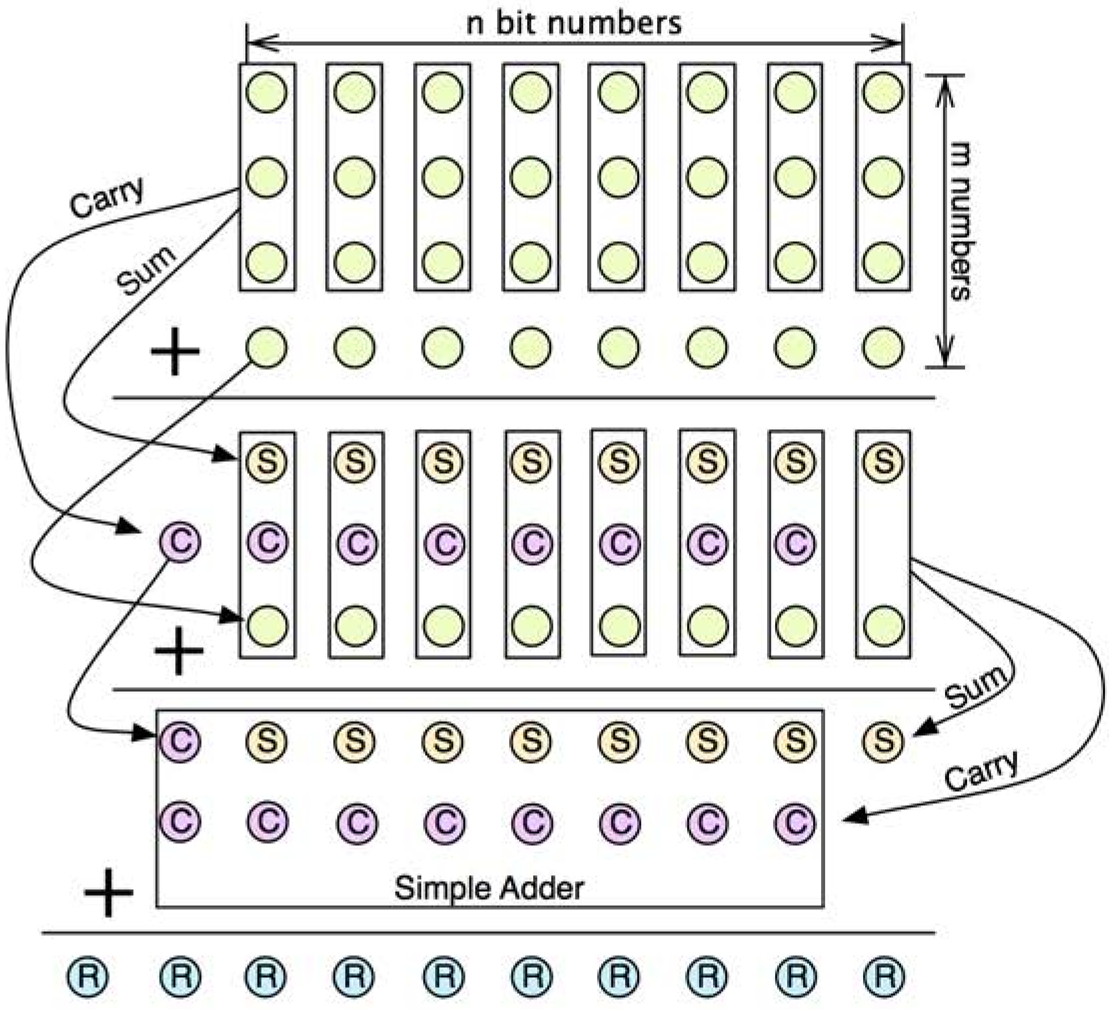
در روش جمع بصورت دودویی:

۱ – سعی میشود از FA و HA استفاده شود که با قطعات کم هزینه ساخته شود و قابل قیاس با روشهای مشابه باشد.

۲– آیا این درست است که یک FA، جمع‌کننده ۳ عدد تک رقمی است؟ و نتیجه را بصورت جمع و رقم نقلی ارایه می‌دهد؟

۳– سعی می‌شود در هر مرحله، ۳ رقم هم ارزش مکانی، توسط یک FA جمع زده شود و نتیجه به مرحله بعد منتقل شود.

مثال دودویی: جمع ۴ عدد ۸ بیتی (قابل تعمیم به m عدد n بیتی)



$\text{cost} = ?$

$\text{delay (sum)} = ?$
$\text{delay (carry)} = ?$

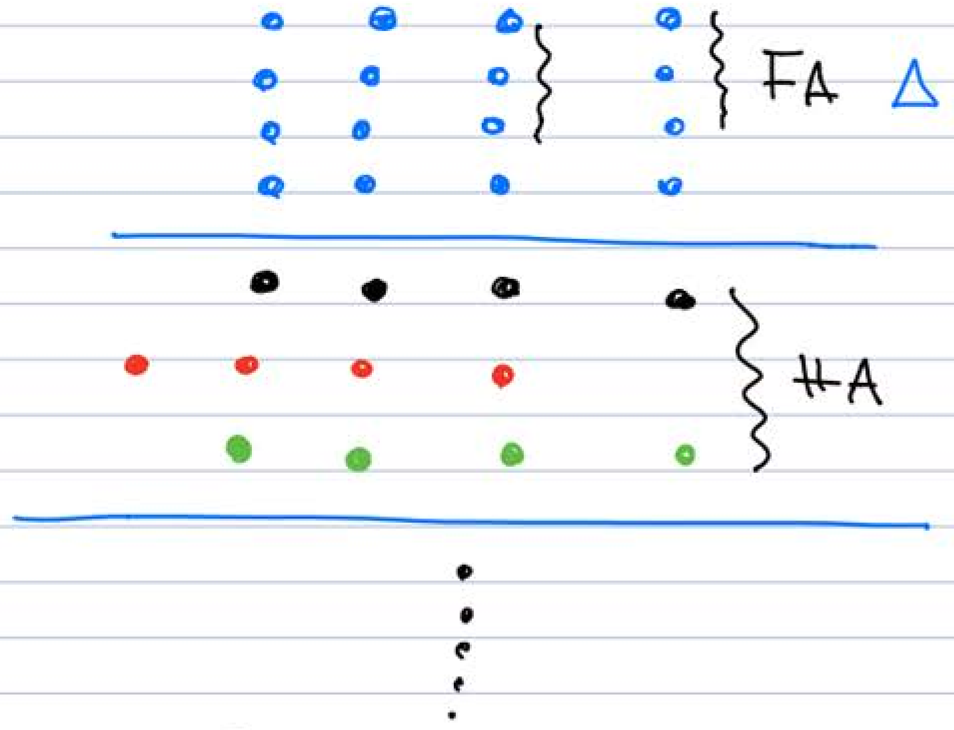
جمع‌کننده ذخیره‌گر نقلی (Carry save adder)

Carry Save Adder

m عدد n بیتی

• = Sum
• = Carry
• ردیف آخر:

تعداد طبقات: $\log_{3/2}$



در آخر : Ripple

محاسبه هزینه و تاخیر؟

تعداد طبقه — تعداد بیت

$$\text{Delay}_{(m=٤/n=٤)} = ۳\Delta + \text{Ripple Adder} \qquad ۲ + ٤$$

$$\text{Cost}_{(m=٤/n=٤)} = ۱۱\ \text{FA} + ۱\ \text{HA} + \underbrace{\text{Ripple Adder}}_{(۲+٤)\ \text{Ripple}}$$

$$\text{Delay}: \log_{۳/۲} m \times \underbrace{\Delta}_{\text{FA}} + \left(\log_{۳/۲} m + n\right) \text{Ripple Adder}$$

$$\text{Cost}: \left(\sum_{i=1}^{\log_{۳/۲} m} (n+i-1) \times \frac{\frac{m}{(۳/۲)^i}}{۳}\right) \text{FA} + \left(\log_{۳/۲} m + n\right) \text{Ripple Adder}$$

$$\text{Ripple}: n + \left\lceil \log_{۲} m \right\rceil - ۲$$

سوال؟

MUX 2(k)→1(k)

delay = 3d

cost = (3k+1) gate