



دانشگاه صنعتی امیرکبیر
(پلی تکنیک تهران)

بسمه تعالی
تمرین دهم درس معماری کامپیوتر
نیم سال دوم ۹۹-۰۰
مهلت تحویل ساعت ۲۳:۵۵ روز ۱۴۰۰/۳/۲۸



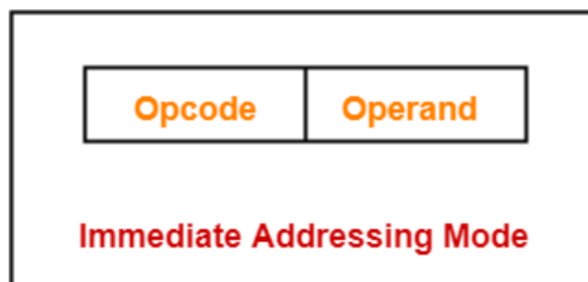
دانشکده مهندسی کامپیوتر

۱.

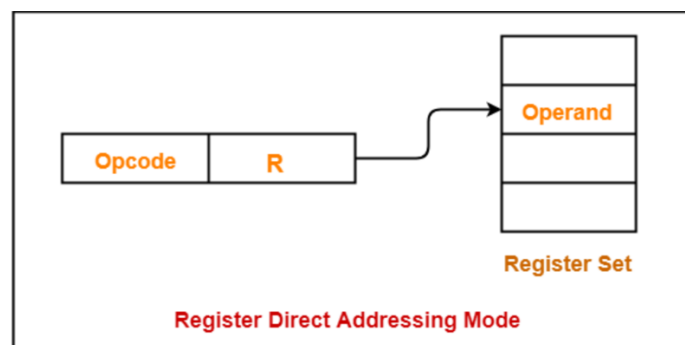
- الف) آدرس دهی مستقیم ب) آدرس دهی ثباتی غیر مستقیم ج) آدرس دهی شاخص دار
د) آدرس دهی ثبات پایه

۲.

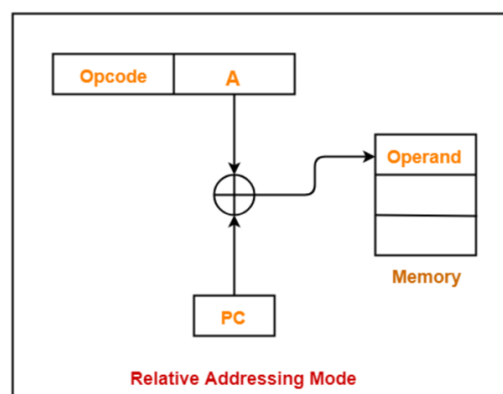
بلافاصل:



ثباتی مستقیم:



نسبی:



گام اول: واکنشی دستور العمل (Instruction Fetch): دستورالعملی که به PC اشاره می کند را می خواند و به پردازنده می آورد

گام دوم: بازگشایی دستور العمل (Instruction Decode): قسمت Opcode خوانده می شود تا نوع دستورالعمل مشخص شود

گام سوم: خواندن عملوند ها (Operands Read): با توجه به نحوه آدرس دهی، آدرس موثر را بدست آورده و از آن محتوای Operand ها خوانده می شود.

گام چهارم: اجرای دستورالعمل (Instruction Execute): در این مرحله از ALU استفاده می شود تا دستورالعمل اجرا شود.

گام پنجم: ذخیره کردن نتایج (Result Writeback)

گام ششم: $PC = PC + 1$ و برو به گام اول

(ب)

ارتباط بین پردازنده و حافظه گلوگاه این الگوریتم است. پردازنده سرعت کاری بسیار بالاتری نسبت به حافظه دارد و هروقت که نیاز است حافظه خوانده شود، پردازنده معطل می ماند

(ج)

۱. استفاده از حافظه نهان دستورالعمل و حافظه نهان داده

۲. استفاده از پایپ لاین

۳. برنامه نویسی موازی یا مولتی ترد

۴.

همانطور که دیدیم در الگوریتم فون نیومن ارتباط پردازنده و حافظه گلوگاه است. اگر می توانستیم واحد پردازشی و واحد حافظه را در یکجا داشته باشیم، دیگر نیازی نبود که پردازنده منتظر حافظه برای واکنشی دستورات و عملوند ها باشد.

علاوه بر نیاز فوق، در شبکه های عصبی مرسوم می که اکنون وجود دارد، یعنی شبکه های ANN شبکه در فواصل زمانی مشخصی محاسبات را انجام دهد. میتوان اینگونه فکر کرد که اجزای یک شبکه عصبی با هم سنکرون هستند و در یک پالس باید محاسبات رو به جلو (Forward Propagation) انجام شود و در پالس بعدی محاسبات رو به عقب (Backward Propagation) انجام شود. اما مغز انسان اینطور کار نمی کند. در مغز انسان نورون ها در یک فضای حاوی یون های سدیم و پتاسیم موجود هستند که این یون ها یک اختلاف پتانسیلی برای نورون های ایجاد می کنند. در این شرایط دیگر یک پالس یکسان برای کل شبکه وجود ندارد بلکه هر نورون وقتی ولتاژش به یک حد مشخصی رسید محاسباتش را انجام می دهد.

مبتنی بر این عملکرد، شبکه های عصبی Spike یا SNN ساخته شدند. اگر می خواستیم این شبکه ها را با معماری رایج فون نیومن پیاده کنیم به مشکل بر می خوردیم، چون ارجاعات به حافظه دیگر در سیکل های منظم رخ نمی دهد و هر نورون مستقل از بقیه ممکن است به حافظه نیاز پیدا کند. بنابراین نیاز به حضور پردازنده و حافظه در یک محل بیشتر شد تا گلوگاه موجود این پردازش را دچار تاخیر بسیار زیاد نکند.