

10/28/2021



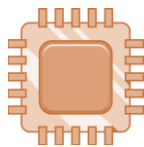
Homework 2

Lec 6-8



MICROPROCESSOR
AND
ASSEMBLY LANGUAGE

Fall 2021



(الف) مفاهیم زیر را به اختصار توضیح دهید.

- full duplex
- slave receive

پاسخ:

۱- انتقال دیتا ، به صورت دو طرفه ، همزمان روی یک line انجام می پذیرد.(مانند انتقال دیتا در مکالمات تلفنی)

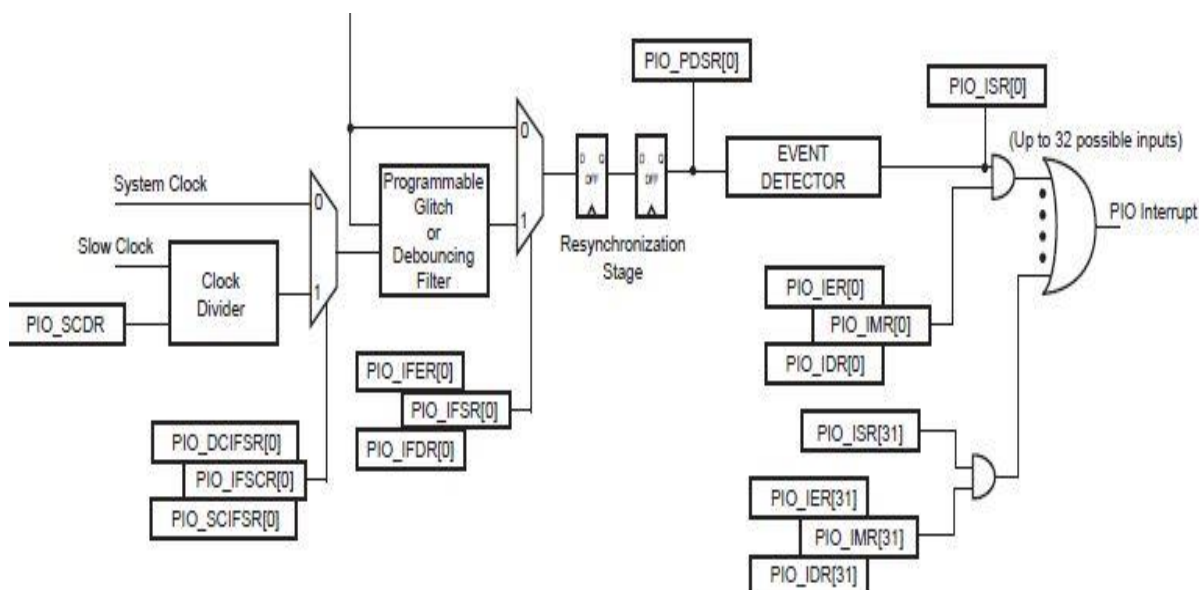
۲- در حالت c2i مستر ادرس یک slave را میفرسد و اعلام میکند داده ای قرار است ارسال شود سپس داده را میفرستد.

(ب) open drain چیست و توضیح دهید کدام پروتکل از این مفهوم تبعیت می کند.

پاسخ:

هیچ اختلال در باس نمیتواند به وجود بیاید که در آن یک دستگاه در تلاش باشد تا خط را بالا بکشد(۱) در حالی که دیگری میخواهد آن را پایین بکشد(۰)، و در نتیجه، احتمال آسیب به درایورها یا اتلاف توان بیش از حد در سیستم از بین میرود. هر خط سیگنال دارای یک مقاومت پول آپ میباشد، که سیگنال را هنگامی که هیچ دستگاهی آن را پایین نمیکشد بالا نگه دارد. پروتکل i^2C از این مفهوم تبعیت میکند

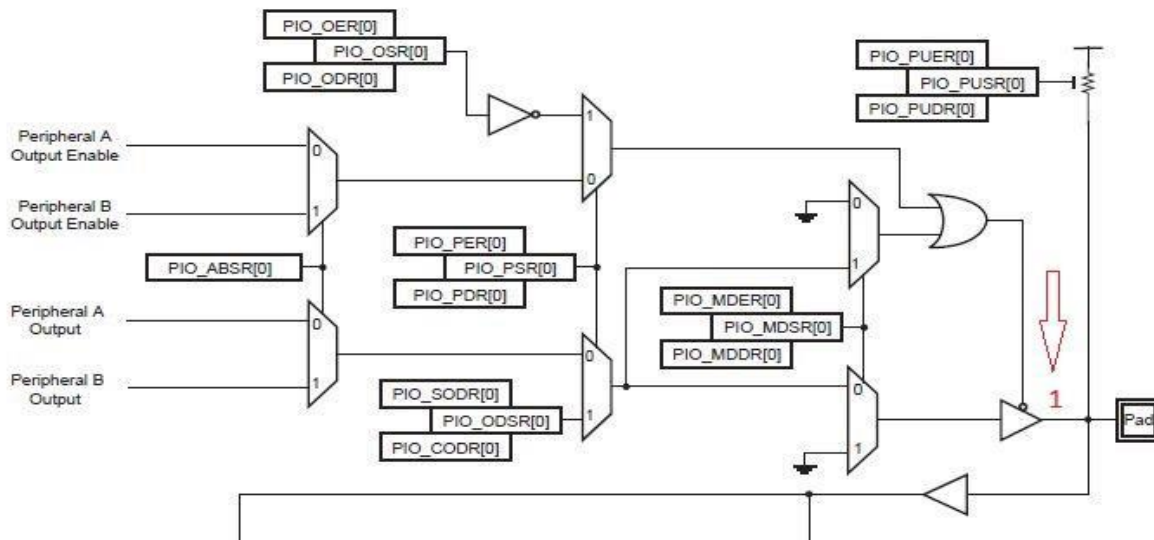
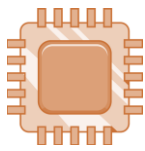
(۲) الف) در شکل زیر چگونه متوجه شویم کدام پین باعث ایجاد وقفه شده است؟



پاسخ:

در هر کدام از پین ها یک Event Detector وجود دارد که یک شدن آن به معنای آمدن وقفه می باشد و مقدار آن در بیت متناظر آن پایه رجیستر PIO_ISR ذخیره می شود و میتوان به سادگی با نگاه کردن به رجیستر 32 بیتی PIO_ISR متوجه شد بیت چندم آن 1 شده است و میتوان متوجه شد کدام یک از پین ها باعث ایجاد وقفه شده است

(ب) در شکل زیر اگر $PIO_PSR = 1$ باشد مقادیر خواسته شده را بیابید.



PIO_ODSR = ?, PIO_MDSR = ?, PIO_OSR = ?

پاسخ:

PIO_ODSR = 1

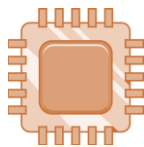
مقدار خروجی مدنظر کاربر را مشخص میکند و از آنجایی که بافر سه حالتی است یعنی از این رجیستر یک به آنجا منتقل شده

PIO_MDSR = 0

حالت مالتی درایو را مشخص میکند که در اینجا نداریم

PIO_OSR = 1

بافر سه حالتی مقدار یک دارد و فعال است یعنی خروجی **Or** برابر با صفر بوده که این در صورتی اتفاق میافتد که **OSR** مقدار یک داشته باشد.



۳) الف) کلاک PIO Controller از کدام بخش تامین میشود و قطع بودن آن چه مزیت و عیبی خواهد داشت؟

پاسخ:

کلاک از واحد (PMC) controller management power تامین میشود

مزیت: قطع بودن کلاک PIO controller باعث ذخیره شدن انرژی میشود (کم تر شدن انرژی مصرفی)

عیب: با قطع بودن کلاک PIO controller نمیتوانیم از همه ی ویژگی های آن استفاده کنیم برای مثال وقفه ها و حالت های مختلف آن

ب) در صورت غیرفعال بودن کلاک واحد PIO Controller ، مشخص کنید کدام یک از ویژگی های زیر در PIO Controller فعال و کدام یک غیرفعال است؟

I) نوشتن بر روی رجیسترهای PIO Controller

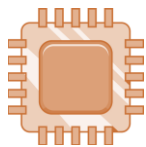
II) خواندن سطح منطقی پین های خروجی

III) استفاده از پین ها برای تولید وقفه

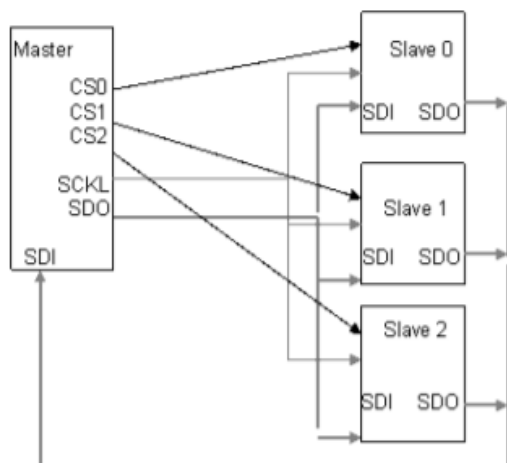
IV) pull-up کردن پین ها

پاسخ:

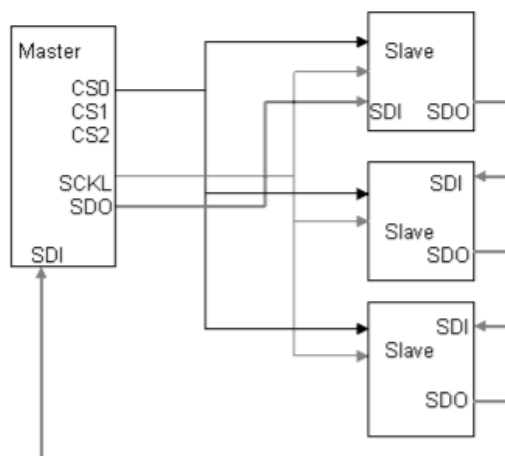
- | | |
|-------|---------|
| (I) | فعال |
| (II) | غیرفعال |
| (III) | غیرفعال |
| (IV) | فعال |



۴) برای پیاده سازی یک زنجیره دستگاه ها به کمک رابط SPI، دو توپولوژی زیر پیشنهاد شده است. این دو روش را مقایسه کنید و معایب هر کدام را ذکر کنید.



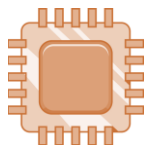
روش دوم



روش اول

پاسخ:

روش اول نیاز به SS (یا CS) کمتری نسبت به روش دوم دارد، بنابراین هزینه پیاده سازی سخت افزاری آن پایینتر است. همچنین جایگذاری قطعات در روش اول ساده تر است چرا که تنها لازم است زنجیره تشکیل شود و هر قطعه به قطعه ی بعدی نزدیک باشد در حالی که در روش دوم، همه ی قطعات باید همجواری مکانی داشته باشند. در مقابل بازدهی و سرعت روش دوم با لاتر است چرا که در روش اول، داده ها برای رسیدن از هر Slave به Master، تا انتهای مسیر را بروند و از Slave های دیگر عبور کنند. همچنین پیچیدگی در روش اول بیشتر است چرا که برای دسترسی به داده خاص، باید تشخیص داد که داده در کدام دستگاه است و چند کلاک خواندن آن داده نیاز است.



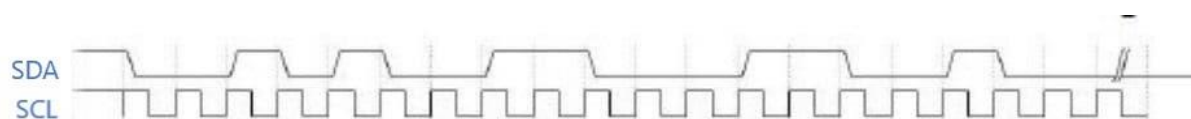
(۵) الف) سیگنال زیر نمایی از پروتکل I2C با مود ادرس ۷ بیتی است. مشخص کنید:

I) چه داده ای: 00110010

II) با کدام ادرس: 0101001

III) به صورت خواندن یا نوشتن: خواندن

منتقل میشود.



پاسخ:

در آغاز $SCL=1$ که SDA صفر میشود و به معنی شروع ارتباط است، بعد از آن ۷ بیت آدرس اسلیو، بعد از آن یک بیت خواندن یا نوشتن را مشخص میکند، یک بیت Ack اسلیو، داده‌ی اصلی ۸ بیتی، یک بیت ack پایان ارتباط از مستر به اسلیو

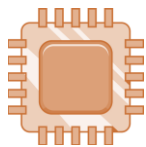
ب) در صورتی که بخواهیم ۱۰۰ بایت داده را از طریق دو رابط SPI و I2C ارسال کنیم، بازدهی (نسبت تعداد بیت داده به کل بیت ها) را در هر دو رابط محاسبه کنید. بازدهی کدام رابط بیشتر است؟

(فرض کنید در رابط SPI در هر frame حداکثر ۱۶ بیت داده می توان ارسال کرد).

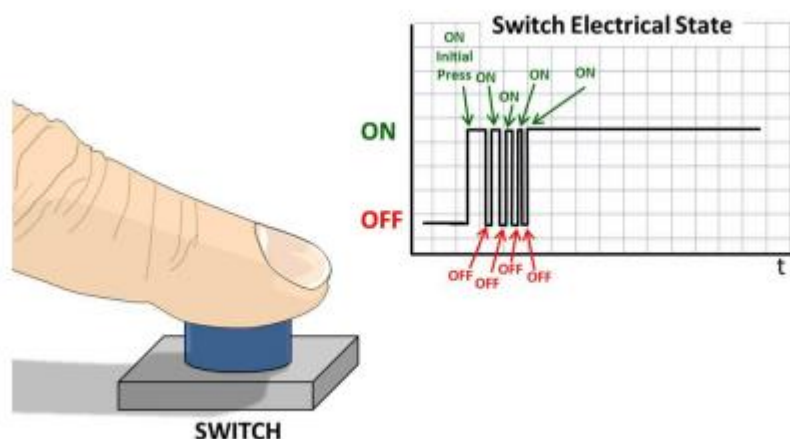
پاسخ:

SPI : در هر frame تمام ۱۶ بیت داده هستند، بنابراین به ازای هر تعداد بیت بازدهی برابر $16/16=1$ است.

I2C : برای ارسال داده نیاز به ۱ بیت شروع + ۷ بیت آدرس + ۱ بیت W/R + ۱ بیت ACK بایت ACK به ازای هر بایت داده + ۱ بیت پایان داریم بنابراین برای ارسال ۱۰۰ بایت داده ،
 $911 = 11 + 100 + 8 * 100$ بیت باید مبادله شود بنابراین بازدهی برابر $800/911$ می شود.
 $800/911 < 1$ در نتیجه بازدهی SPI بیشتر است.



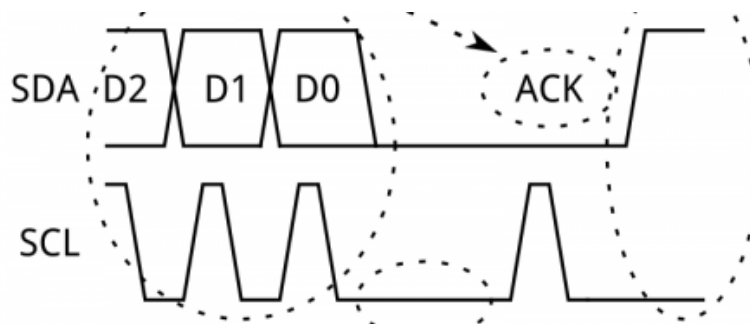
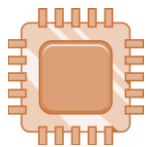
۶) الف) تصویر زیر پدیده‌ی Switch Bounce را نشان می‌دهد. نمونه‌ای از مشکلات احتمالی ناشی از این نوسان‌ها را بیان کنید و برای دوری از این مشکلات چه راه‌حلی وجود دارد؟ توضیح دهید.



پاسخ:

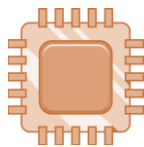
برای مثال بعد از فشردن دکمه بلند کردن صدا ممکن است صدا بیش از حد مطلوب بلند شود. زمانی که بخواهیم این نوسان‌ها را فیلتر کنیم از filter debouncing استفاده می‌شود. هنگامی که کلید مکانیکی فشرده یا رها می‌شود ممکن است خروجی برای مدتی نوسان کند، در برخی موارد این نوسان‌ها ممکن است منجر به رفتارهای ناخواسته و نامنتظره گردد. (برای نمونه ای جدی تر می‌توان به زمان فشار دادن دکمه افزایش سرعت تردمیل اشاره کرد).

ب) در مورد مفهوم clock stretching تحقیق کنید.



پاسخ :

گاهی اوقات ممکن است بعضی از دستگاههای **slave** کلاک را به اجبار پایین بکشند تا فرستادن اطلاعات بیشتر توسط **master** را به تاخیر بیندازند یا تا زمان بیشتری برای آماده سازی داده قبل از این که **master** آن را کلاک بزند درخواست کنند. به این عمل **clock stretching** گفته میشود.



- مهلت ارسال تمرین ساعت ۲۳:۵۵ روز دوشنبه ۱۷ آبان می باشد.
- سوالات خود را می توانید از طریق تلگرام از تدریسکارهای گروه خود بپرسید.
- ارائه پاسخ تمرین بهتر است به روش های زیر باشد:
(۱) استفاده از فایل docx. تایپ پاسخ ها و ارائه فایل Pdf
(۲) چاپ تمرین و پاسخ دهی به صورت دستنویس خوانا
- فایل پاسخ تمرین را تنها با قالب **HW2 - 9731***.pdf** در مدل بارگزاری کنید.
- نمونه: HW2- 9731097
- فایل زیپ ارسال نکنید.