دانشکدهی مهندسی برق و کامپیوتر - معماری کامپیوتر



تكليف ششم – بهار ١٣٩١



۱- کد زیر را در نظر بگیرید:

sub \$2, \$1,\$3
and \$12,\$2,\$5
or \$13,\$6,\$2
nor \$14,\$2,\$2
sw \$15,100(\$2)
lw \$15,80(\$13)
xor \$8,\$8,\$15
add \$7,\$15,\$3

آ) هر یک از مخاطراتی که در اجرای کد اتفاق میافتد را مشخص کرده و نوع آنها را بنویسید (ساختاری، دادهای، کنترلی) ب) در صورتی که تنها راهکار، تعلیق خط لوله باشد، اجرای این کد به چند سیکل نیاز دارد؟ نمودار چند سیکل ساعتی خط لوله (Multiple-Clock-Cycle Pipeline Diagram) را ترسیم کنید.

پ) با استفاده از پیشفرستادن داده (Forwarding) به چند سیکل نیاز دارد؟ نمودار چند سیکل ساعتی خط لوله (Multiple-Clock-Cycle Pipeline Diagram) را ترسیم کنید.

۲- در یک پردازنده دستورها به صورت خط لوله اجرا می شوند که دارای سه ایستگاه (Stage) به قرار زیر است:

- ایستگاه اول برای خواندن دستورها از حافظه
 - ایستگاه دوم برای اجرای دستور
- ایستگاه سوم برای ذخیره حاصل در حافظه یا بارگیری از حافظه

دو روش را با هم مقایسه می کنیم. روش اول حافظه دستور و داده مشترک است و روش دوم حافظه دستور و داده مجزاست. اگر قطعه برنامهای دارای ۱۰۰ دستور باشد که همگی رجوع به حافظه دارند و هیچ نوع وابستگی داده بین آنها نیست، آنگاه نسبت زمان اجرای روش اول را به روش دوم حساب کنید.

۳- یک برنامه شامل دو حلقه ی تو در توست که در انتهای هر حلقه یک پرش شرطی وجود دارد. با هر بار اجرای حلقه خارجی، حلقه داخلی ۲۰ بار اجرا می شود. حلقه خارجی نیز خود ۱۰ بار اجرا می گردد. میزان خطای پیش بینی را به ازای سه راهکار مطرح شده به دست آورید:

آ) همیشه پرش خواهیم داشت

ب) استفاده از یک بیت برای پیشبینی،

پ) استفاده از دو بیت برای پیشبینی

۴- اگر یک خط لولهی سه مرحلهای را به چهار مرحلهای تبدیل کنیم، پریود ساعت از T به 0.9T کاهش می یابد. (از تأخیر ثباتهای بین دو مرحله چشم پوشی می کنیم)

آ) زمان اجرای n دستور چه تفاوتی می کند؟

دانشکدهی مهندسی برق و کامپیوتر - معماری کامپیوتر

تاریخ تحویل: چهارشنبه سوم خرداد

تكليف ششم – بهار ١٣٩١



ب) در صورتی که ۳۰ درصد دستورها پرشی باشند، پاسخ چه تفاوتی خواهد داشت؟ (فرض بر این است تا پایان اجرای یک دستور شرطی حباب وارد خط لوله نمیشود). آیا ترتیب دستورات پرشی مؤثر است؟ پ) میزان دستورهای پرشی چقدر باشد، تا در حالت چهار مرحلهای افت سرعت نداشته باشیم؟

۵- کد زیر قرار است بر روی پردازنده خط لوله MIPS که دارای ۵ مرحله بدون پیشفرستادن میباشد، کار کند:

```
and $7,$8,$0
L1: add $1,$7,$3
xor $5,$7,$6
or $12,$1,$4
add $18,$19,$24
beq $3,$12,L1
add $18,$19,$24
```

فرض کنید از روش انشعاب تاخیر یافته (Delayed Branch) استفاده کرده باشیم و شرط دستور انشعاب برقرار نگردد: آ) مراحل اجرای این کد را بر روی خط لوله نشان داده و بگویید اجرای این کد چند سیکل طول می کشد؟ ب) با تعویض جای دستورهای فوق، سعی کنید زمان اجرا را کاهش دهید و زمان اجرای جدید را محاسبه کنید.

۶- قطعه کد زیر به زبان ++C را در نظر بگیرید:

```
do
{
    i --;
    sum += i;
} while( i != 0);
goto Exit;
```

فرض کنید می خواهیم کد بالا را به زبان اسمبلی پردازنده خط لوله MIPS که از انشعاب تاخیر یافته و پیشفرستادن استفاده می کند، کامپایل کنیم. یک برنامهنویس اسمبلی که با انشعاب تاخیر یافته و پیشفرستادن آشنایی ندارد کد زیر را نوشته است:

```
L: addi $t0,$t0,-1
    nop
    nop
    add $t1,$t1,$t0
    bne $t0,$0,L
    nop
    j Exit
```

آ) کد بالا را تا حد امکان بهینه کنید. (با جابهجایی دستورها و حذف nop)

ب) اگر مقدار اولیه \$t0 برابر n باشد، تسریعی که از تغییرات قسمت (اً) حاصل شده است را بر حسب n حساب کنید.

دانشکدهی مهندسی برق و کامپیوتر – معماری کامپیوتر

تكليف ششم – بهار ١٣٩١ تاريخ تحويل: چهارشنبه سوم خرداد



۷- در صورت بروز استثناء چه روندی در پردازنده خط لوله MIPS رخ میدهد، گام به گام توضیح دهید.

پیروزو سربلندباثید گروه حل تمرین