Vinicius de Moraes Nascimento

Relatório

Projeto de Excelência em Microeletrônica

O Quartus da Altera é um software para projeto de dispositivos lógicos programáveis. O software permite a análise e síntese de projetos HDL, para compilar, executar analisar, examinar diagramas RTL, simular a reação de um projeto a diferentes estímulos e configurar o dispositivo de destino com o programador. O Quartus inclui uma implementação de VHDL e Verilog para descrição de hardware, edição visual de circuitos lógicos e simulação de formas de onda de vetores é este relatório visa apresentar o método de desenvolvimento de um microcomputador do tipo SAP-1 elaborado no Quartus.

De acordo com Malvino [1] (p. 255) o computador SAP (Simples-Quanto-Possível = Simple-As-Possible) foi projetado com o objetivo de apresentar de forma lúdica a estrutura operacional de um computador eletrônico moderno, de maneira que fique mais simples abstrair a concepção usada nos computadores eletrônicos mais modernos.

A arquitetura do modelo SAP-1 caracteriza-se por ser um computador organizado em barramentos, tendo como estrutura central de comunicação o barramento W de 8 bits. Para a elaboração do referido circuito, o projeto foi dividido em três categorias funcionais: sistema, subsistemas e componentes. O sistema compreende ao micro computador, os sub-sistemas compreende aos nove blocos funcionais ligados a um barramento de 8 bits e os componentes compreendem aos circuitos integrados.

O projeto foi desenvolvido usando a visão de desenvolvimento Top-down, onde foram criados os blocos, logo, os componentes. Os nove blocos são divididos por áreas funcionais sendo a unidade de controle, unidade de memória, ULA e unidade de saída. Inicialmente foi criado um novo projeto com o uso da ferramenta wizard, no método de criação do projeto foi selecionado o conjunto de especificações de hardware cyclone IV.

No sketch principal do projeto foram criados os blocos com o uso da ferramenta de design *Block tool*, logo foram criados, Schematic file um para cada bloco. O primeiro bloco a ser estruturado foi o contador de programa que faz parte da unidade de controle, possui como finalidade operacional a capacidade de efetuar a contagem de 0000 até 1111. enviar à memória o endereço da próxima instrução de programa a ser executada, onde foi construído o 74ls107.

Logo em seguida foi construído o dispositivo REM que inclui o registrador de dados e o registrador de endereços e é responsável pela efetivação das ações de entrada de dados e execução das instruções de um programa, isto foi possível com a criação do circuito lógico 74LS173.

Assim um tutorial foi seguido para implementação da memoria RAM que tem por finalidade armazenar os dados e as instruções enviadas pelo programa que serão usados no computador. Este dispositivo se caracteriza por ser uma memória estática com a capacidade de armazenar 16 linhas de 8 bits cada uma. Segundo [1] (p. 256):

O dispositivo Registrador de Instruções que também utilizou o 74LS173 é parte da unidade de controle, tendo por finalidade receber um byte referente a uma instrução lida a partir da memória RAM. Segundo [1] (p. 256) o registrador de instruções efetua uma operação de leitura da memória.

A implementação do dispositivo Controlador/Sequencializador que é parte da unidade de controle, tendo por finalidade controlar todo o computador, foi viabilizado com o uso de portas logicas e buffers e triacs, além do uso do 74LS107. Este dispositivo recebe o nibble referente à instrução a ser executada, a qual, se encontra no Registrador de Instrução, decodifica e envia uma palavra de 12 bits para o computador [2] (p. 155)

O dispositivo Acumulador A caracteriza-se por ser um registrador de memória temporária que tem por finalidade armazenar operandos e resultados de processamento realizados pelo computador ([1], p. 258 & [3], p. 155), também com o uso do 74LS173.

O dispositivo Somador/Subtrador é o componente responsável pela efetivação do processamento das operações de soma e de subtração, sendo esta parte da Unidade Lógica e Aritmética do computador SAP-1. Foi construido utilizando o 74LS83.

O dispositivo Registrador B caracteriza-se por ser um registrador de memória temporária auxiliar que coleta do barramento W determinado valor e o transfere para o dispositivo Somador/Subtrador que é parte da Unidade Lógica e Aritmética do computador SAP-1.

O dispositivo Registrador de Saída também denominado porta de saída ([1], p. 259) ou registrador de saída ([2], p. 155) é o componente responsável por coletar o resultado da operação de processamento que esteja armazenado no Acumulador A e transferi-lo para o mundo exterior e apresentá-lo junto ao dispositivo Indicador Visual Binário. Malvino [1] (p 259).

Logo depois da estruturação dos sub-sistemas foi possível fazer a ligação entre entradas, saídas e o barramento W. Porém não foi possível fazer a simulação pois a montagem apresentava erros de implementação.