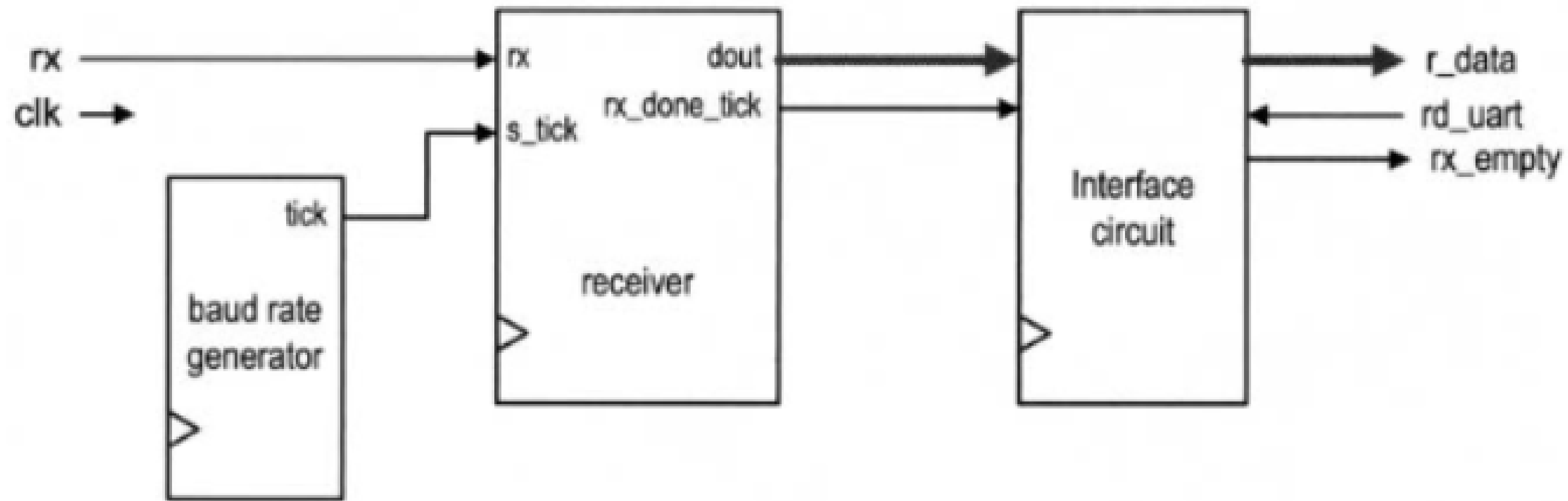


UART INTERFACE

AHMET YOLDAŞ

UART Receiving Subsystem



Baudrate:

- Sistemin saat sinyali (clk) göre, belirli bir baud oranına ayarlanmış örnekleme sinyalleri üretir.
- Örnekleme sinyalleri (tick), seri veri alımında kullanılmak üzere alıcıya gönderilir.

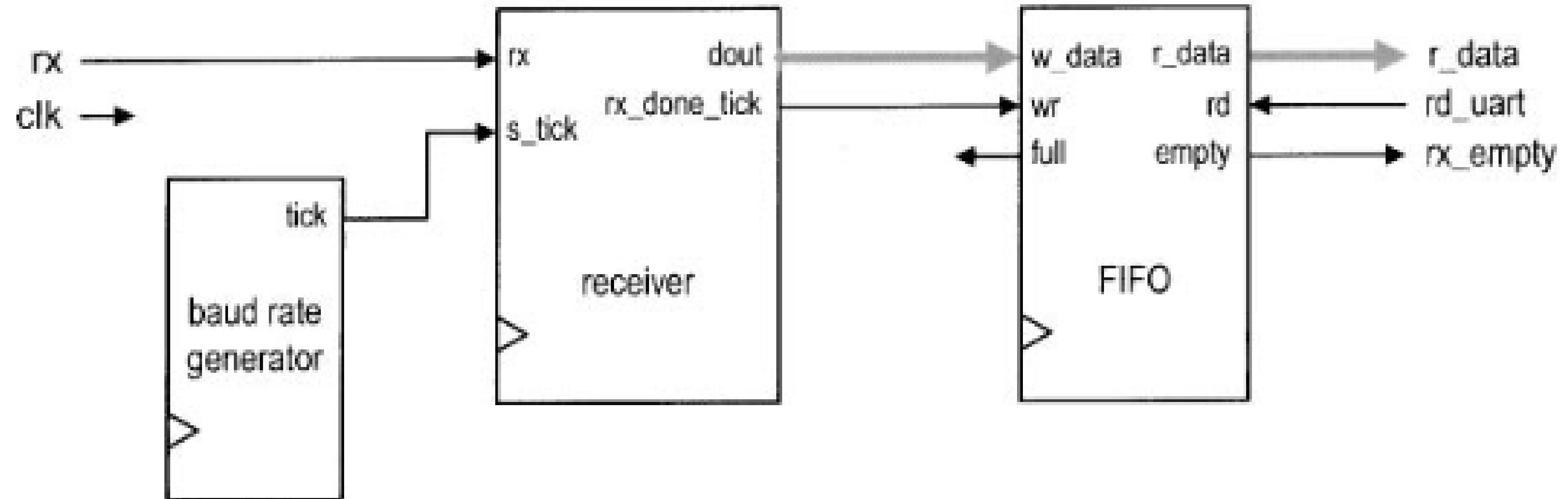
Receiver:

- Gelen veri sinyalini (rx) alır ve bu sinyali belirli aralıklarla örnekler.
- Örnekleme sinyali (s_tick) ile bitlerin ortasından veri alınır ve paralel veri çıkışı (dout) olarak dönüştürülür.
- Alım işlemi tamamlandığında rx_done_tick sinyali aktif hale gelir, bu da arayüz devresine veri alımının tamamlandığını bildirir.

Interface:

- Alıcıdan gelen paralel veriyi (dout) alır ve r_data sinyali üzerinden sisteme iletir.
- Verinin okunması gerektiğinde (rd_uart), arayüz devresi veriyi sistemin geri kalanına sağlar.
- Eğer alıcı tamponu boşsa, rx_empty sinyali aktif olur, bu da yeni veri alımı için hazır olduğunu gösterir.

FIFO Buffer



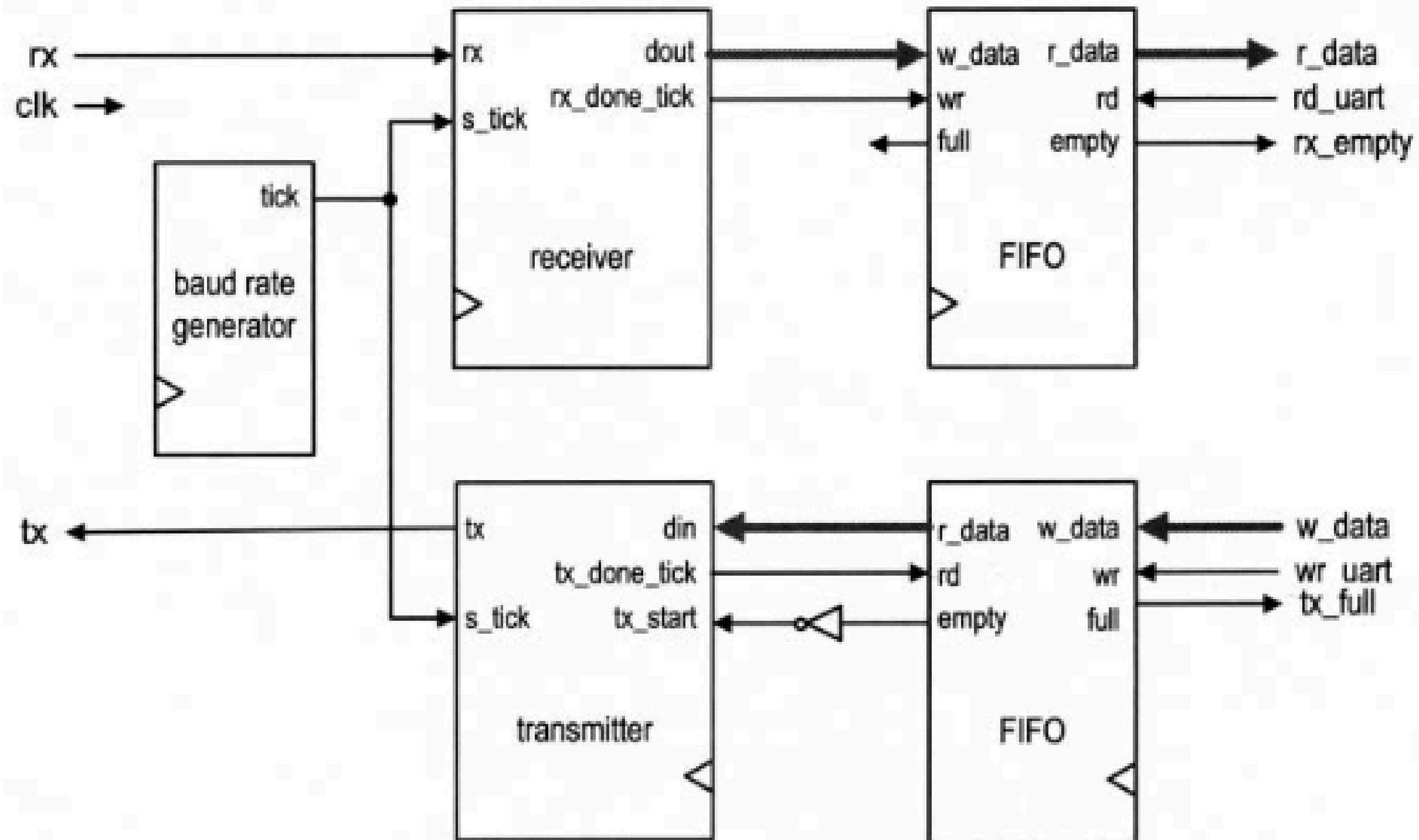
Receiver:

- Gelen veri sinyalini (rx) alır ve bu sinyali belirli aralıklarla örnekler.
- Örnekleme sinyali (s_tick) ile bitlerin ortasından veri alınır ve paralel veri çıkışı (dout) olarak FIFO tamponuna gönderilir.
- Alım işlemi tamamlandığında rx_done_tick sinyali aktif hale gelir ve FIFO tamponuna veri yazma işlemi başlatılır (wr sinyali).

FIFO:

- dout verisini alır (w_data) ve FIFO tamponuna yazar (wr sinyali).
- Ana sistem, FIFO tamponundaki veriyi okur (rd sinyali) ve r_data üzerinden alır.
- FIFO tamponunun dolu (full) veya boş (empty) olup olmadığını belirten sinyaller, sistemin veriyi uygun şekilde işlemesini sağlar.

Complete UART



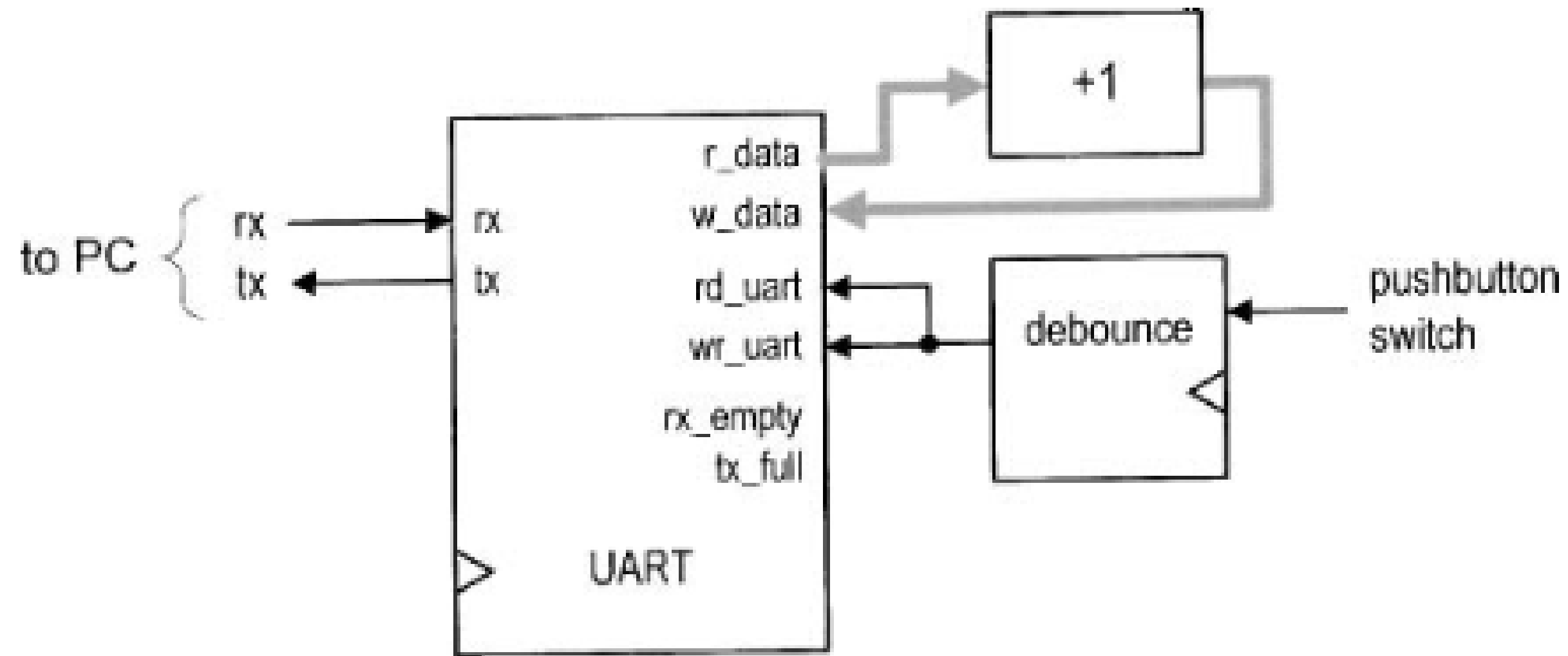
Veri Alımı:

- Gelen seri veri (rx), alıcı tarafından alınır ve örnekleme sinyali (s_tick) ile belirli aralıklarla örneklenir.
- Veriler paralel formata dönüştürülür (dout) ve FIFO tamponuna yazılır (wr sinyali).
- Ana sistem, FIFO'dan veriyi r_data üzerinden alır ve rd sinyali ile veriyi FIFO'dan çıkarır.

Veri Gönderimi:

- Ana sistem, göndermek istediği veriyi FIFO tamponuna yazar (w_data) ve wr sinyali ile veriyi FIFO'ya gönderir.
- Verici, FIFO'dan aldığı veriyi (r_data) seri formata dönüştürerek (tx) gönderir.
- Veri gönderme işlemi tamamlandığında tx_done_tick sinyali aktif hale gelir.

UART Verification Circuit



Veri Alımı ve İşlenmesi:

- UART modülü, gelen veri sinyalini (rx) alır ve bu sinyali paralel veri formatına dönüştürür (r_data).
- rx_empty sinyali, alıcı tamponunda veri olup olmadığını belirtir. Veri varsa, rd_uart sinyali ile veri okunur.

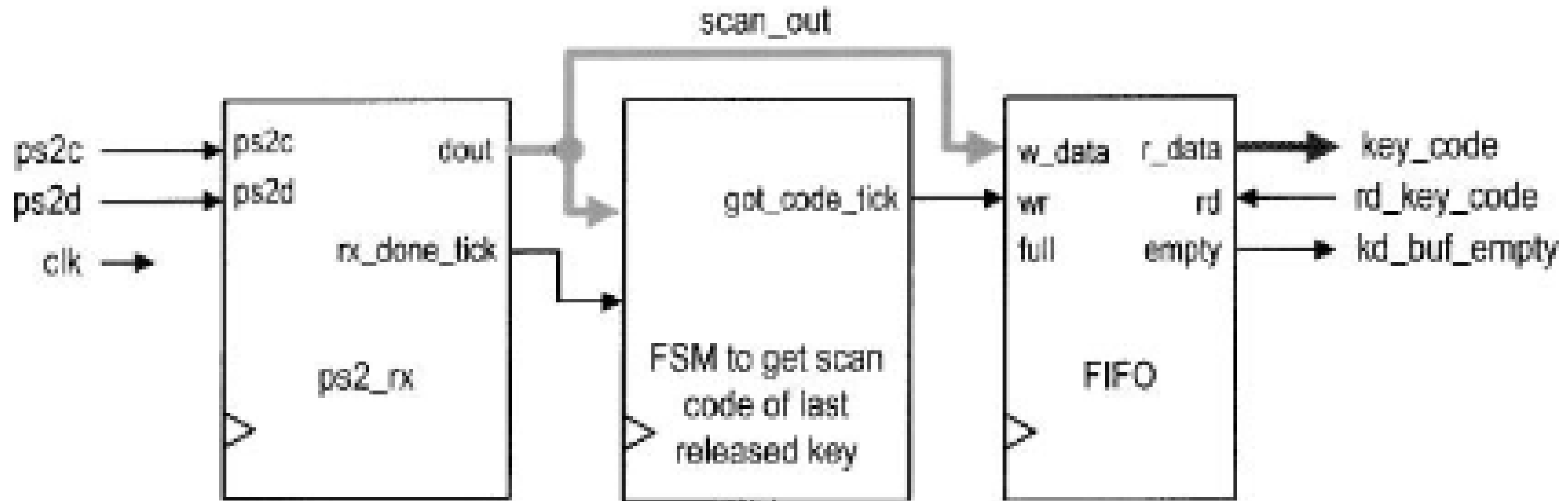
Veri Yazma:

- Kullanıcı düğmeye bastığında, debounce bloğu buton sinyalini işler ve temiz bir tetikleme sinyali sağlar.
- Temiz sinyal, +1 bloğuna iletilir ve alınan veriye +1 eklenir.
- Elde edilen yeni veri, w_data sinyali ile UART'a yazılır.
- wr_uart sinyali, veri yazma işlemi başlatır. Eğer verici tamponu dolu değilse (tx_full sinyali aktif değilse), veri yazılır ve seri olarak (tx) gönderilir.

Bilgisayara Veri Gönderimi:

- İşlenen veri, UART modülü tarafından bilgisayara (to PC) gönderilir.

Last-Released Key



PS2 RX:

- Gelen PS2 verisini (ps2d) ve saat sinyalini (ps2c) alır.
- Alınan veriyi paralel formata dönüştürür (dout).
- Alım işlemi tamamlandığında rx_done_tick sinyali aktif hale gelir.

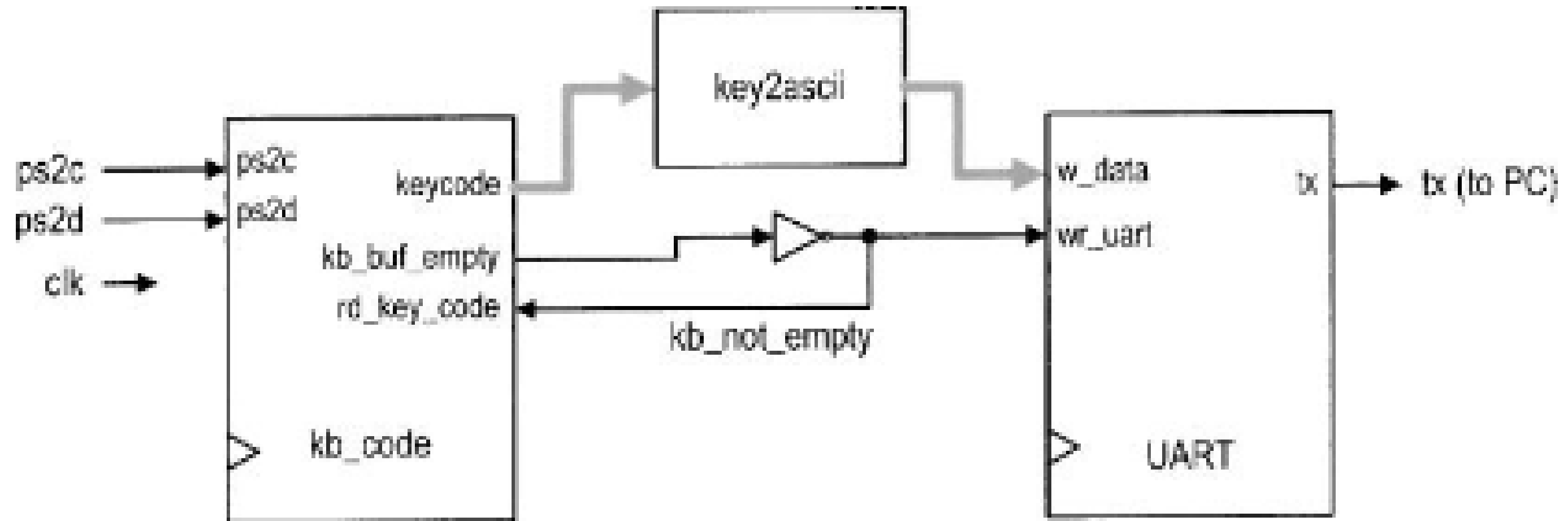
FIFO:

- Alınan veriyi (dout) saklar ve sistemin geri kalanına iletir.
- wr sinyali ile veri yazılır ve rd sinyali ile veri okunur.
- FIFO dolu (full) veya boş (empty) olduğunda ilgili sinyaller aktif hale gelir.

FSM :

- Son serbest bırakılan tuşun tarama kodunu almak için çalışır.
- got_code_tick sinyali ile doğru tarama kodunu tespit eder ve key_code olarak FIFO'ya yazar.
- scan_out sinyali ile alınan tarama kodunu çıkışa gönderir.

Keyboard Verification



kb_code:

- PS2 veri (ps2d) ve saat (ps2c) sinyallerini alır.
- FIFO tamponunu (kb_buf_empty, rd_key_code) yönetir ve tuş kodunu (key_code) sağlar.

key2ascii:

- Tuşun "make code"unu karşılık gelen ASCII koduna dönüştürür.
- ASCII kodunu UART'a gönderir (w_data, wr_uart).

UART:

- ASCII kodunu bilgisayara (tx) iletir ve terminalde görüntülenir.