

Taller de Lógica Digital - Parte 2

Organización del Computador 1

Primer Cuatrimestre 2023

Ejercicios

1. Componentes de 3 estados

a) Completar la siguiente tabla:

A	A _{en}	B	B _{en}	C	C _{en}	Estimado	Obtenido
0	0	0	0	0	0		
0	1	1	1	0	0		
1	0	1	0	1	0		
1	1	0	0	0	1		
0	1	0	1	0	1		
0	1	1	1	1	1		
1	0	1	1	1	0		

b) Completar la siguiente tabla:

Color	Interpretación
Gris	
Verde claro	
Verder oscuro	
Azul	
Rojo	

c) Enunciar la regla:

d) Explicar cuáles son y por qué:

2. Transferencia entre registros

a) Detallar entradas y salidas:

b) Secuencia de señales:

c) Secuencia de señales:

3. Máquina de 4 registros con suma y resta.

a) Detallar entradas y salidas:

EN_FORCE_INPUT: DECIDE SI EN LOS REGISTROS INPUT O EL RESULTADO DE LA OP.
 FORCE_INPUT: DATA A ALMACENAR EN REGISTROS
 REG_WRITE: CONTROLAR SI SE PUEDE ESCRIBIR
 REG_ENOUT: CONTROLAR SI SE PUEDE LEER

b) Detallar el contenido de cada display:

LOS DISPLAYS MUESTRAN EL VALOR ACTUAL DE ALGUN REGISTRO. ESTO SE UTILIZA PARA PODER VERIFICAR LAS OPERACIONES.

c) Secuencia de señales:

0100 → R₂:
 FI = 0100
 REG₂-W = 1
 EFI = 1
 CLK = 1
 REG₂-W = 0
 EFI = 0
 CLK = 0

d) Completar la siguiente tabla:

Valor inicial	Resultado operación 1	NZVC Flags	Resultado operación 2	NZVC Flags
(4, 0)	0100	0000	0100	0000
(7, -1)	1000	1011	0111	0000
(-8, -2)	0111	0011	0110	1001
(8, -9)	?	?	?	?

Los resultados interpretados en sin signo y en complemento a 2.

e) Explicar PARA EVITAR QUE LOS CAMBIOS EN LOS REGISTROS "INTERIORS" DE LA

Corrección ALU SOBRESCRIBAN EL RESULTADO CALCULADO ANTERIORMENTE.

Integrantes:

Nombre y Apellido:

Nombre y Apellido:

Para uso de los docentes:

N, Z, V, C: FLAGS DE INFO DE ALU
 CLK: CLOCK
 OP: OPERACION
 ENTRE A Y B

ALU_WRITE: CONTROLAR SI SE PUEDE ESCRIBIR SUS REGISTROS "INTERIORS" (A Y B)

ALU_SIGNAL_OUT: CONTROLAR SI SE PUEDE LEER EL RESULTADO DE LA OP.

CONTROL:

- WRITE
 - ENOUT
 - EN_FORCE_INPUT

0100 → R₀ 0000 → R₁
 FI = 0100 FI = 0000
 REG₀-W = 1 REG₁-W = 1
 EFI = 1 EFI = 1
 CLK = 1 CLK = 1
 REG₀-W = 0 REG₁-W = 0
 EFI = 0 EFI = 0
 CLK = 0 CLK = 0

(8, -9) CAMBIOS EN

3 BITS

1	2	3

4 - 0 ALU₀-W = 0
 OP = 01
 R₀-ENOUT = 1
 ALU₀-W = 1
 CLK = 1
 CLK = 0
 ALU₀-W = 0
 R₀-ENOUT = 0
 R₁-ENOUT = 1
 ALU₀-W = 1
 CLK = 1
 CLK = 0

4 0 2 0 ALU₀-W = 0
 OP = 11
 R₀-ENOUT = 1
 ALU₀-W = 1
 CLK = 1
 CLK = 0
 ALU₀-W = 0
 R₀-ENOUT = 0
 R₁-ENOUT = 1
 ALU₀-W = 1
 CLK = 1
 CLK = 0

FLAGS	OR
01 = 11111111	0000 1000 1111 0111
AND = 00000000	↓ ↓ 1000 1000
FLAGS	AND
0000 1000	0000 1000
1111 0111	↓ ↓ 0100 0100

