Taller de Lógica Digital - Parte 2

Organización del Computador 1

Primer Cuatrimestre 2023

Ejercicios

1. Componentes de 3 estados

a) Completar la siguiente tabla:

A	A_{en}	В	B_{en}	\mathbf{C}	C_{en}	Estimado	Obtenido
0	0	0	0	0	0	Hi-z	HI-z
0	1	1	1	0	0	0	Error
1	0	1	0	1	0	Hi-z	Hi-z
1	1	0	0	0	1	1	Error
0	1	0	1	0	1	0	0
0	1	1	1	1	1	0	Error
1	0	1	1	1	0	1	1

b) Completar la siguiente tabla:

Color	Interpretación
Gris	El cable no esta vinculado de ningun lado.
Verde claro	El cable esta con valor 1.
Verder oscuro	El cable esta con valor 0.
Azul	No le esta llegando ningun valor al cable.
Rojo	Estan llegando 2 valores diferentes al mismo cable (de A viene 1 y de B 0, por ejemplo).

c) Enunciar la regla:

Si mas de una entrada de control esta en 1, los valores vinculados a esa entrada de control tienen que ser iguales.

d) Explicar cuáles son y por qué:

En el caso de este circuito, es "basura" al no discriminar cada bit, porque termina unificando en el mismo bus 3 bits que pueden ser diferentes. Por ejemplo, 2 controles encendidos con el mismo bit (1 en ambos)

- 2. Transferencia entre registros
 - a) Detallar entradas y salidas:

Entradas: W -> Write, si modifica o no el registro. Clk -> Clock, determina en que momento del ciclo se actualiza el registro. REg_in -> Valor a registrar. En_out -> SI permite devolver el valor del registro.

Salidas: Reg_debug -> Slempre devuelve el registro, para saber lo que estariamos guardando. Reg_output -> La salida del registro cuando en_out es 1, sino seria Hi-z.

Son de control: w,clk y en_out.

b) Secuencia de señales:

3. Máquina de 4 regis	stros con suma y res	ta.			
a) Detallar entrada	s y salidas:				
l) D-4-lll4-					
o) Detallar el conte	nido de cada display:				
c) Secuencia de señ	ales:				
d) Completar la sig			D 1/ 1	• • • • •	T21
$ \begin{array}{c c} & \text{Valor inicial} \\ \hline & (4, 0) \end{array} $	Resultado operación 1	Flags	Resultado o	operacion 2	Fl
II.					
(7, -1)					
(7, -1) (-8, -2) (8, -9)					
(-8, -2) (8, -9) Los resultados ir	nterpretados en sin sign	o y en com	nplemento a 2.		
(-8, -2) (8, -9)	nterpretados en sin sign	o y en com	nplemento a 2.		
(-8, -2) (8, -9) Los resultados ir	nterpretados en sin sign	o y en com	nplemento a 2.		