

LABORATORIO DE DISEÑO DE SISTEMAS DIGITALES
PRÁCTICA 3

Ángeles Cruz Israel Aarón

PROBLEMA.

Desplegar en un display de 7 segmentos del 0 al 9 y de la A a la F, usando VHDL.

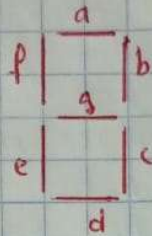
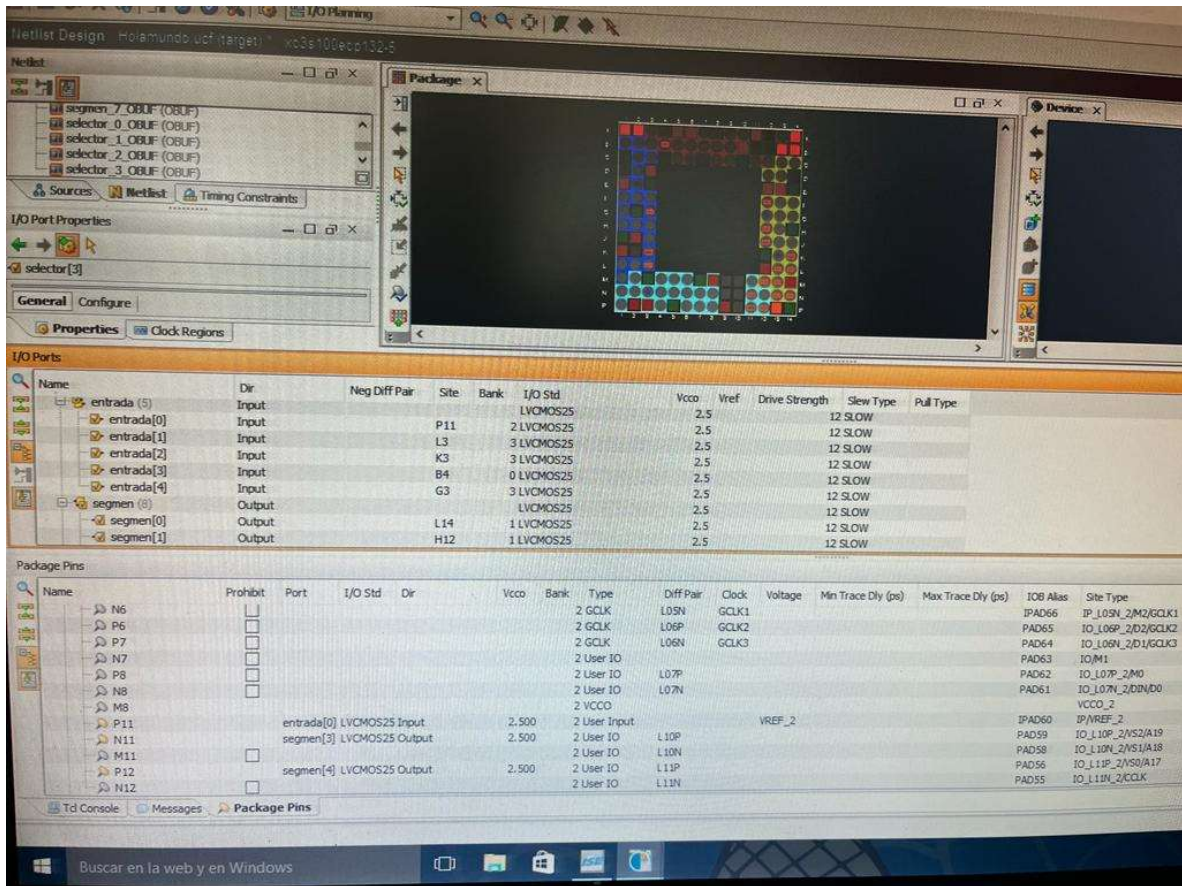


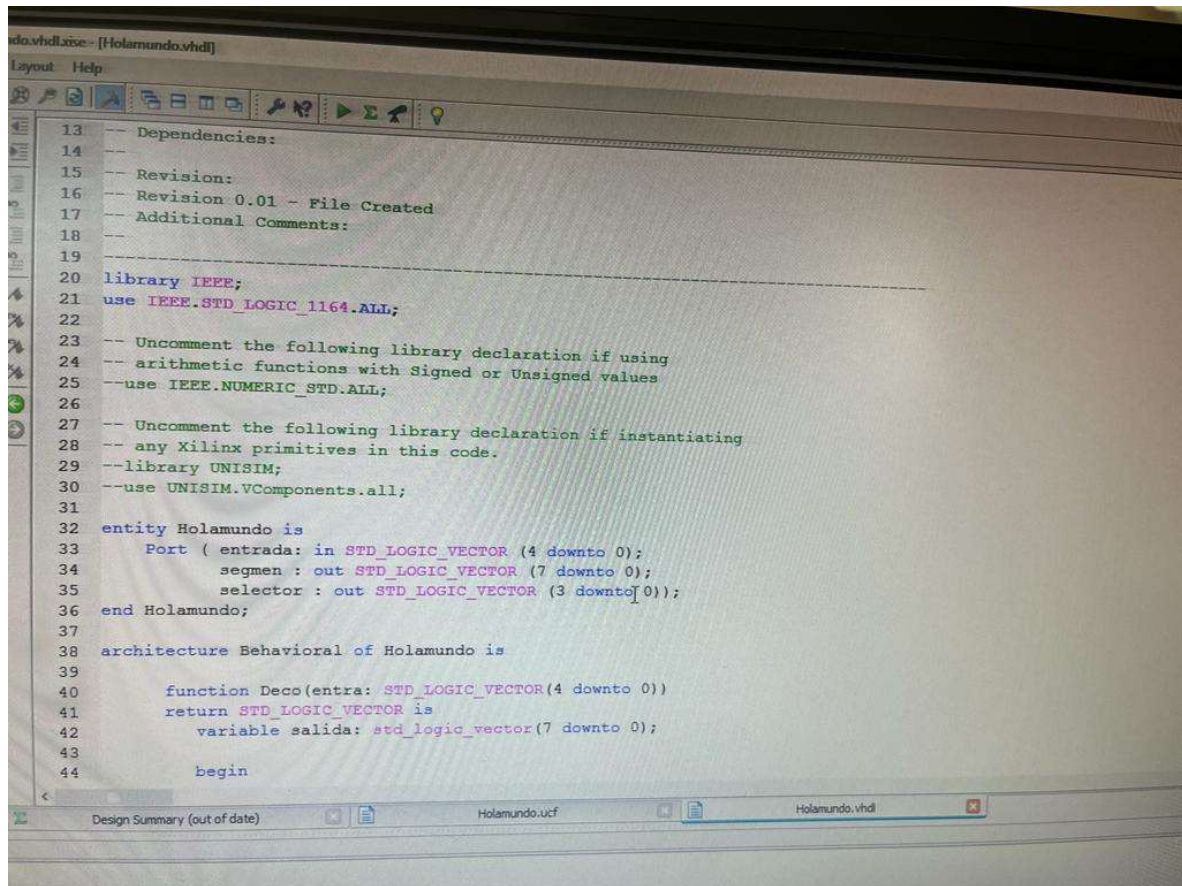
TABLA DE VERDAD CON LÓGICA NEGADA

	punto	a	b	c	d	e	f	g	HEX
0	1	1	0	0	0	0	0	0	X"0"
1	1	1	1	1	0	0	1	0	X"F9"
2	1	0	1	0	0	1	0	0	X"A4"
3	1	0	1	1	0	0	0	0	X"B0"
4	1	0	0	1	1	0	0	1	X"94"
5	1	0	0	1	1	0	1	0	X"92"
6	1	0	0	0	0	0	1	0	X"82"
7	1	1	1	1	1	0	0	0	X"F8"
8	1	0	0	0	0	0	0	0	X"80"
9	1	0	0	1	0	0	0	0	X"90"
A	1	0	0	0	1	0	0	0	X"88"
b	1	0	0	0	0	0	0	1	X"83"
c	1	1	0	0	0	1	1	0	X"66"
D	1	0	1	0	0	0	0	1	X"A1"
E	1	0	0	0	0	1	1	0	X"86"
F	1	0	0	0	1	1	1	0	X"8E"

Una vez que se tiene la tabla de verdad con valores en Hexadecimal, se escribe el código.

Se anexan las fotos del código y compilación, así como el video de funcionamiento.






```
42     variable salida: std_logic_vector(7 downto 0);
43
44     begin
45
46         case entra is
47
48             when "00000" => salida := x"C0"; --0
49             when "00001" => salida := x"F9"; --1
50             when "00010" => salida := x"A4"; --2
51             when "00011" => salida := x"B0"; --3
52             when "00100" => salida := x"99"; --4
53             when "00101" => salida := x"92"; --5
54             when "00110" => salida := x"82"; --6
55             when "00111" => salida := x"F8"; --7
56             when "01000" => salida := x"80"; --8
57             when "01001" => salida := x"98"; --9
58             when "01010" => salida := x"88"; --A
59             when "01011" => salida := x"83"; --B
60             when "01100" => salida := x"C6"; --C
61             when "01101" => salida := x"A1"; --D
62             when "01110" => salida := x"86"; --E
63             when "01111" => salida := x"8E"; --F
64
65             when others => salida := x"FF";
66
67         end case;
68
69         return salida;
70
71     end Deco;
72 -----
73     begin
```

Design Summary (running) Holamundo.ucf Holamundo.vhdl