17-11-2024 TAS//SAP Cours > TP Characterized by a constant power spetral density "PSD"

CWN (BBC) => E[w] =0 = mw => d3p = Ow - ete $ds_{w} = \frac{|\Omega(f)|^{2}}{N}$ $dsp = per = \frac{dp}{df} = \frac{|x(r)|^2}{N}$ Cy(n) = Cy(h) * Cy(n) Cy(n) = Cy(h) * Cy(n) Cy(n) = Cy(h) * Cy(n) Cy(n) = Cy(h) * Cy(h=> [YCP]12 14(F)12 1 y (f) 12 1 H CF) 12 . [(F) 12 => [x (x) x | HCx) 2

depuis le semin prochème cours Le prof so soit absent jusequ'à le 3-12-2024, Il ny a pas ni cours, ni TD, ni TP areclui, tout les TPs jusqu'à cette date soit être avec le prof de FPGIA, avec les séconce de lumai 13_11 _ 2024 FPGA COURS Library IEEE Use IEEE. std_logic_1164.211; Entity mux is port (a, b , In std_logic_vector(1 dounts 0); S In std-logic-vector (1 downto 0); y : out std_logic_vector(+ downto o)); End; Architecture behave of mux is déclaration des signame Begin Process (s) is Variable Z: std-logic-vector (1 downto); declaration des variables Begin if 8="01" then zs=a) elsif S = "10" then Z = b; end if; y = Zj end Process; End;

17-11-2024

with _ select " n'utélise pas process" retilise les MUXs with s select - si se - "00" a when "00", -- N 1 - 11 02'1 b when "01", c rehen (10") - Ni s ="10" d when others; . It I m'estale pas à les précédents case is " utilise mocess " retilise les MUXS process (8) is when "00" => y & a; when "o1" > y eb; when "10"=> y (c); when "11" => y < d; when others => y & "0000"; End case; End process; Le test est la semin prochènere

