



a) Pop

Las llamadas al sistema le pueden costar a un proceso  
actuales con capaces de realizar

Algunos aspectos notables que han cambiado:

- a) Virtualización de procesadores con múltiples núcleos a nivel de software
- b) Soporte a la virtualización
- c) Uso del GPU para computación de alto rendimiento

...procesador múltiples ciclos, es por ello que los procesadores  
...estas llamadas en lotes (batches)

vel consumidor  
ento

La velocidad de los proc  
para mitigar este probl

Existe un tipo específico  
estas uni

¿Qué ha cambiado?

La arquitectura x86 ha evolucionado mucho y si bien los principios básicos se han mantenido, los procesadores son piezas de hardware más complejas.

Los procesadores han incrementado mucho más rápido que la velocidad de la memoria. El sistema se ha incorporado cada vez más memoria caché por niveles, se ha incrementado la frecuencia y así ahorrarle ciclos al procesador.

La memoria caché llamada TLB encargada de acelerar las búsquedas de instrucciones es bastante rápida pero tiene una capacidad limitada.

lo en los CPU desde los 80's?

existido durante múltiples décadas,  
tenido constantes a lo largo de los años en la actualidad  
complejas capaces de realizar tareas cada vez más deman

velocidad de la memoria principal,  
para almacenar datos accedidos  
dor.

la búsquedas en memoria virtual,  
bastante limitada

nd  
ndantes.

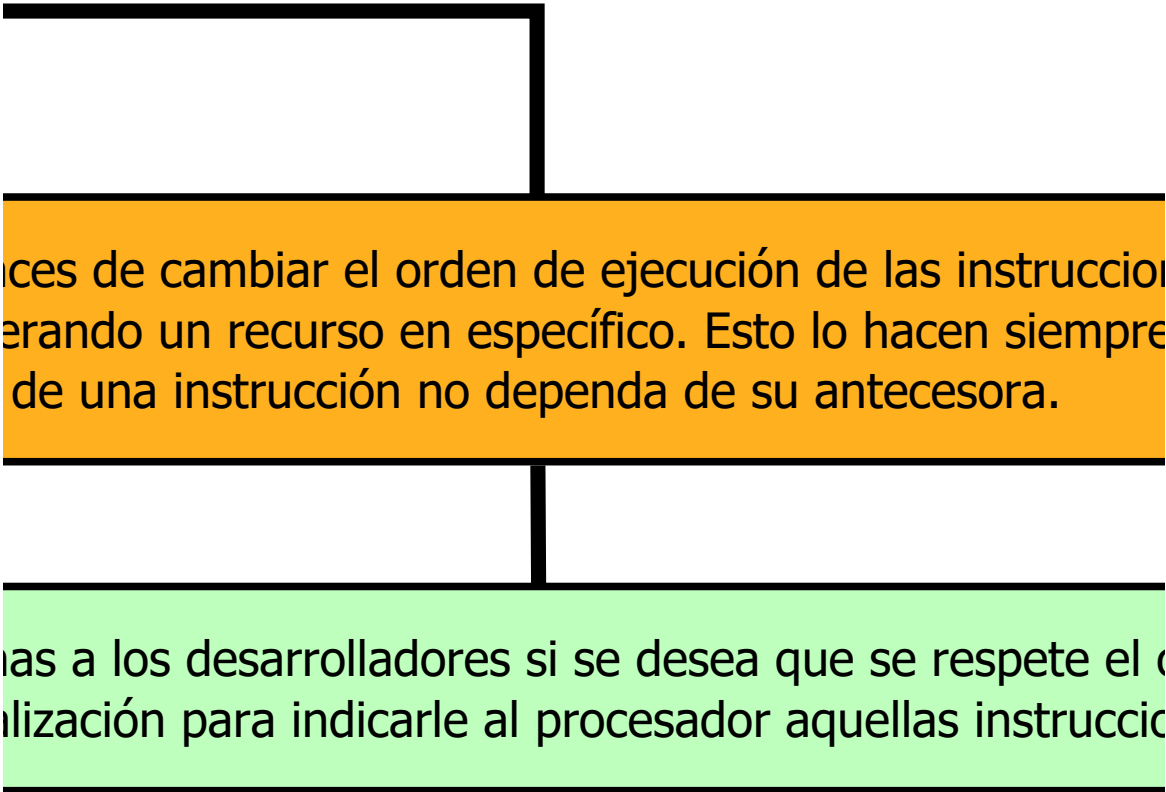


---

Los procesadores son capaces de ejecutar múltiples tareas simultáneamente, pero pueden evitar trabarse esperando a que se libere un recurso.

Este comportamiento puede causar problemas de sincronización, pero esto puede lograrse implementando líneas de espera.





```
graph TD; A[ ] --> B[...ces de cambiar el orden de ejecución de las instrucciones, generando un recurso en específico. Esto lo hacen siempre de una instrucción no dependa de su antecesora.]; B --> C[...as a los desarrolladores si se desea que se respete el orden de ejecución para indicarle al procesador aquellas instrucciones que no dependen de las anteriores.]
```

...ces de cambiar el orden de ejecución de las instrucciones, generando un recurso en específico. Esto lo hacen siempre de una instrucción no dependa de su antecesora.

...as a los desarrolladores si se desea que se respete el orden de ejecución para indicarle al procesador aquellas instrucciones que no dependen de las anteriores.]



actuales son capaces de realizar

---

estas llamadas en lotes (batches).

---



Fuente consultada: Luu, D. (s. f.). What's new in CP

uades son bastante rápidas pero tienen una capacidad


---

'Us since the 80s? Recuperado 9 de marzo de 2023, d

bastante limitada.

el problema de la m  
Para sc

le <https://danluu.com/new-cpu-features/>



Existen dos tipos de memoria: memoria cacheable y memoria no cacheable. La memoria no cacheable es aquella que requiere de una transacción para ser accesada. Para solucionar esto se creó la memoria WC (Write-Combine).



ple y memoria no cacheable,  
acción en el bus cada vez que se accesa a la memoria.  
que permite agrupar estas transacciones.

