

UNIVERSIDADE DO ESTADO DE SANTA CATARINA
CAMPUS CCT

DANIEL ALEXSANDRO ABRÃO

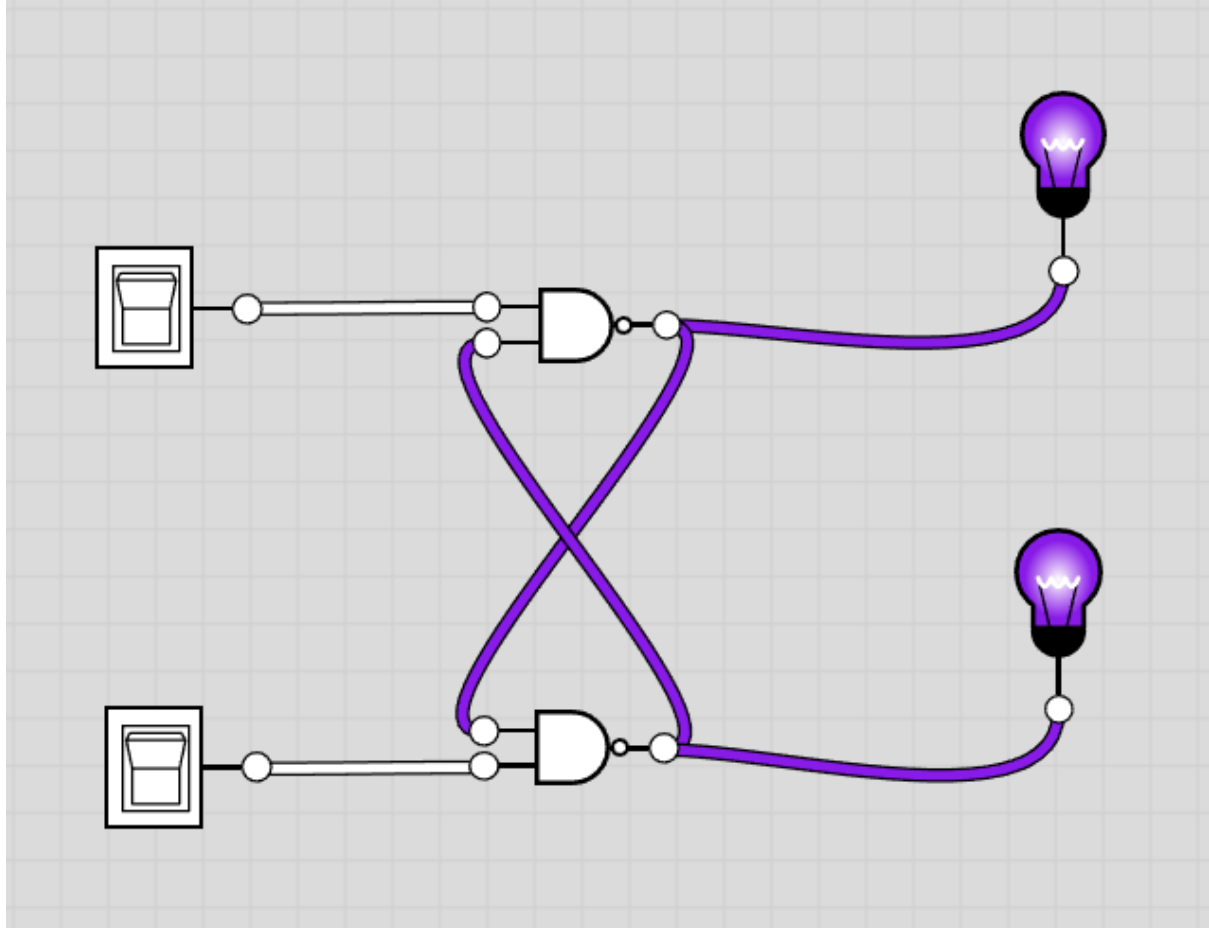
RELATÓRIO LAB 6 - LATCH RS

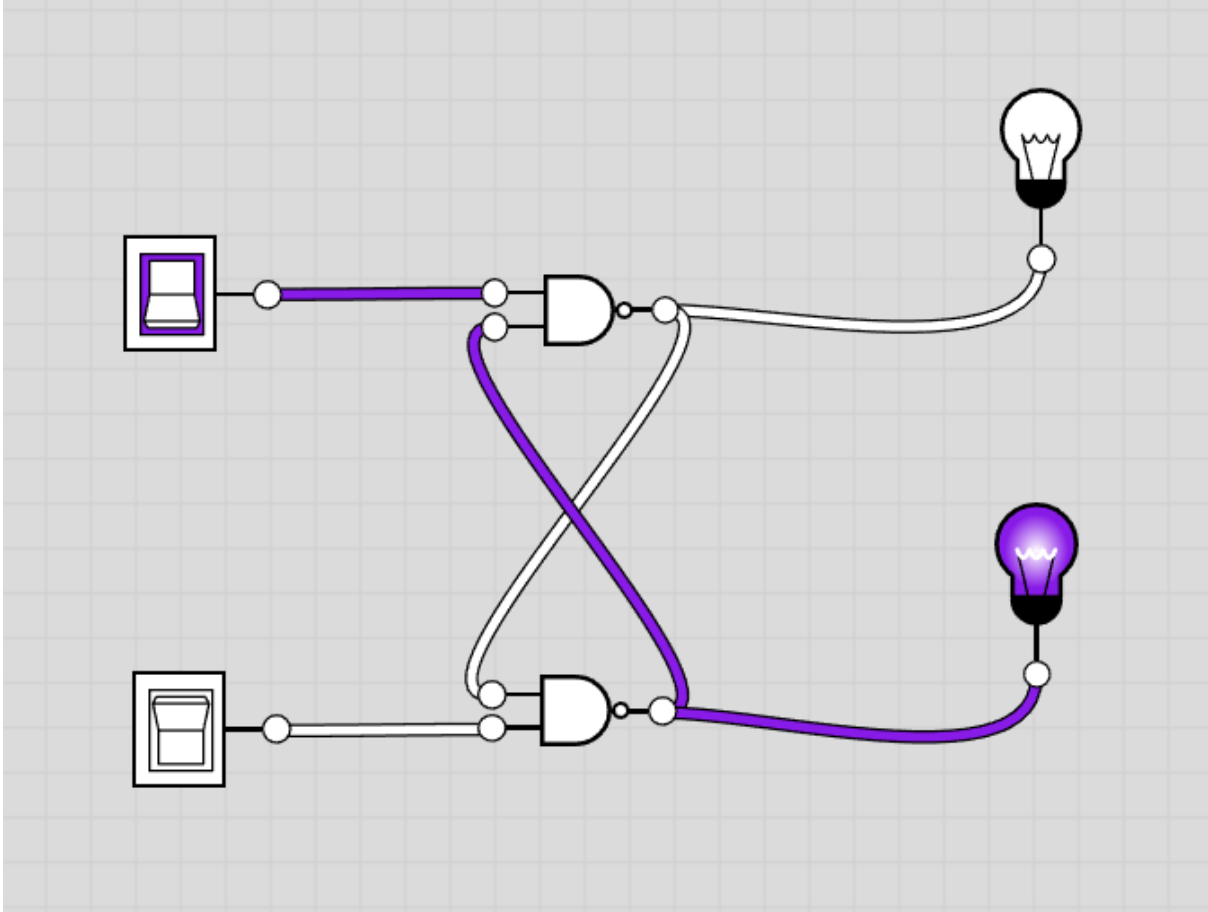
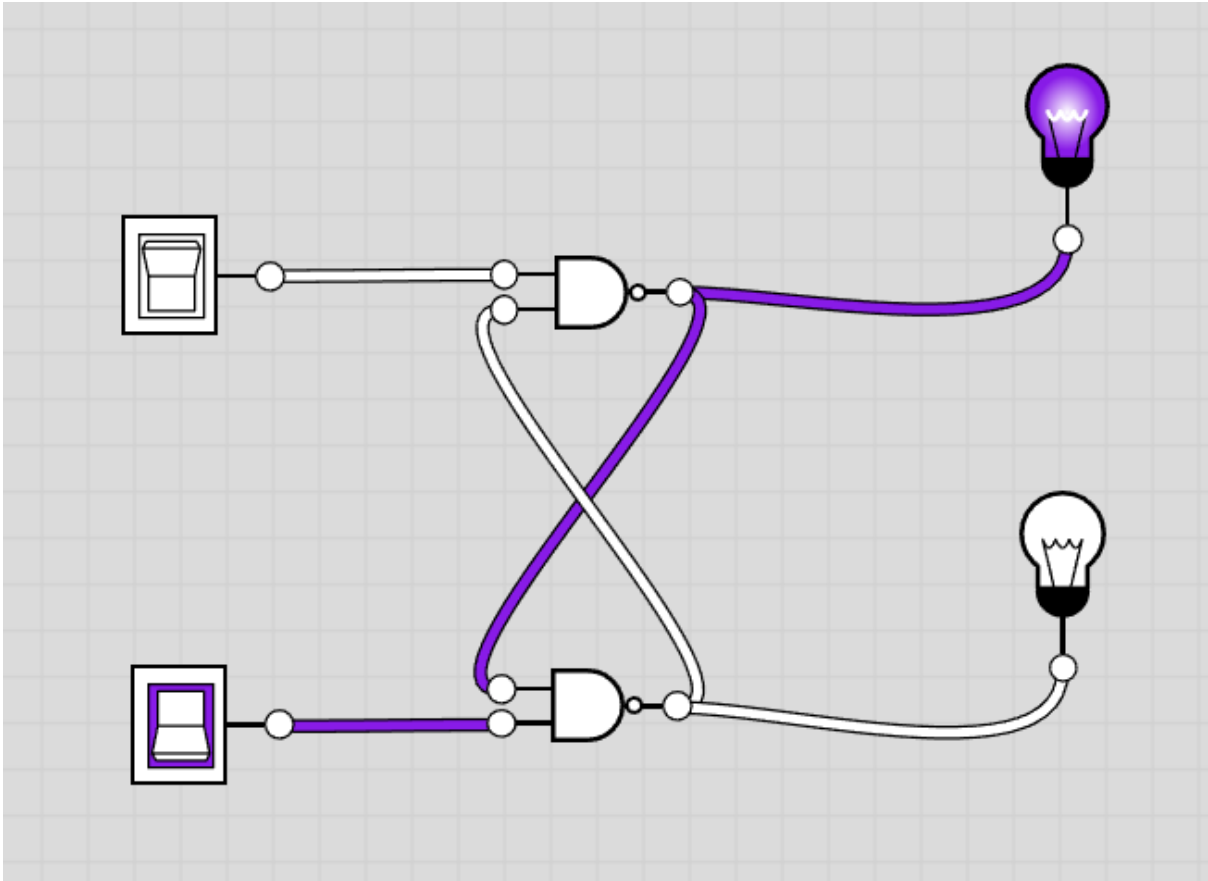
JOINVILLE

06/10/2022

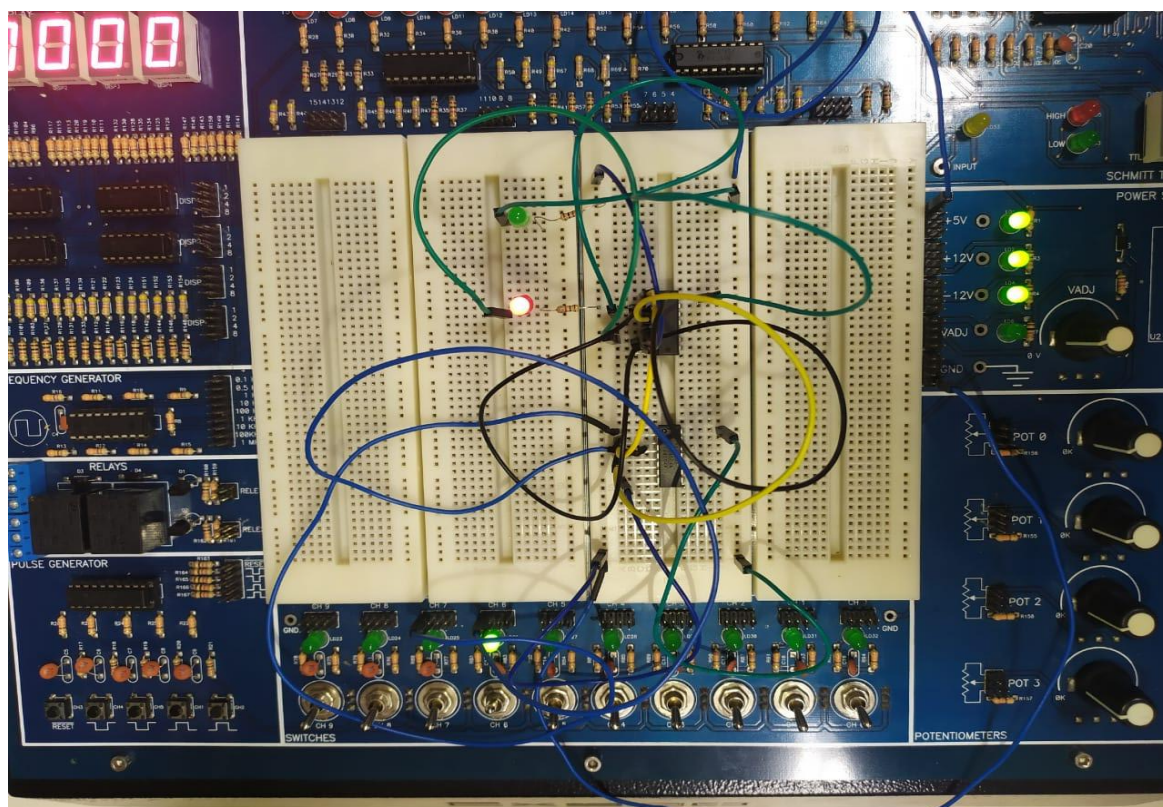
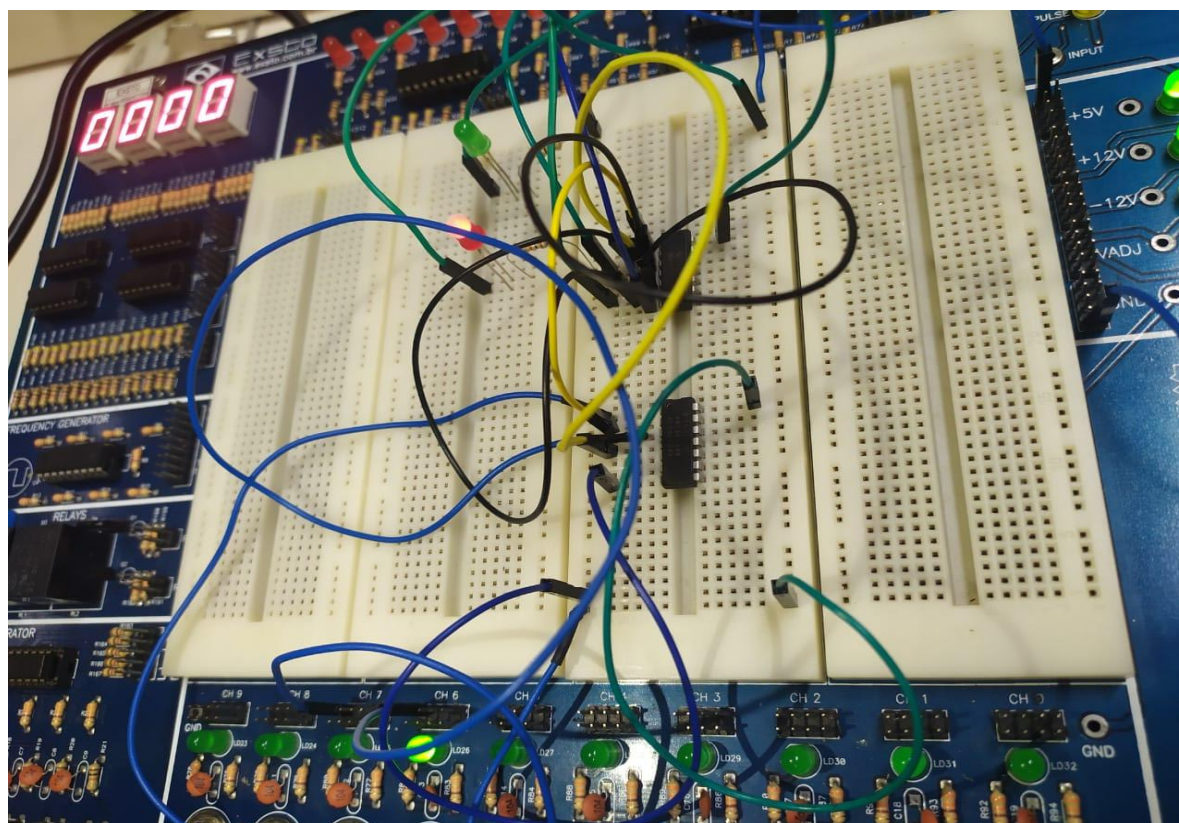
Nessa aula prática, nós implementamos um circuito Flip-flop SR, ou Latch SR, como também é conhecido. Embora possa ser montado de outra forma, a proposta era montar tal circuito através da utilização e integração de duas portas lógicas NAND.

Abaixo, em anexo, o circuito implementado no software Logic.ly





Abaixo, em anexo, circuito montado na mesa presencialmente



Analisando o circuito em questão, podemos montar então sua tabela verdade, que ficará da seguinte forma:

Obs:

Q = Primeira Saída

Q' = Segunda Saída

SET	RESET	Q	Q'	ESTADOS FINAIS
1	0	1	0	Q = 1
1	1	1	0	Nada muda
0	1	0	1	Q' = 1
1	1	0	1	Nada muda
0	0	1	1	Inválido