

**UNIVERSIDADE DO ESTADO DE SANTA CATARINA**  
**CAMPUS CCT**

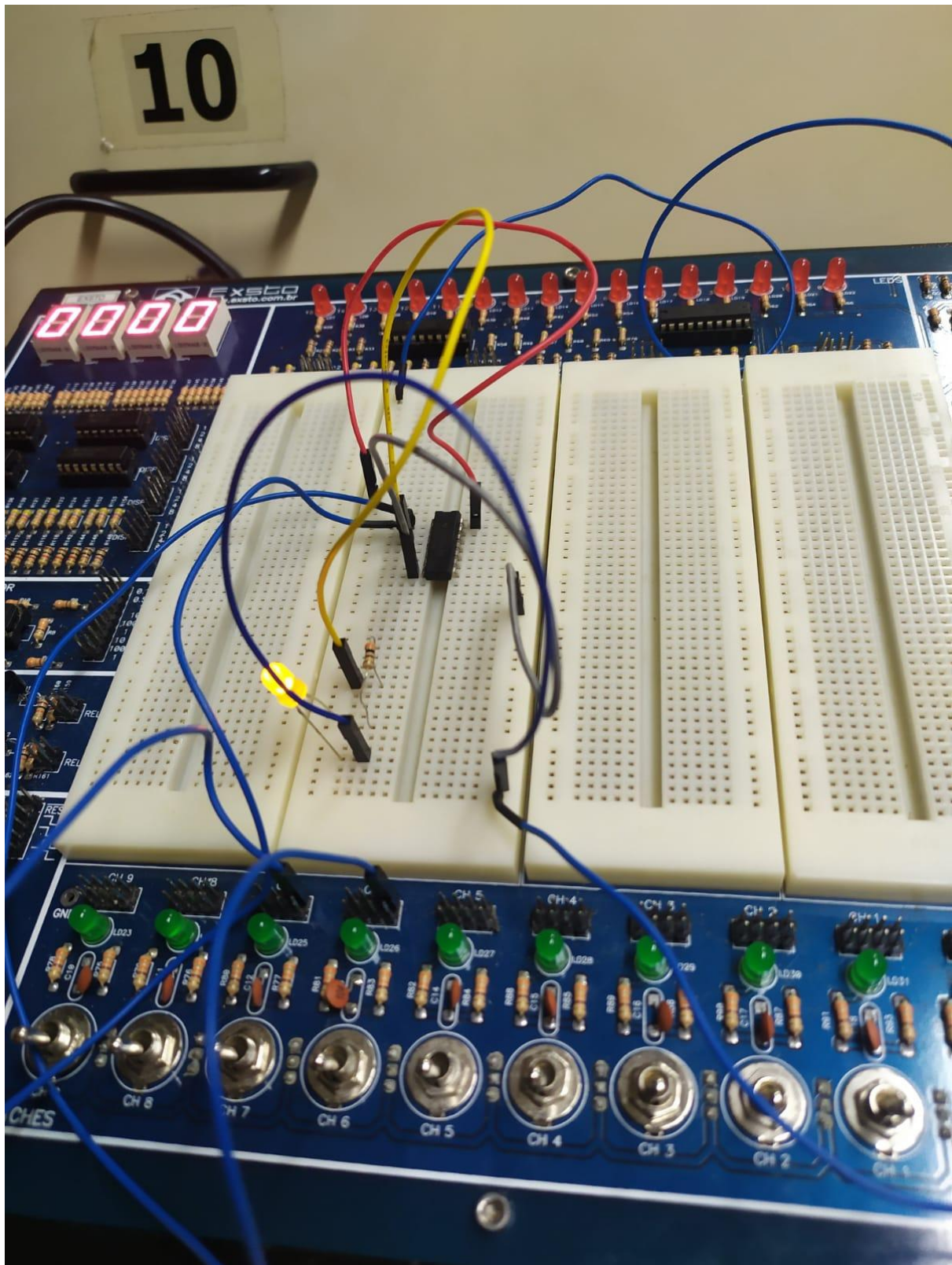
**DANIEL ALEXSANDRO ABRÃO**

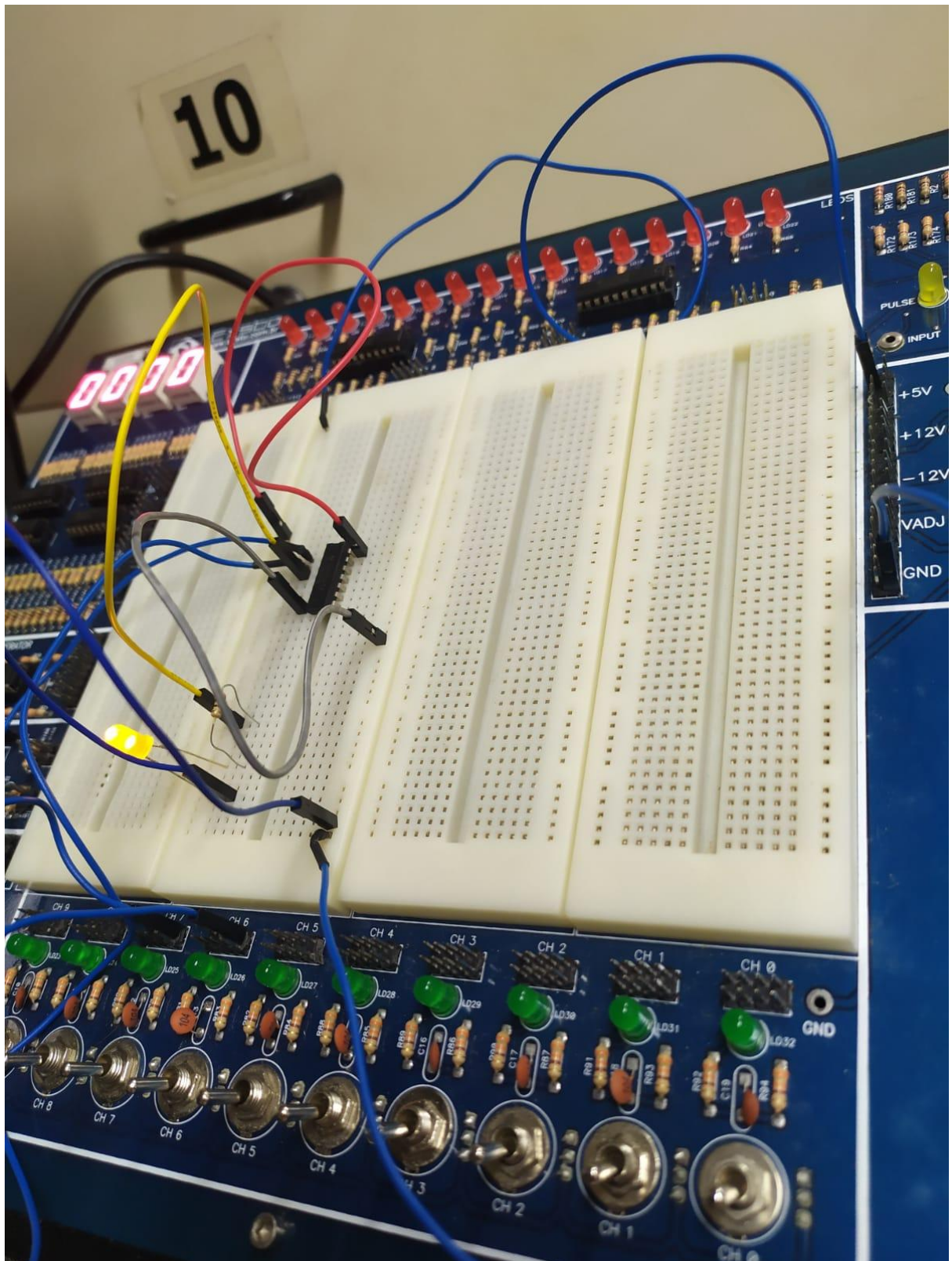
**PORTA NAND**

**JOINVILLE**

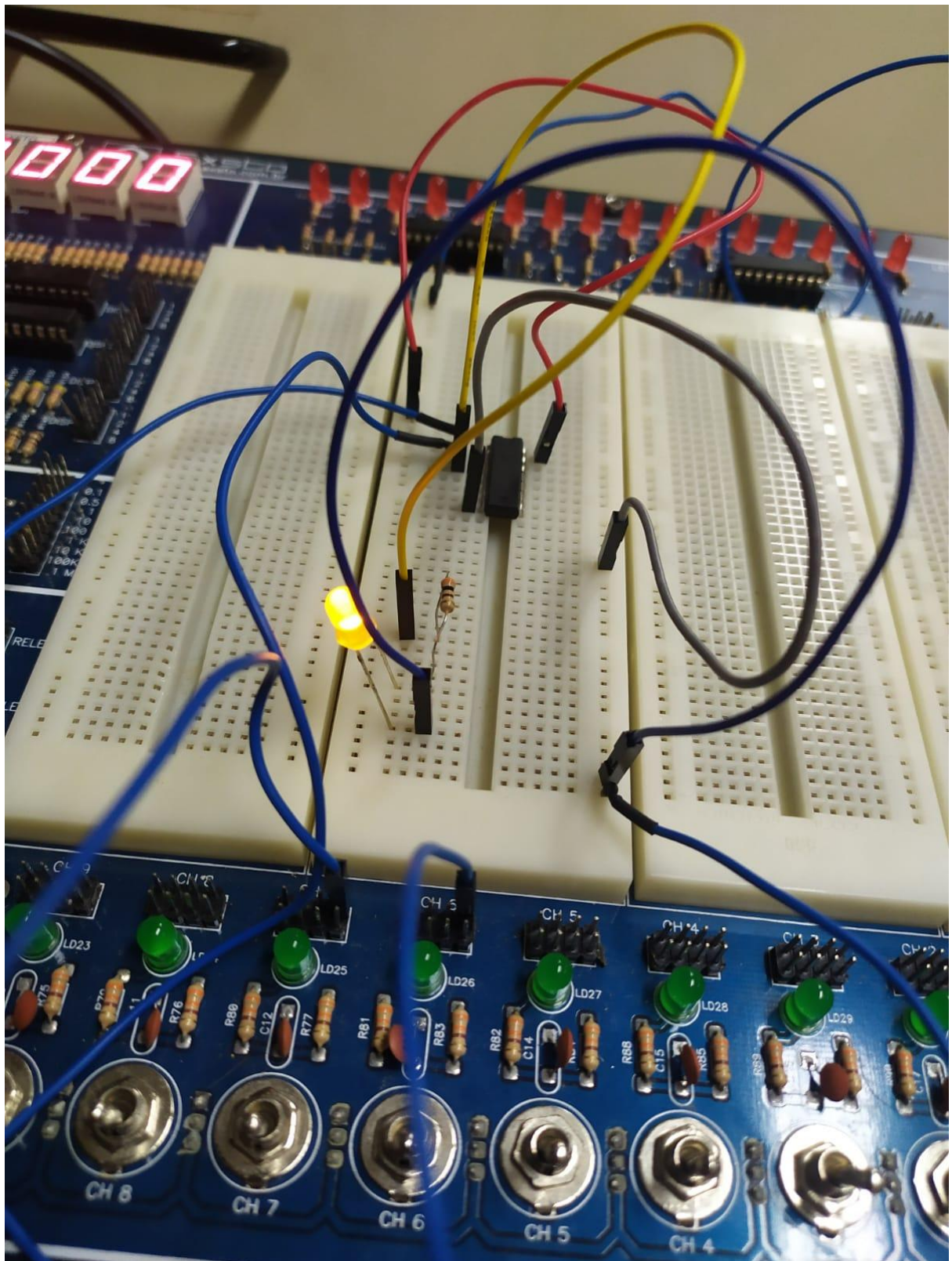
**19/09/2022**

Abaixo, em anexo estão as fotos do circuito montado presencialmente:

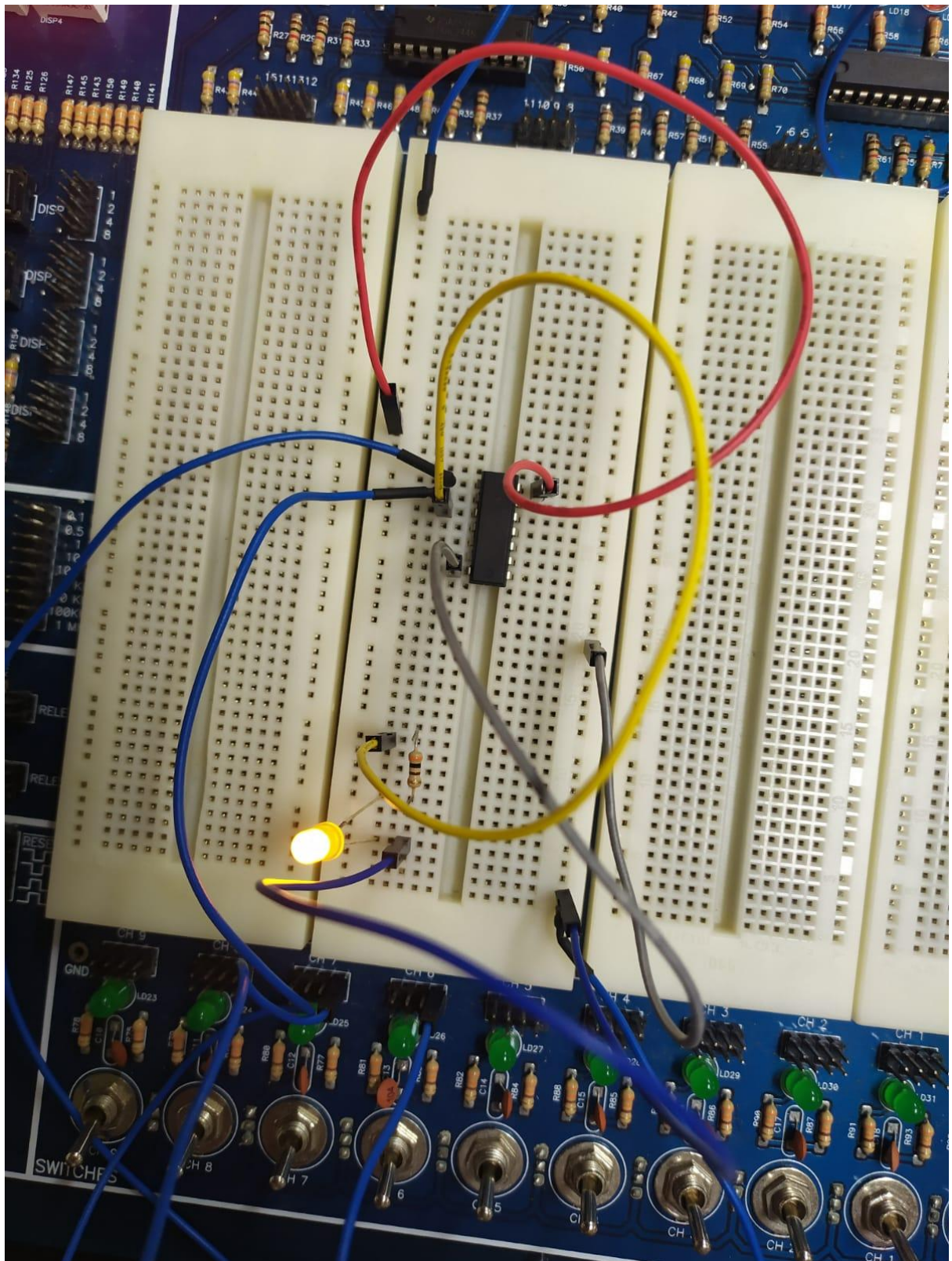




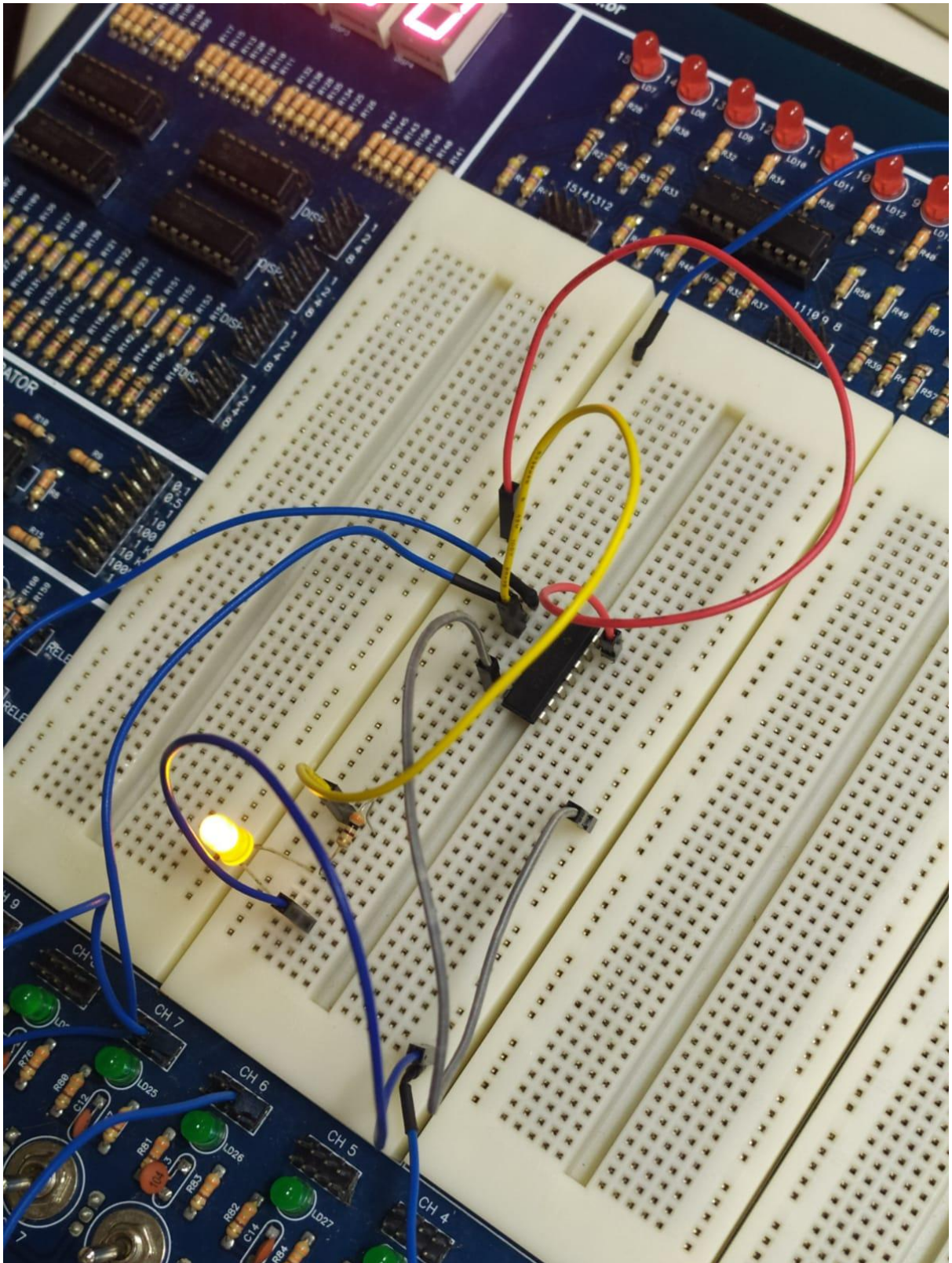




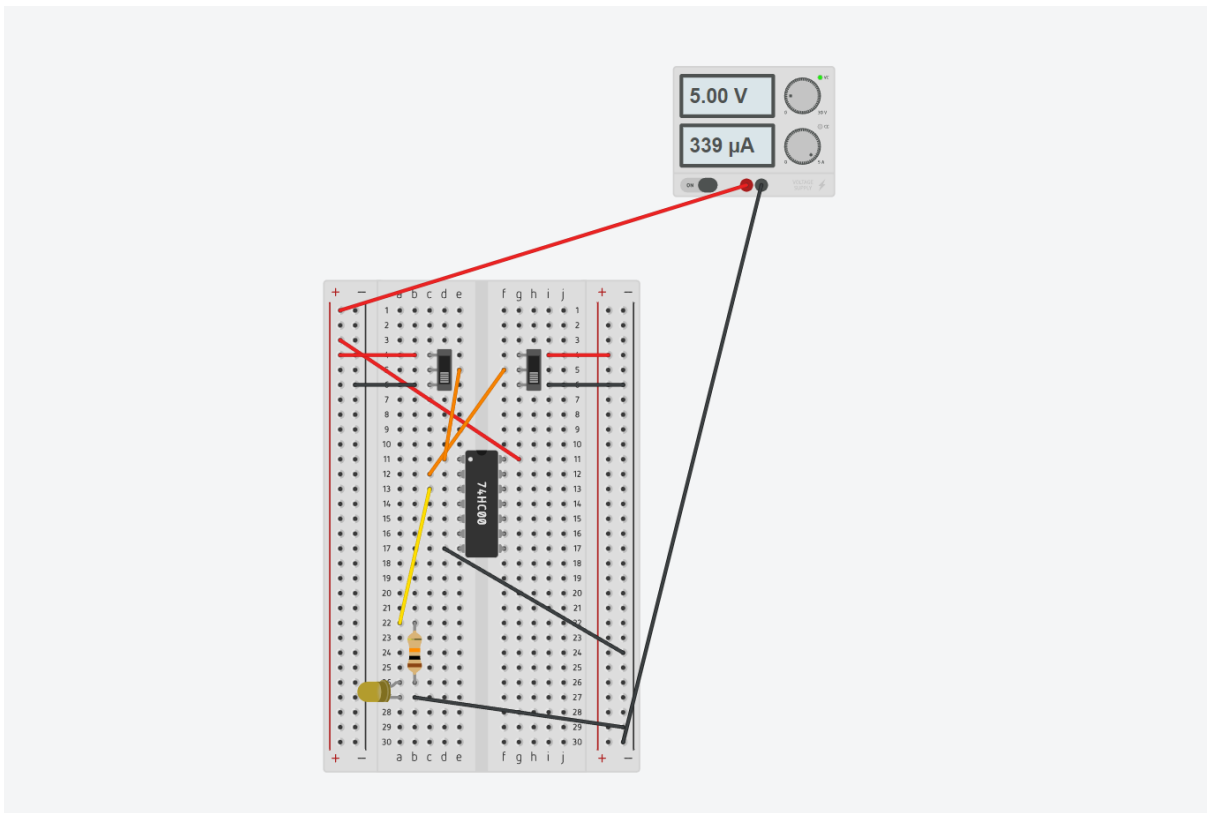








Abaixo, encontra-se um print da simulação feita no software TinkerCad, ilustrando o circuito supracitado:



Como apresentado anteriormente, estamos trabalhando com o padrão de porta NAND, que falando de forma mais sucinta, seria a negação da porta AND. Exemplificando, na porta AND, nós teremos uma saída verdadeira, quando somente ambas entradas forem verdadeiras. Já na porta NAND, nós iremos ter como saída, os valores opostos da AND, como por exemplo, ao recebermos 0 e 0, pela lógica AND, teríamos como saída, o próprio 0, porém, na porta NAND, nós iremos ter como saída, a negação desse valor, ou seja, obteremos 1. Abaixo, exemplifico a tabela verdade da porta NAND para que fique ainda mais compreensível:

**TABELA VERDADE DA PORTA NAND:**

ENTRADA A	ENTRADA B	SAÍDA
0	0	1
0	1	1
1	0	1
1	1	0