

# 数字电子技术基础

## 第五章 时序逻辑电路

# 时序逻辑电路

## ■ 时序逻辑电路

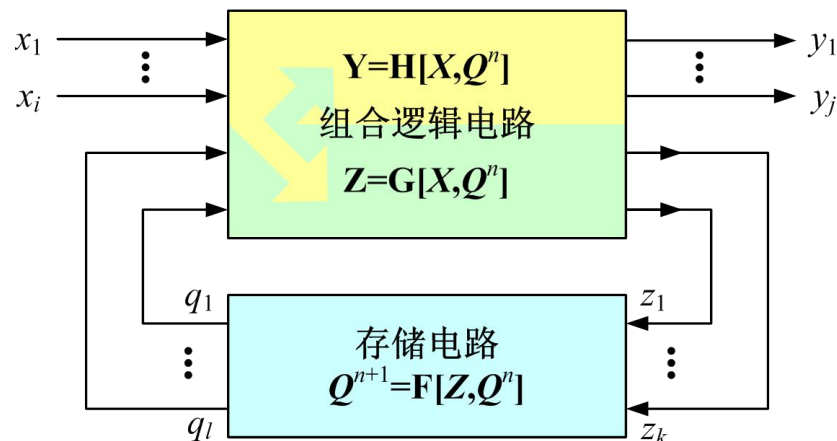
- ✓ 电路任何一个时刻的输出状态不仅取决于当时的输入信号，还与电路的原状态有关。

## ■ 时序逻辑电路的结构

- ✓ 由组合逻辑电路和存储电路组成；
- ✓ 存储器件的状态须反馈到输入端；
- ✓ 当前的反馈状态与输入信号共同决定输出。

## ■ 逻辑关系

- ✓ 输出方程
- ✓ 驱动方程（激励方程）
- ✓ 触发方程
- ✓ 状态转换方程



# 时序逻辑电路

## ■ 时序逻辑电路的分类

✓ 按触发信号分为：

❖ 同步时序电路

❖ 异步时序电路

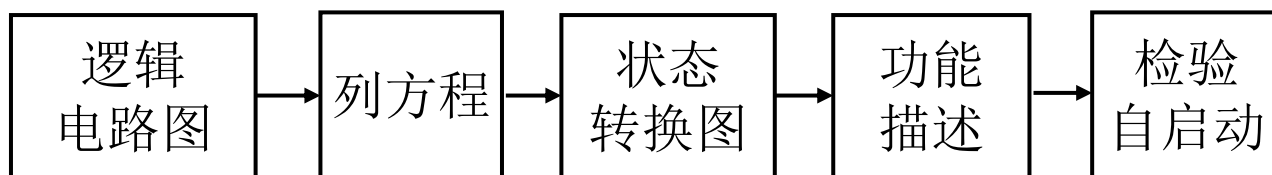
✓ 按输出变量是否和外输入直接相关，分为：

❖ Mealy型：电路的外部输出  $Y$  既与触发器的状态  $Q^n$  有关，又与外部输入  $X$  有关；

❖ Moore型：电路的外部输出  $Y$  仅与触发器的状态  $Q^n$  有关，而与外部输入  $X$  无关。

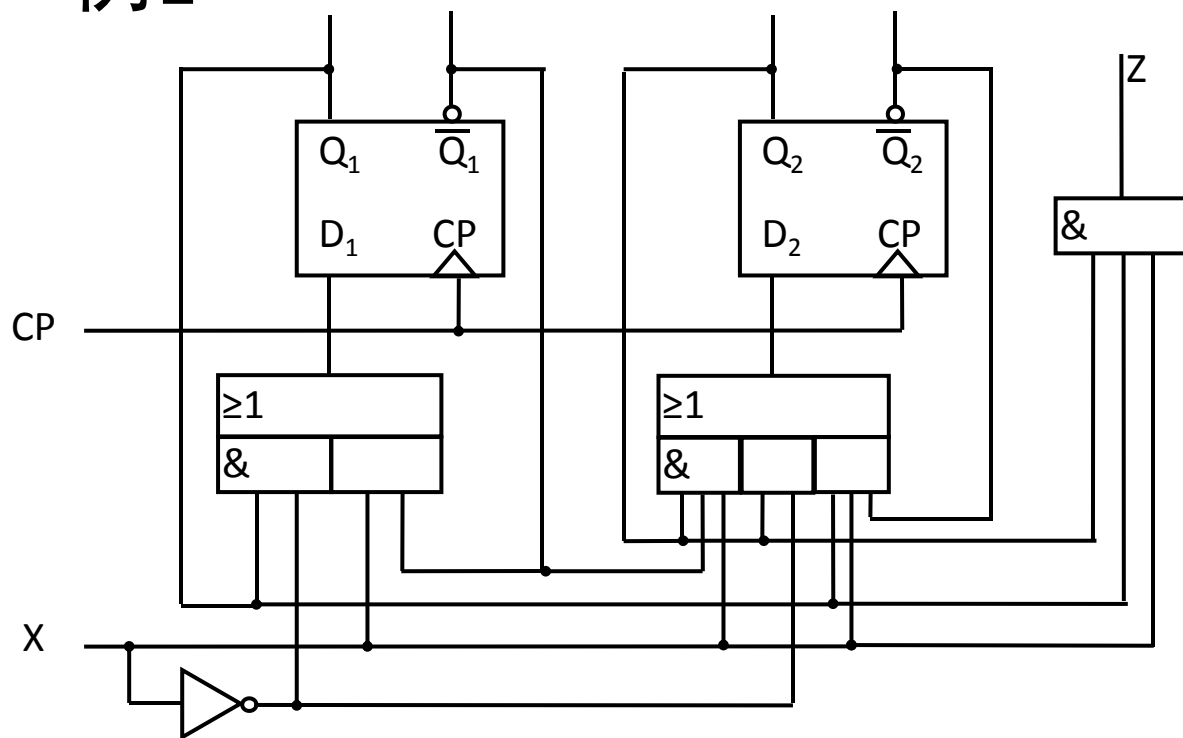
# 时序逻辑电路分析步骤

1. 分析电路结构，确定电路类型；
2. 根据逻辑电路图方程：驱动方程、状态转换方程、触发方程、输出方程
3. 根据方程列状态转换表，画状态转换图；
4. 根据状态转换表（图），分析时序电路逻辑功能；
5. 判断是否可以自启动。



# 同步时序逻辑电路分析

## ■ 例1



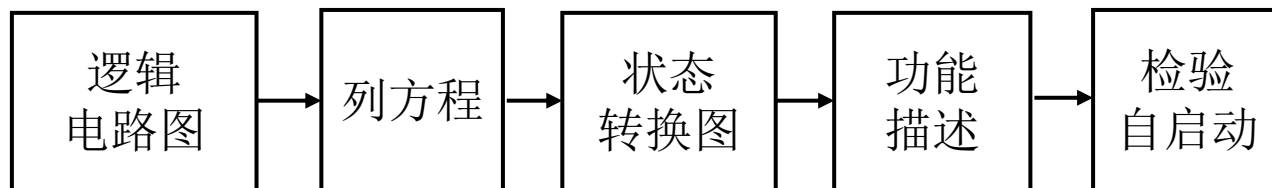
✓ 驱动方程

$$\begin{cases} D_1 = X \oplus Q_1^n \\ D_2 = X(Q_1^n \oplus Q_2^n) + \bar{X}Q_2^n \end{cases}$$

✓ 输出方程

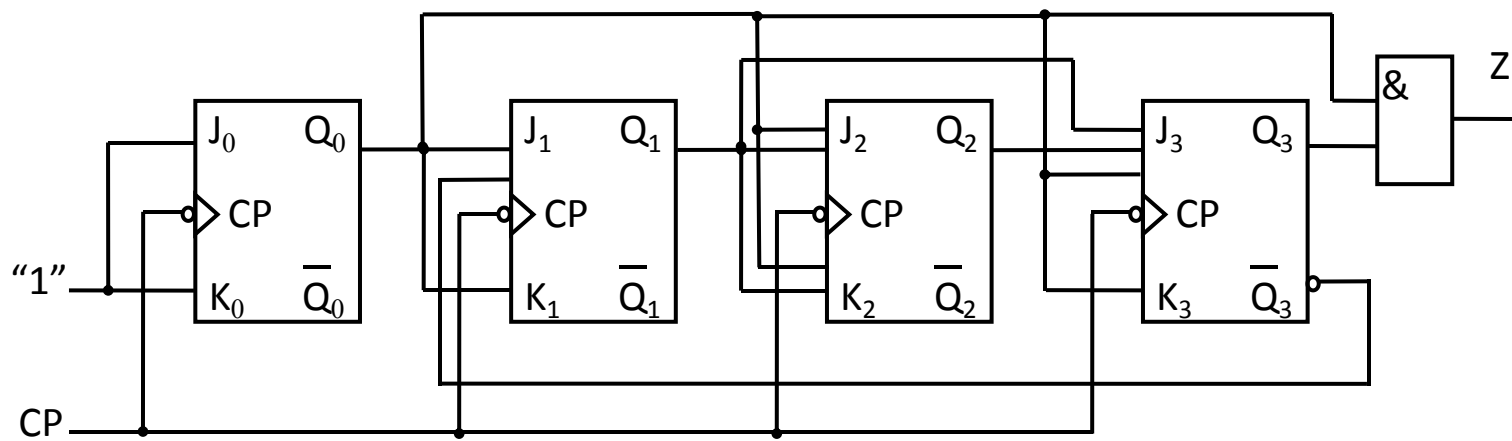
$$Z = XQ_1^n Q_2^n$$

✓ 状态转换方程



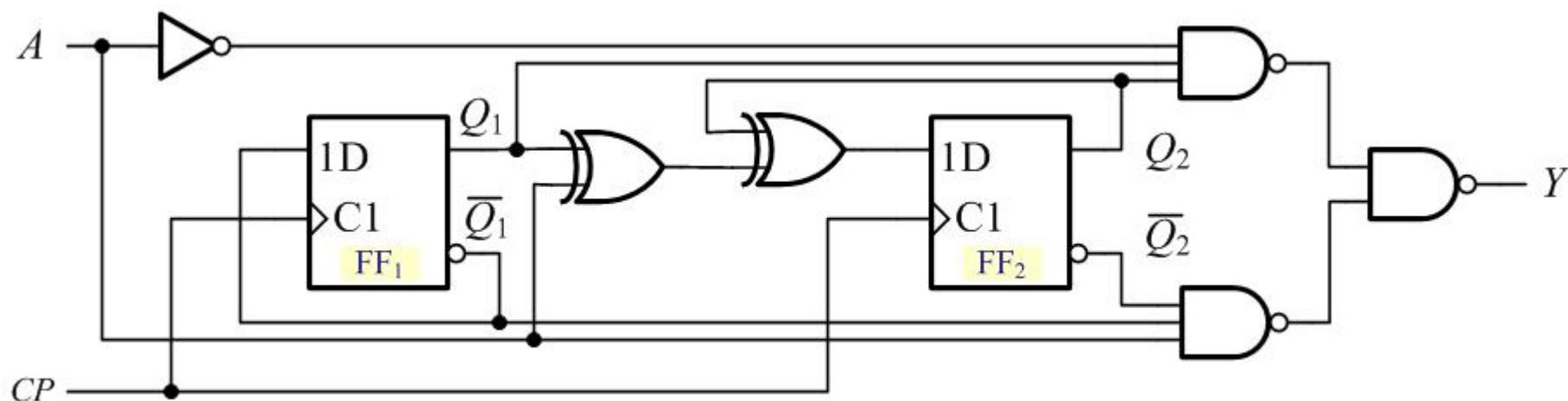
# 同步时序逻辑电路分析

## ■ 例2



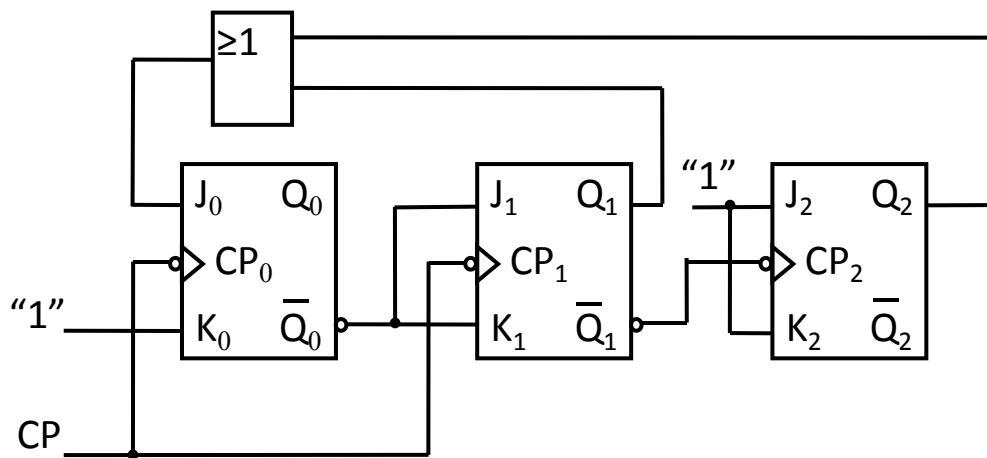
# 同步时序逻辑电路分析

## ■ 例3



# 异步时序逻辑电路分析

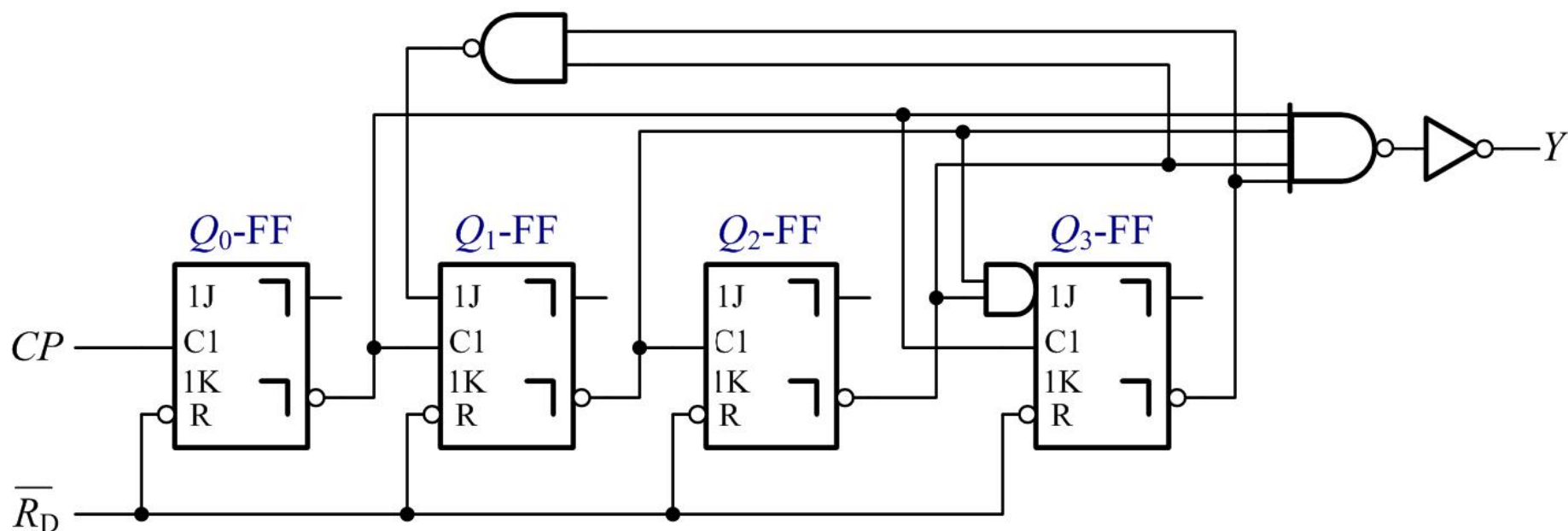
## ■ 例1





# 异步时序逻辑电路分析

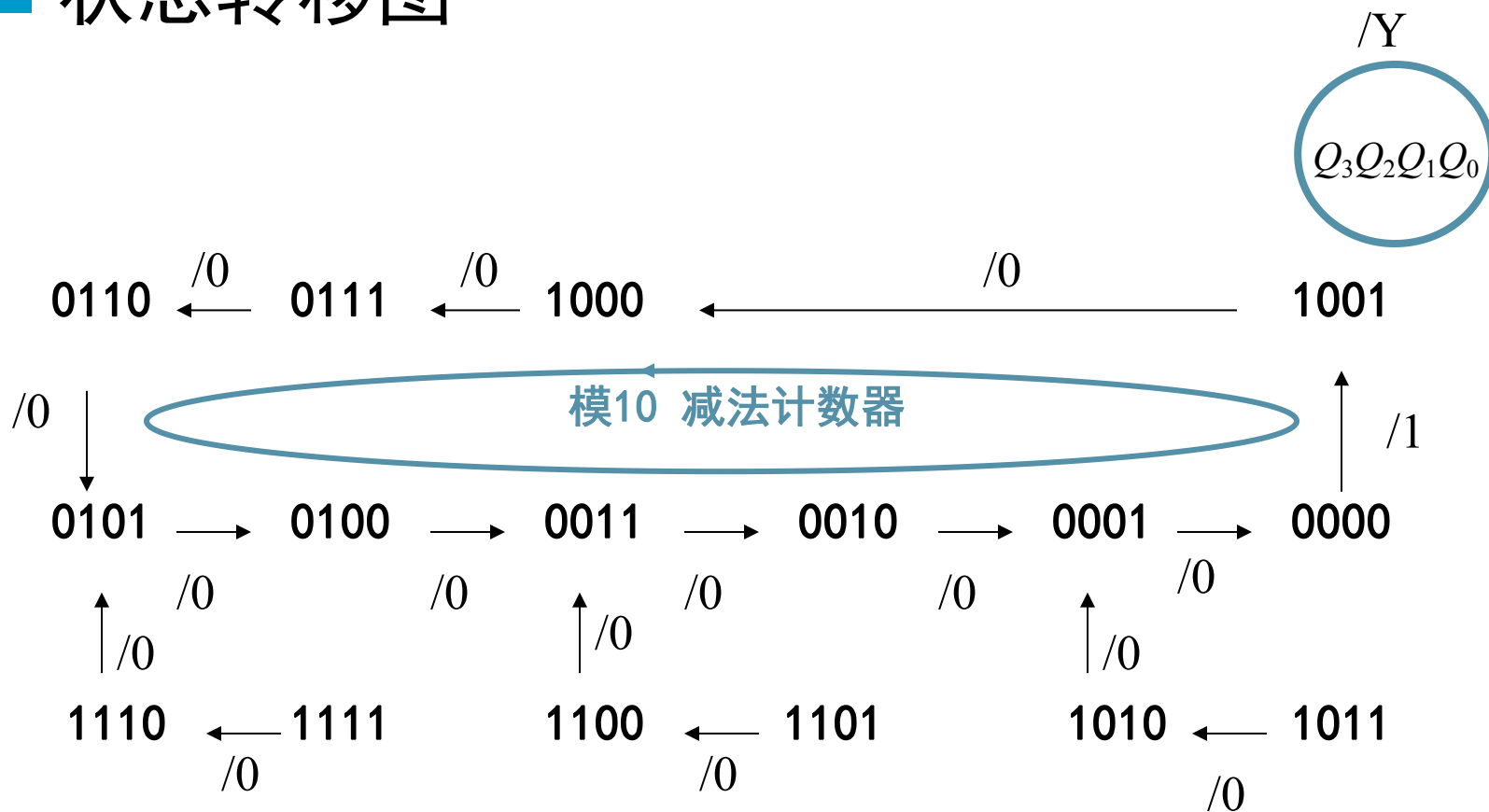
## ■ 例2



原状态				次状态				时钟触发条件				输出
$Q_3$	$Q_2$	$Q_1$	$Q_0$	$Q_3^{n+1}$	$Q_2^{n+1}$	$Q_1^{n+1}$	$Q_0^{n+1}$	$cp_3$	$cp_2$	$cp_1$	$cp_0$	$Y$
0	0	0	0	1	0	0	1	↓		↓	↓	1
0	0	0	1	0	0	0	0				↓	0
0	0	1	0	0	0	0	1	↓		↓	↓	0
0	0	1	1	0	0	1	0				↓	0
0	1	0	0	0	0	1	1	↓	↓	↓	↓	0
0	1	0	1	0	1	0	0				↓	0
0	1	1	0	0	1	0	1	↓		↓	↓	0
0	1	1	1	0	1	1	0				↓	0
1	0	0	0	0	1	1	1	↓	↓	↓	↓	0
1	0	0	1	1	0	0	0				↓	0
1	0	1	0	0	0	0	1	↓		↓	↓	0
1	0	1	1	1	0	1	0				↓	0
1	1	0	0	0	0	1	1	↓	↓	↓	↓	0
1	1	0	1	1	1	0	0				↓	0
1	1	1	0	0	1	0	1	↓		↓	↓	0
1	1	1	1	1	1	1	0				↓	0

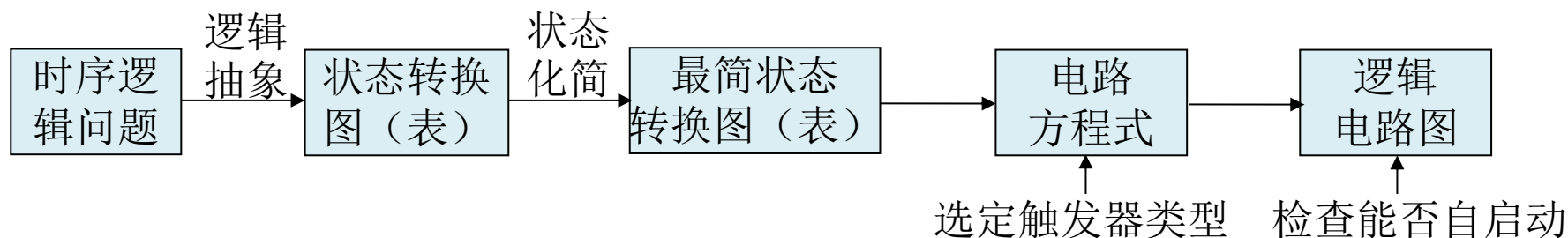
# 异步时序逻辑电路分析

## ■ 状态转移图



# 同步时序电路设计过程

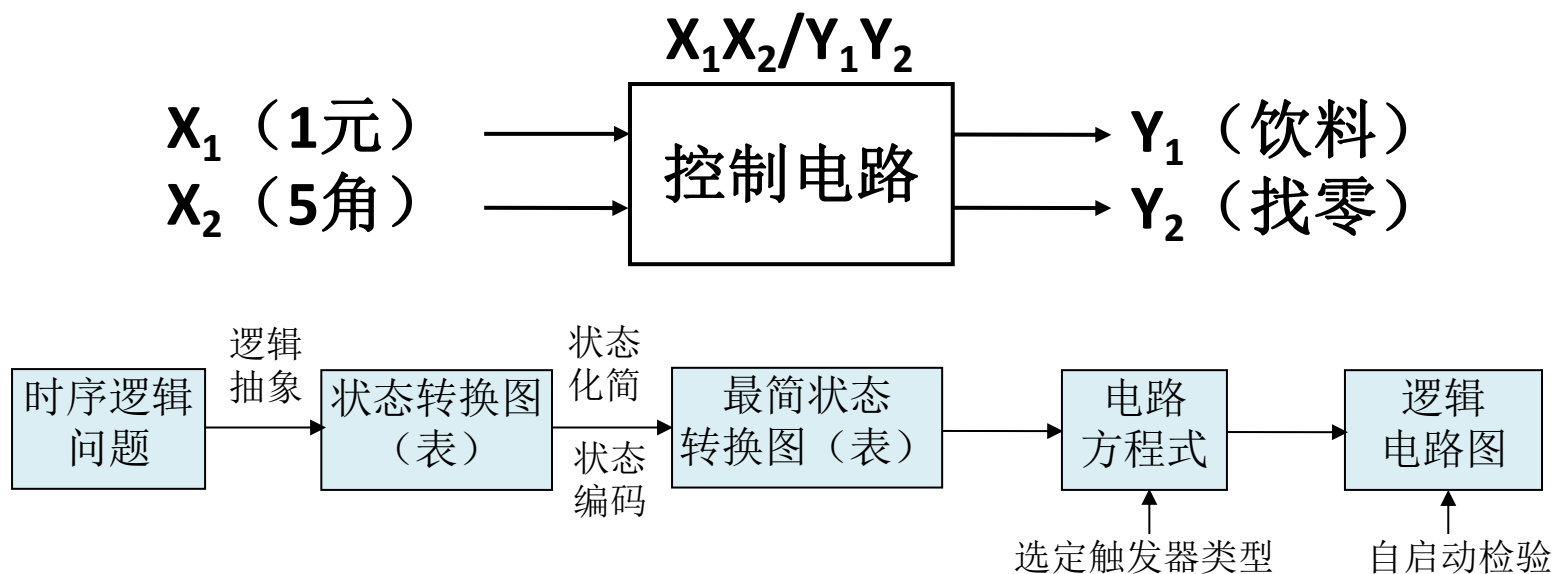
- 逻辑抽象，建立原始状态图或状态转换表；
- 状态化简；
- 状态分配：确定触发器的数量，进行状态编码；
- [根据需要，列出次态/输出卡诺图表；]
- 选定触发器类型，确定输入方程和输出方程；
- 画出逻辑电路图；
- 分析设计，自启动检验。



# 同步时序电路设计

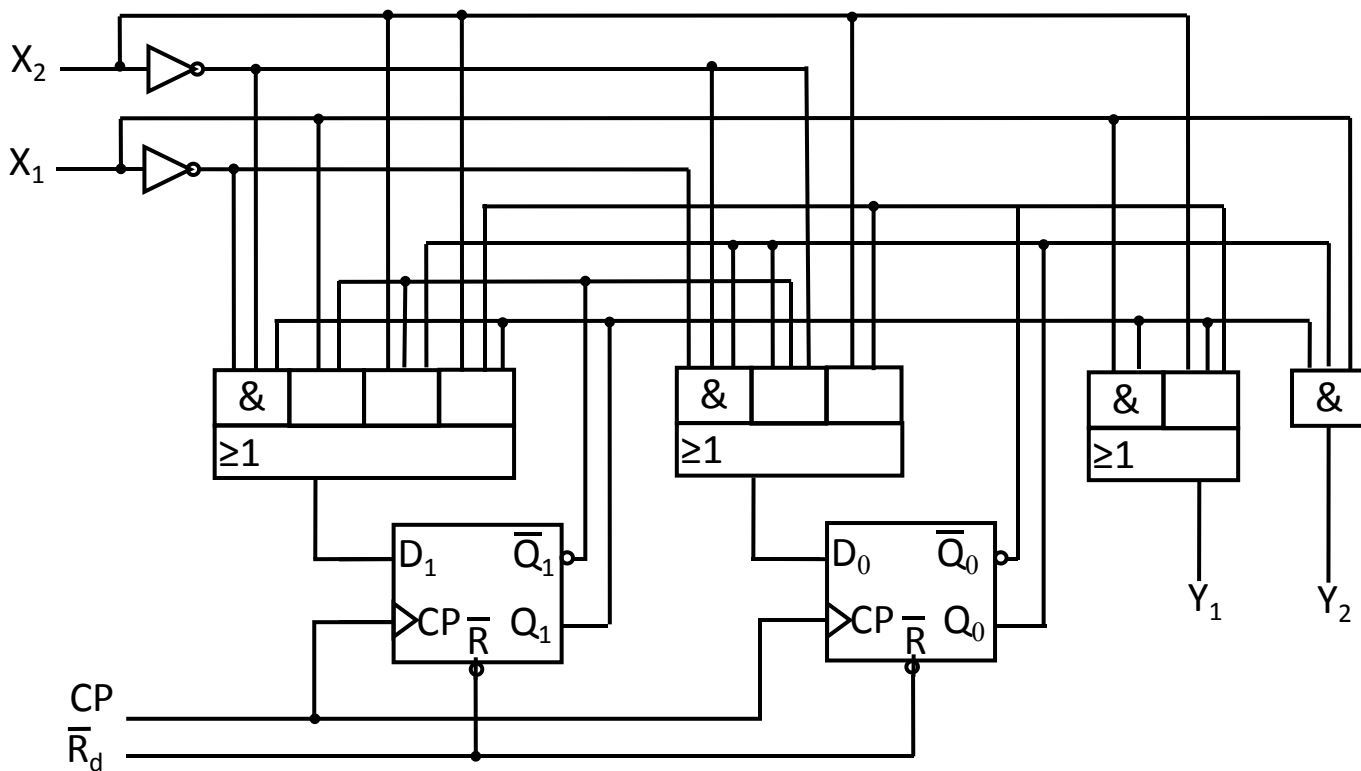
## ■ 例：设计一个自动售饮料机的逻辑电路

有自动投币售饮料机，它的投币口每次只能投入一枚5角或1元的硬币。投入2元硬币后机器自动给出一杯饮料；若投入2.5元硬币，在给出饮料的同时找回一枚5角硬币。



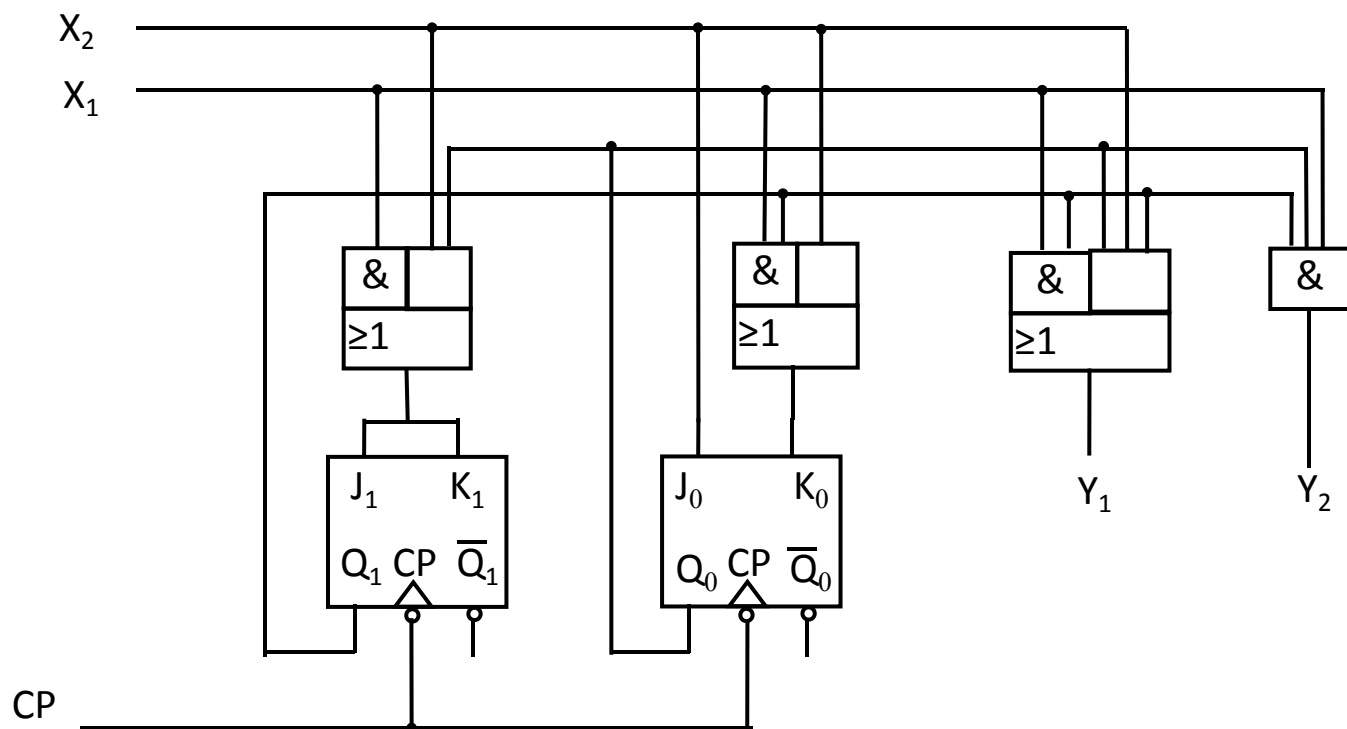
# 同步时序电路设计

## ■ 自动售饮料机的逻辑电路——D触发器实现



# 同步时序电路设计

## ■ 自动售饮料机的逻辑电路——JK触发器实现



# 同步时序电路设计

- 例：设计110100序列信号检测器。



# 同步时序电路设计

## ■ 例：计数器设计

$X=0$ 时，为4进制计数器；

$X=1$ 时，为8进制计数器。

# 异步时序逻辑设计

- 例：用下降沿触发JK触发器，设计5进制加1计数器。

