

北京航空航天大学

2014-2015 学年 第二学期期末

《数字电子技术基础》

考试 A 卷

班 级 _____ 学 号 _____

姓 名 _____ 成 绩 _____

2015 年 6 月 11 日

班号_____ 学号_____ 姓名_____ 成绩_____

《 数字电子技术基础 》 期末 考试卷

注意事项：1、答案写在每个题目下面的空白处，如地方不够可写在上页背面对应位置；

2、试卷最后两页为草稿纸。

题号	一	二	三	四	五	六	七	八	总分
得分									

题目：

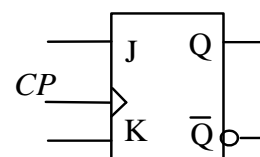
一、（本题 20 分，每题 5 分）

1. 请写出如题一第 1 题图所示 Y 的最简逻辑函数表达式和约束条件逻辑函数表达式。

$\begin{matrix} Y \\ A \ B \end{matrix}$		$\begin{matrix} C \ D \end{matrix}$			
		00	01	11	10
00	0	0	1	x	
01	0	0	0	1	
11	1	x	x	x	
10	0	1	x	x	

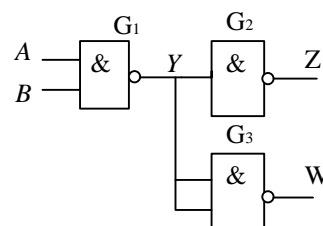
题一第 1 题图

2. 请用如题一第 2 题图所示边沿 JK 触发器实现对时钟 CP 的二分频和四分频电路。



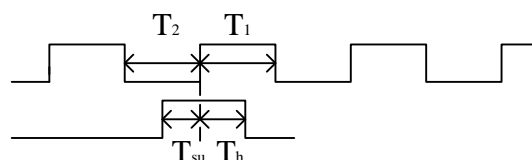
题一第 2 题图

3. 如题一第 3 题图所示, 当 $A=0V$ 时, 问 B 端等于多少伏, 此时 G_1 门的拉电流是多少; 当 A 和 B 端均悬空时, Y 端等于多少伏, 此时 G_1 门的灌电流是多少; 当 A 端对地接有 100Ω 的电阻时, Y 端等于多少伏。



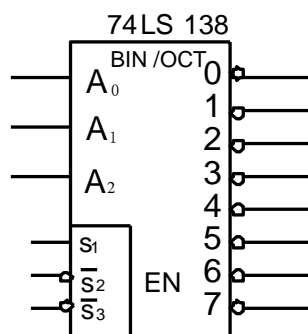
题一第 3 题图

4. 请估算边沿 D 触发器时钟 CP 的周期 T , 如题一第 4 题图所示, 其中数据准备时间 $T_{su}=5ms$, 数据保持时间 $T_h=6ms$, 触发器输出 Q 和 \bar{Q} 可靠翻转时间 $T_{pd(cp\uparrow\rightarrow Q, \bar{Q})}=8ms$, T_1 是时钟的正半波, T_2 是负半波。



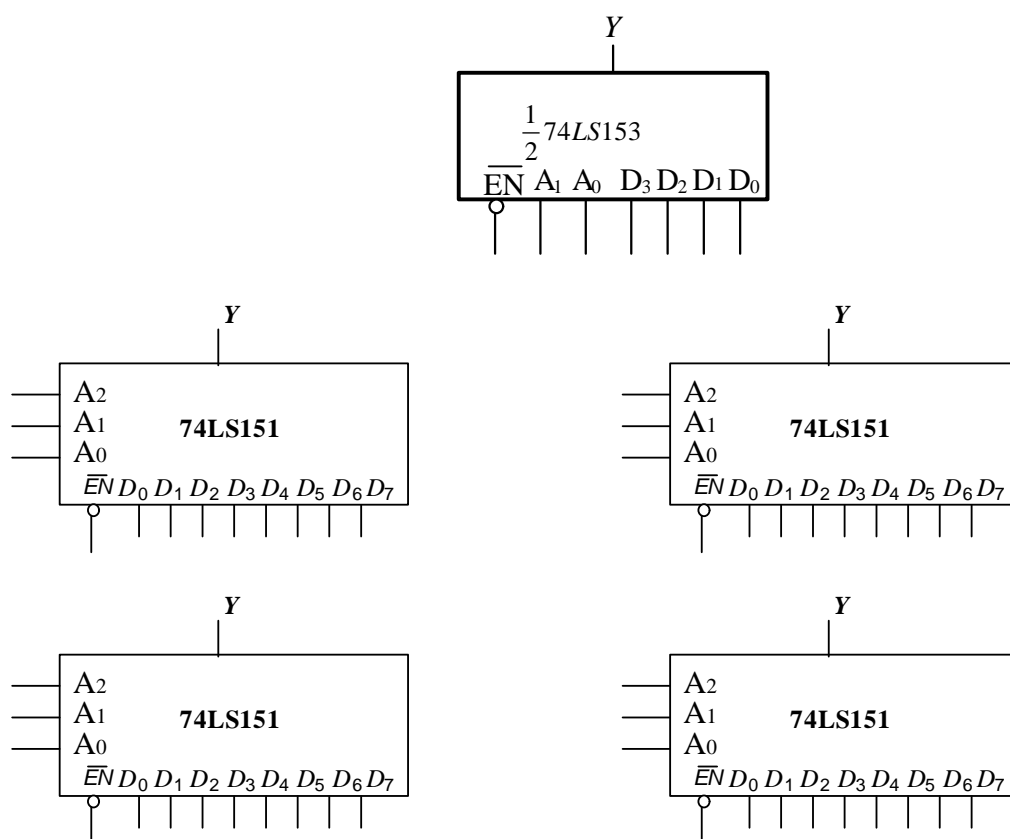
题一第 4 题图

二、(本题 10 分) 设计一个温度控制器, 控制教室里的 2 个功率不同的空调。要求控制器在三个温度下采用不同运行模式: 当温度小于 25° 时, 小功率空调运行; 当温度大于 25° 且小于 28° 时, 大功率空调运行; 当温度大于 28° 时, 2 个空调均运行。试设计控制器逻辑电路, 且用题二图所示的最小项译码器集成芯片 74LS138 (A_2 是高位) 附加适当的门电路实现逻辑电路。



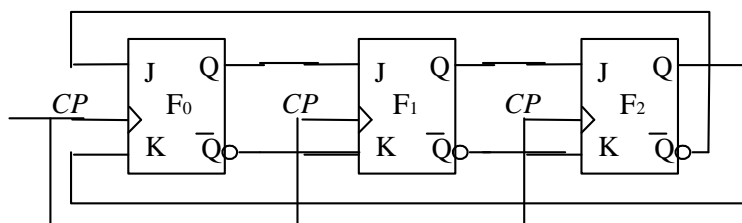
题二图

三、(本题 10 分) 用一个集成四选一 74LS153 和四个集成八选一 74LS151 扩展成 32 选一电路，画出电路连接图，并标出控制端的高低位和数据。如题三图所示，分别给出了集成四选一 74LS153 和集成八选一 74LS151 逻辑符号，从高到低顺位是 $A_2A_1A_0$ 。



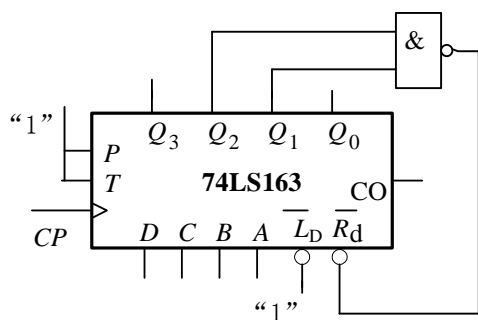
题三图

四、(本题 10 分) 如题四图所示电路有三个触发器 F_2 、 F_1 、 F_0 组成, 写出各触发器的驱动方程, 求各触发器的状态方程, 画出状态转换图, 指出该电路能实现什么功能?

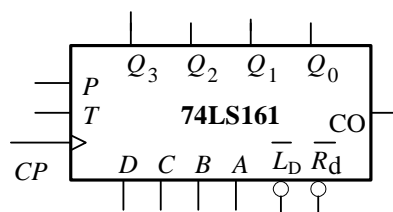


题四图

五、(本题 10 分) 如题五图 (a) 所示用集成 16 进制计数器 74LS163 构成的电路, 指出这个电路实现多少进制计数? 并用图(b)所示集成 16 进制计数器 74LS161 的置数端 \overline{LD} 实现 6 进制计数。图中 Q_3 和 D 是高位。



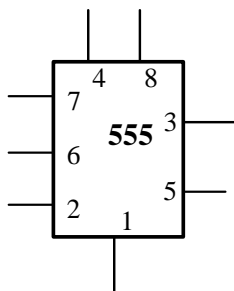
(a)



(b)

题五图

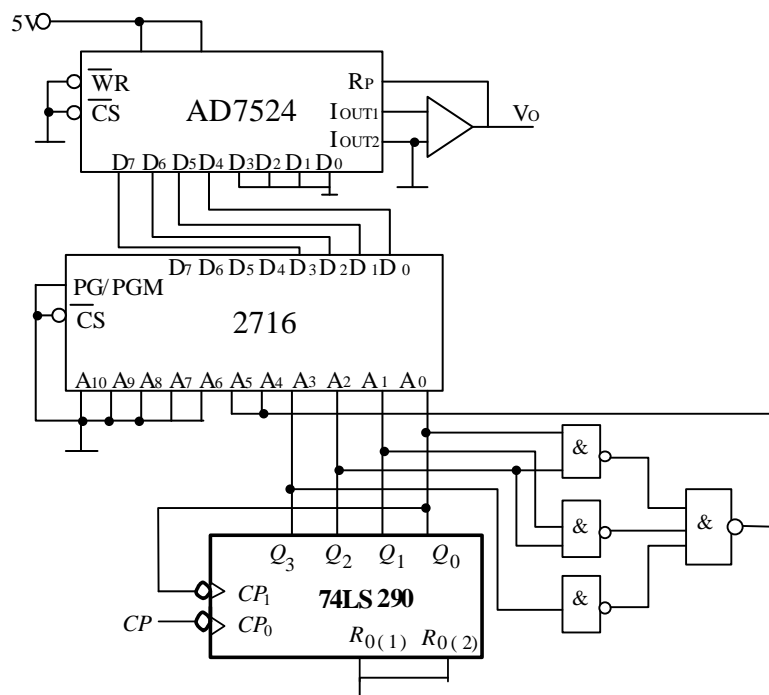
六、(本题 10 分) 如题六图所示 555 定时器，请设计一个给加热器的定时电路，要求定时 22 秒，并求电路参数 R 和 C。



题六图

七、(本题 15 分) 设计一个自动检测信号电路，要求当串行输入数据 X 连续输入三个 0 时，即 000 时输出为 1，否则输出为 0。(不必画电路和检验自启动)

八、(本题 15 分) 如题八图所示由集成 2-5 分频异步加法计数器 74LS290 (Q_3 是高位)、集成只读存储器 EPROM2716 和集成 D/A 转换器 7524 组成的电路, 请问 1. 由集成 2-5 分频异步加法计数器 74LS290 组成的是多少进制计数器? 2. 当只读存储器 EPROM2716 中存的是四位全加器时, 其中 $A_7A_6A_5A_4$ 是全加器的一个加数, $A_3A_2A_1A_0$ 是全加器的另一个加数, $D_3D_2D_1D_0$ 是全加器的和, 请问 A_5 和 A_4 的表达式? 集成 D/A 转换器 7524 数据端 $D_7D_6D_5D_4$ 接收的是一组什么码? (3) 集成 D/A 转换器 7524 输出模拟量的最大值是多少?



题八图