

《数字电子技术》考试试卷（1 卷）

试题总分： 100 分 考试时限：120 分钟

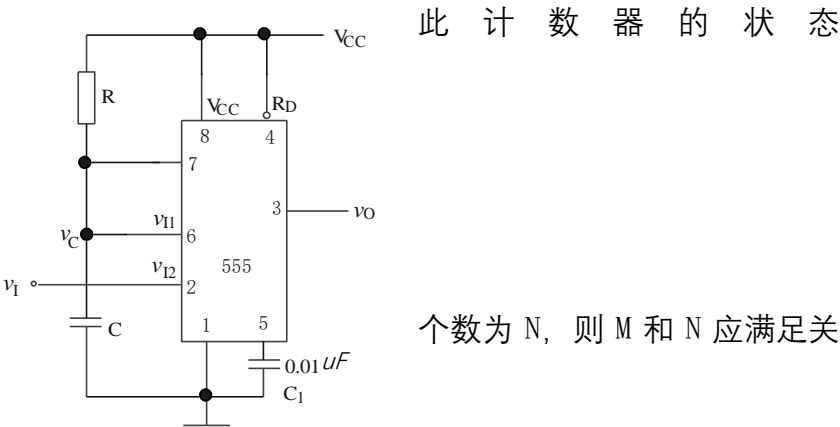
题号	一	二	三	四	五	六	七	八	总分	阅卷人	核分人
得分											

一、单项选择题（每题3分，共18分）

- 1、设一周期性的数字信号波形每一个周期中高电平持续的时间为 2ms，低电平持续的时间为 8ms，则该信号的占空比为_____A_____。
- A . 20% B . 40% C . 80%
- 2、n 变量的逻辑函数，其所有最小项之和为_____B_____。
- A . 0 B . 1 C . 由各变量的具体取值决定
- 3、下列关于带符号二进制数的描述正确的是_____B_____。
- A . 反码就是对原码按位取反 B . 最高为 1 表示该数为负数 C . 补码等于反码加 1
- 4、JK 触发器在 CP 脉冲作用下，欲使 $Q^{n+1}=1$ ，则输入信号应为_____C_____。
- A . $J = Q^n, K = 0$ B . J=K=1 C . $J = K = \overline{Q^n}$
- 5、下列关于组合逻辑电路和时序逻辑电路的描述正确的是_____C_____。
- A . 组合逻辑电路在任意时刻的输出不仅与该时刻的输入信号有关，而且与电路原来的状态有关。
- B . 时序逻辑电路中触发器的时钟脉冲触发信号一般都接同一个 CP 信号。
- C . 组合逻辑电路的输出状态在任何时刻只取决于同一时刻的输入状态。
- 6、A/D 转换中若采用四舍五入法对采样保持信号进行量化，假设最小量化单位为Δ，则最大量化误差为_____B_____。
- A . Δ B . Δ/2 C . Δ/4

二、填空题（每空 1 分，共 10 分）

- 1、(17)₁₀ 对应的二进制数是_____。
- 2、若 $X \odot X \odot \cdots X=1$, 当 X=0 时的 X 个数必须为_____个。
- 3、一个 8 选 1 的数据选择器，其地址输入端（选择控制端）有 _____3_____ 个。
- 4、TSL 电路（三态电路）的三种可能的输出状态是 0、_____、和_____。
- 5、T 触发器的状态方程是_____。
- 6、一个五位的二进制加法计数器，由 00000 状态开始，问经过 75 个输入脉冲之后，
为 _____。
- 7、半导体存储器主要分为 ROM 和_____两大类。
- 8、右图所示为由 555 定时器构成的_____。
- 9、设计同步时序逻辑电路时，最简状态表中状态数目为 M，相应电路中的触发器的
系_____。



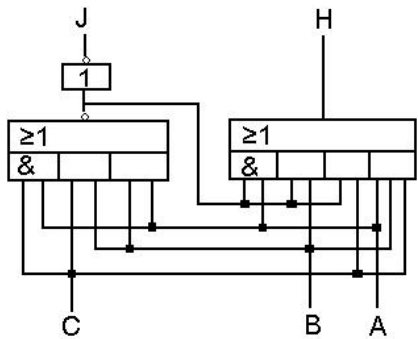
三、逻辑函数化简（每题 6 分，共 12 分）

1、用公式法化简逻辑函数 $F = A + ABC + \overline{ABC} + BC + \overline{BC}$

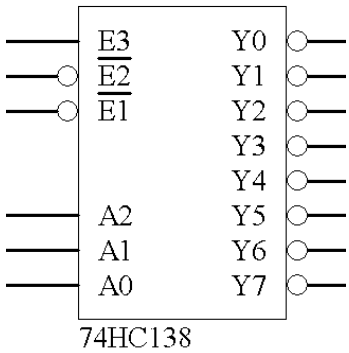
2、用卡诺图法化简逻辑函数 $F = \overline{A}BCD + D(\overline{B} \overline{C} D) + (A + C)B\overline{D} + \overline{A} \overline{(\overline{B} + C)}$

四、组合电路分析与设计（共 30 分）

1、分析如图所示的组合逻辑电路的功能。（10 分）



2、试用 3/8 线译码器 74HC138 和相应的门电路实现逻辑函数 $L = AB + BC$ ，画出接线图。（10 分）

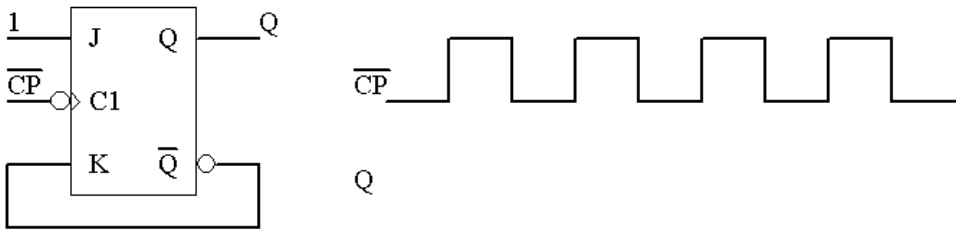


3、试用两输入与非门设计一个 3 输入的组 合逻辑电路，当输入的二进制码小于 3 时输出为 0；输入大于等于 3 时，输出为 1。（10 分）

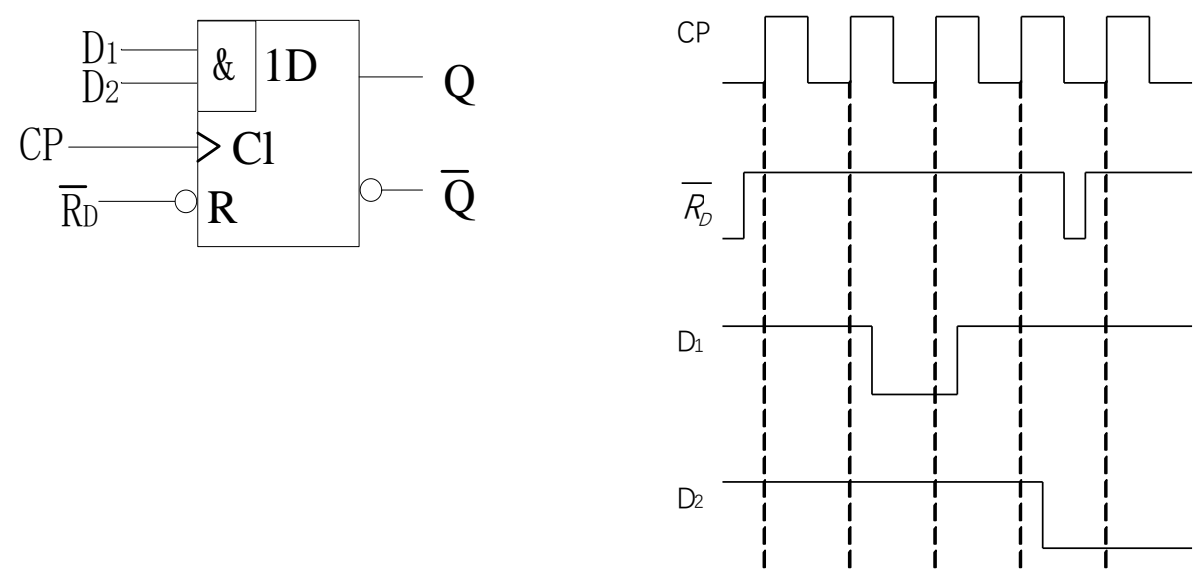
五、时序电路分析与设计（共 30 分）

1、按题目要求画出波形图。

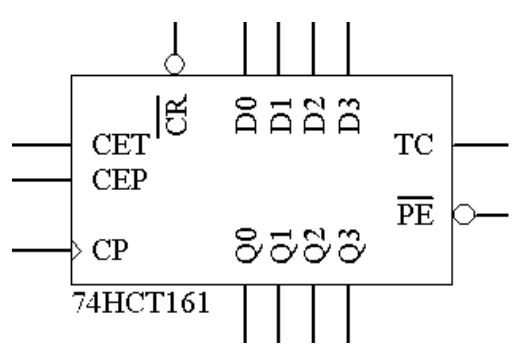
a) 设图中的触发器的初态均为 0，试画出 Q 端的波形（5 分）



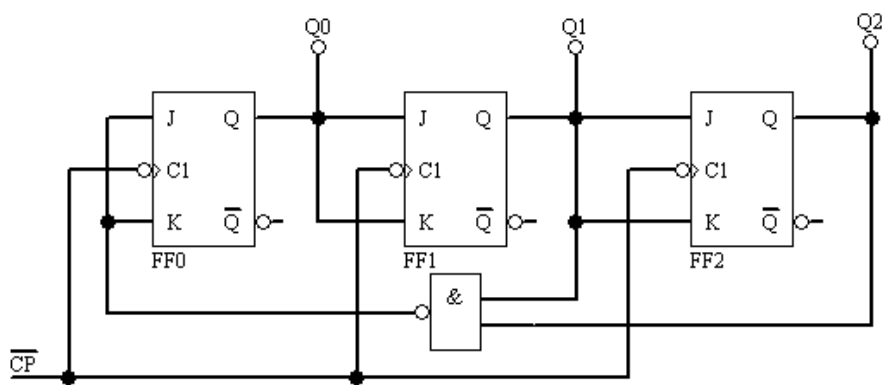
b) 已知 D 触发器各输入端的电压波形如图所示，试画出 Q 端对应的电压波形。（5 分）



2、用图示 74HCT161 实现模 12 的计数器。（10 分）



3、分析如图电路的逻辑功能。（10 分）



单项选择题（每小题 2 分，共 24 分）

- 1、8421BCD 码 01101001.01110001 转换为十进制数是：()
A: 78.16 B: 24.25 C: 69.71 D: 54.56
- 2、最简与或式的标准是：()
A: 表达式中乘积项最多，且每个乘积项的变量个数最多 B: 表达式中乘积项最少，且每个乘积项的变量个数最多
C: 表达式中乘积项最少，且每个乘积项的变量个数最少 D: 表达式中乘积项最多，且每个乘积项的变量个数最多
- 3、用逻辑函数卡诺图化简中，四个相邻项可合并为一项,它能：()
A: 消去 1 个表现形式不同的变量，保留相同变量
B: 消去 2 个表现形式不同的变量，保留相同变量
C: 消去 3 个表现形式不同的变量，保留相同变量
D: 消去 4 个表现形式不同的变量，保留相同变量
- 4、已知真值表如表 1 所示，则其逻辑表达式为：()

A: $A\oplus B\oplus C$
B: $\overline{AB} + \overline{BC}$
C: $AB + BC$
D: $ABC (A+B+C)$
- 5、函数 $F(A, B, C)=AB+BC+AC$ 的最小项表达式为：()
A: $F(A,B,C)=\sum m (0, 2, 4)$
B: $F(A,B,C)=\sum m (3, 5, 6, 7)$
C: $F(A,B,C)=\sum m (0, 2, 3, 4)$
D: $F(A,B,C)=\sum m (2, 4, 6, 7)$
- 6、欲将一个移位寄存器中的二进制数乘以 $(32)_{10}$ 需要 () 个移位脉冲。
A: 32 B: 10 C: 5 D: 6
- 7、已知 74LS138 译码器的输入三个使能端 ($E_1=1, \overline{E_{2A}}=\overline{E_{2B}}=0$) 时，地址码 $A_2A_1A_0=011$ ，则输出 $\overline{Y_7} \sim \overline{Y_0}$ 是：()
A: 11111101 B: 10111111 C: 11110111 D: 11111111
- 8、要实现 $Q^{n+1} = \overline{Q^n}$ ，JK 触发器的 J、K 取值应是：()
A: J=0, K=0 B: J=0, K=1 C: J=1, K=0 D: J=1, K=1
- 9、能够实现线与功能的是：()
A: TTL 与非门 B: 集电极开路门 C: 三态逻辑门 D: CMOS 逻辑门
- 10、个四位串行数据，输入四位移位寄存器，时钟脉冲频率为 1kHz，经过 () 可转换为 4 位并行数据输出。
A: 8ms B: 4ms C: 8μs D: 4μs
- 11、表 2 所列真值表的逻辑功能所表示的逻辑器件是：()

A	B	C	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

表 1

表 2

- 12、 图 1 所示为 2 个 4 位二进制数相加的串接全加器逻辑电路图，运算后的 $C_4S_3S_2S_1$ 结果是：()

- A: 11000
B: 11001
C: 10111
D: 10101

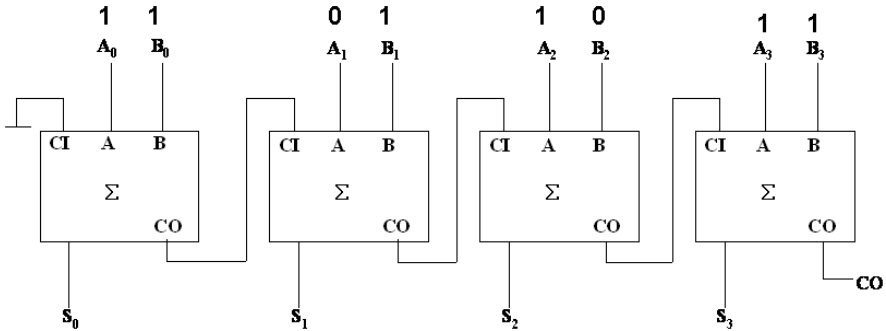


图 1

二、判断题（每题 1 分，共 6 分）

- 1、当选用共阳极 LED 数码管时，应配置输出高电平有效的七段显示译码器。 ()
- 2、若两逻辑式相等，则它们对应的对偶式也相等。 ()
- 3、单稳触发器和施密特触发器是常用的脉冲信号整形电路。 ()
- 4、与逐次逼近型 ADC 比较，双积分型 ADC 的转换速度快。 ()
- 5、钟控 RS 触发器是脉冲触发方式。 ()
- 6、A/D 转换过程通过取样、保持、量化和编码四个步骤。 ()
- 1、逻辑代数的三种基本运算规则_____、_____、_____。
- 2、逻辑函数的描述方法有_____、_____、_____、_____、_____等。
- 3、将 8k×4 位的 RAM 扩展为 64k×8 位的 RAM，需用_____片 8k×4 位的 RAM，同时还需用一片_____译码器。
- 4、三态门电路的输出有_____、_____和_____3 种状态。
- 5、 $Y=ABC+AD+C$ 的对偶式为 $Y^D=$ _____。
- 6、一个 10 位地址码、8 位输出的 ROM，其存储容量为_____。
- 7、若用触发器组成某十一进制加法计数器，需要_____个触发器，有_____个无效状态。
- 8、欲将一个正弦波电压信号转变为同频率的矩形波，应当采用_____电路。
- 9、图 2 所示电路中，74161 为同步 4 位二进制加计数器， $\overline{R_D}$ 为异步清零端，则该电路为_____进制计数器。
- 10、图 3 所示电路中触发器的次态方程 Q^{n+1} 为_____。

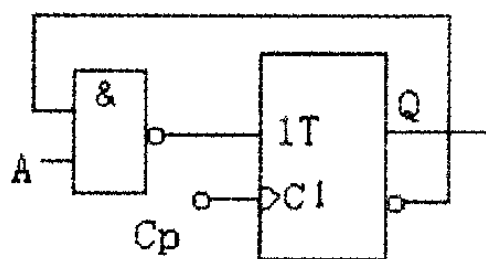
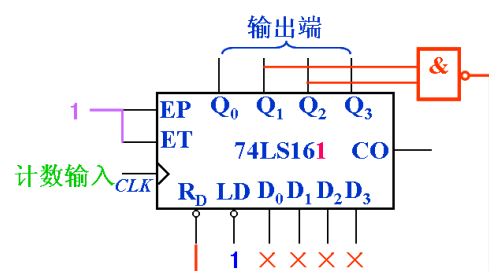


图 2

图 3

四、分析题（共 20 分）

1、分析用图 4 (a)、(b) 集成十进制同步可逆计数器 CT74LS192 组成的计数器分别是几进制计数器。CT74LS192 的 CR 为异步清零端 (高电平有效), \overline{LD} 为异步置数控制端 (低电平有效), CP_0 、 CP_0 为加、减计数脉冲输入端 (不用端接高电平), \overline{CO} 和 \overline{BO} 分别为进位 和借位输出端。(4 分)

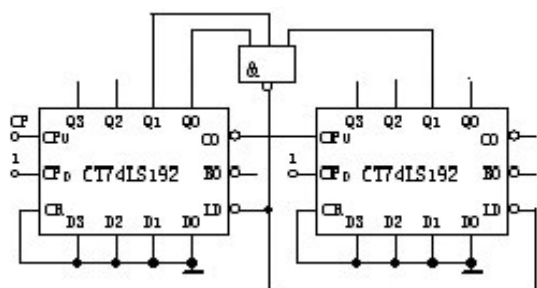
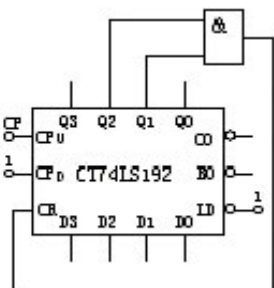


图 4 (a)

图 4 (b)

2、

用 ROM 设计一个组合逻辑电路，用来产生下列一组逻辑函数

$$Y_1 = \overline{A} \overline{B} \overline{C} \overline{D} + \overline{A} \overline{B} \overline{C} D + \overline{A} \overline{B} C \overline{D} + A B C D$$

$$Y_2 = \overline{A} \overline{B} C \overline{D} + \overline{A} B C D + A \overline{B} \overline{C} \overline{D} + A B \overline{C} D$$

$$Y_3 = \overline{A}BD + \overline{B}C\overline{D}$$

$$Y_4 = BD + \overline{B} \overline{D}$$

列出 ROM 应有的数据表，画出存储矩阵的点阵图。

3、试画出图 5 所示电路在 CP 、 \overline{R}_D 信号作用下 Q_1 、 Q_2 、 Q_3 的输出电压波形，并说明 Q_1 、 Q_2 、 Q_3 输出信号的频率与 CP 信号频率之间的关系。(6 分)

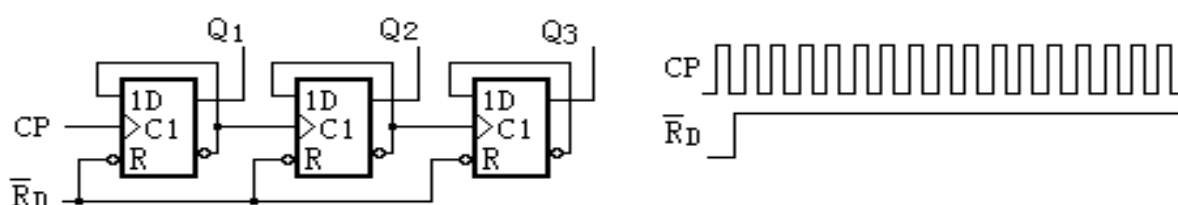


图 5

五、设计题（共 20 分）

1、用 74LS161 设计一个 10 进制计数器。(1) 同步预置法, 已知 $S_0=0001$ 。(2) 异步清零法。(10 分)

2、集成定时器 555 如图 6 (a) 所示。(1) 用该集成定时器且在规格为 100K Ω 、200K、500K 的电阻, 0.01 μ f、0.1 μ f、1 μ f 的电容器中选择合适的电阻和电容, 设计一个满足图 5 (b) 所示波形的单稳态触发器。(2) 用该集成定时器设计一个施密特触发器, 画出施密特触发器的电路图。当输入为图 5 (c) 所示的波形时, 画出施密特触发器的输出 U_o 波形。(10 分)

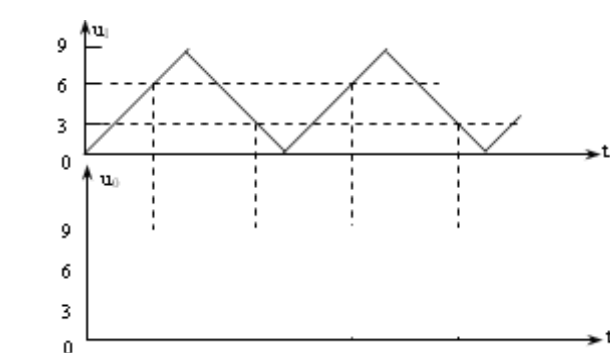
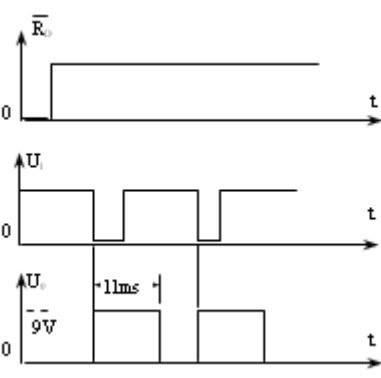
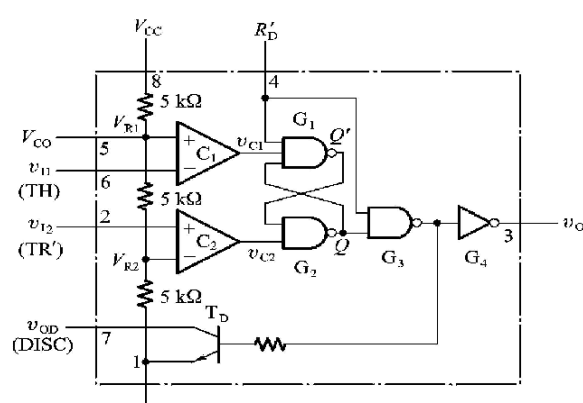


图 6 (a)

图 6 (b)

图 6 (c)

六、综合分析计算题（共 10 分）

试分析图 7 所示电路的工作原理,画出输出电压 U_o 的波形图,列出输出电压值 U_o 的表。表 3 给出了 RMA 的 16 个地址单元中所存的数据。高 6 位地址 $A_9 \sim A_4$ 始终为 0,在表中没有列出。RAM 的输出数据只用了低 4 位,作为 CB7520 的输入。因 RAM 的高 4 位数据没有使用,故表中也未列出。(8 分)

表 3

A ₃	A ₂	A ₁	A ₀	D ₃	D ₂	D ₁	D ₀
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	1
0	0	1	1	0	1	1	1
0	1	0	0	1	1	1	1
0	1	0	1	1	1	1	1
0	1	1	0	0	1	1	1
0	1	1	1	0	0	1	1
1	0	0	0	0	0	0	1
1	0	0	1	0	0	0	0
1	0	1	0	0	0	0	1
1	0	1	1	0	0	1	1
1	1	0	0	0	1	0	1
1	1	0	1	0	1	1	1
1	1	1	0	1	0	0	1
1	1	1	1	1	0	1	1

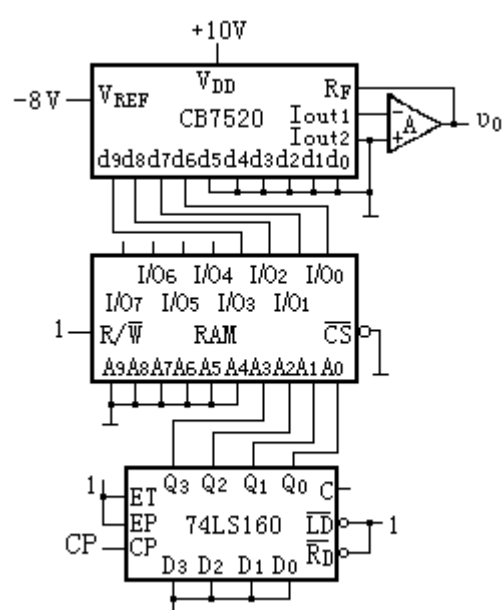


图 7

A ₃	A ₂	A ₁	A ₀	D ₃	D ₂	D ₁	D ₀	u ₀ (V)
0	0	0	0	0	0	0	0	
0	0	0	1	0	0	0	1	
0	0	1	0	0	0	1	1	
0	0	1	1	0	1	1	1	
0	1	0	0	1	1	1	1	
0	1	0	1	1	1	1	1	
0	1	1	0	0	1	1	1	

0	1	1	1	0	0	1	1	
1	0	0	0	0	0	0	1	
1	0	0	1	0	0	0	0	

U₀的电压值

2008 ~ 2009 学年第 二 学期 《数字电子技术基础》 课程试卷

标准答案及评分标准 A(√)卷
专业 通信 班级 2007 1~5

一、单项选择题（每小题 2 分，共 24 分）

1、C； 2、C； 3、B； 4、A； 5、B； 6、C； 7、C； 8、：D； 9、B； 10、B

11、C 12、A

二、判断题（每题 1 分，共 6 分）

1、(×) 2、(√) 3、(√) 4、(×) 5、(×) 6、(√)

三、填空题（每小题 1 分，共 20 分）

- 代入定理、反演定理、对偶定理
- 逻辑真值表、逻辑函数式、 逻辑图、波形图、卡诺图
- 16、3 线-8 线
- 高电平、低电平、高阻
- (A+B+C) (A+D) C 、
- 8K 或 2¹³
- 4、5
- 施密特触发器
- 六
- “AQ”

四、分析题（共 20 分）

1、解：(a) 为 6 进制加计数器；（2 分） （b) 为 23 进制加计数器。（2 分）

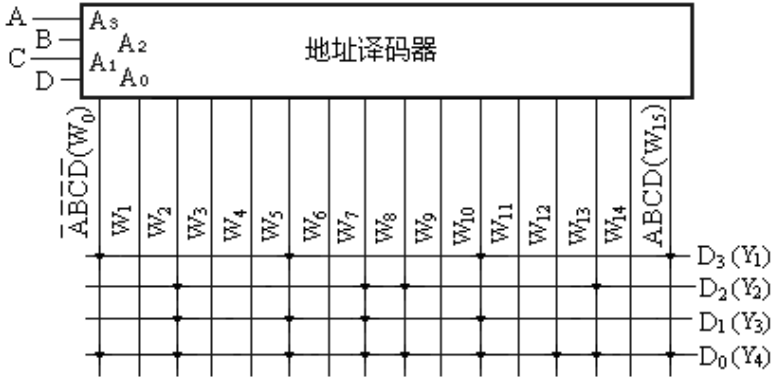
2、解：将函数化为最小项之和形成后得到

$$\begin{aligned} Y_1 &= m_0 + m_5 + m_{10} + m_{15} \\ Y_2 &= m_2 + m_7 + m_8 + m_{13} \\ Y_3 &= m_2 + m_5 + m_7 + m_{10} \\ Y_4 &= m_0 + m_2 + m_5 + m_7 + m_8 + m_{10} + m_{13} + m_{15} \end{aligned} \quad (2 \text{ 分})$$

ROM 的数据表（3 分）

地 址				数 据				地 址				数 据			
A ₃	A ₂	A ₁	A ₀	D ₃	D ₂	D ₁	D ₀	A ₃	A ₂	A ₁	A ₀	D ₃	D ₂	D ₁	D ₀
(A	B	C	D)	(Y ₁	Y ₂	Y ₃	Y ₄)	(A	B	C	D)	(Y ₁	Y ₂	Y ₃	Y ₄)
0	0	0	0	1	0	0	1	1	0	0	0	0	1	0	1
0	0	0	1	0	0	0	0	1	0	0	1	0	0	0	0
0	0	1	0	0	1	1	1	1	0	1	0	1	0	1	1
0	0	1	1	0	0	0	0	1	0	1	1	0	0	0	0
0	1	0	0	0	0	0	0	1	1	0	0	0	0	0	0
0	1	0	1	1	0	1	1	1	1	0	1	0	1	0	1
0	1	1	0	0	0	0	0	1	1	1	0	0	0	0	0
0	1	1	1	0	1	1	1	1	1	1	1	1	0	0	1

ROM 的存储矩阵图（3 分）



CP

RD

Q1

Q2

Q3

3、

$Q_1^{n+1} = \overline{Q_1}^n \ (CP_1 = CP)$

$Q_2^{n+1} = \overline{Q_2}^n \ (CP_2 = \overline{Q_1})$

$Q_3^{n+1} = \overline{Q_3}^n \ (CP_3 = \overline{Q_2})$

$f_{Q3} = \frac{1}{2} f_{Q2} = \frac{1}{4} f_{Q1} = \frac{1}{8} f_{CP}$

1 分

1 分

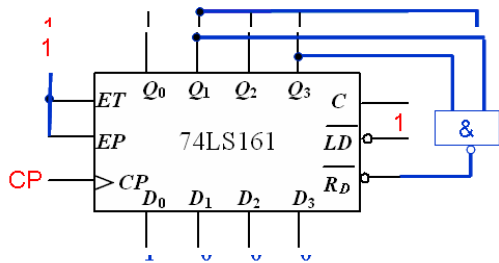
3 分

1 分

五、设计题（共 20 分）

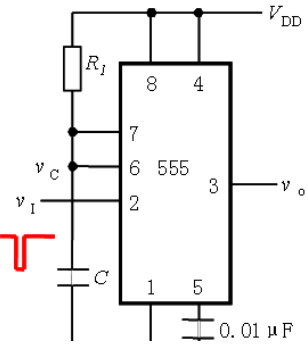
1、解：(1) S₁=0001，M=10，则 S_{M-1}=1010（5 分） （2) S₀=0000，M=10，则 S_M=1010（5 分）

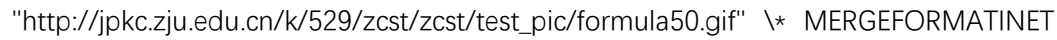

《数字电了电路》 期末试题 A 第6页共 5 页



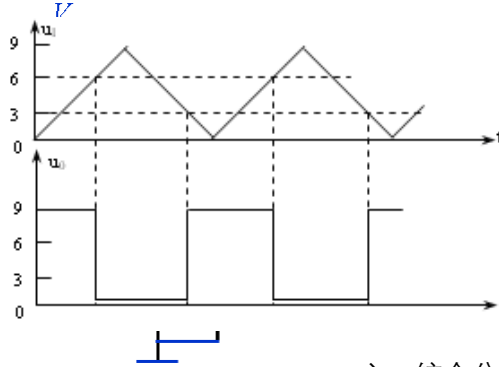
2、(1) 解：

要实现的单稳态触发器设计如下 （5 分，其中图 3 分，R、C 参数各 1 分）



因 为  $\frac{1}{R_1 C} = \ln 2$ ， 所 以 选  $R_1 = \frac{1}{C \ln 2}$ 。

(2) 施密特触发器及波形如图所示 （5 分，图 3 分，波形 2 分）

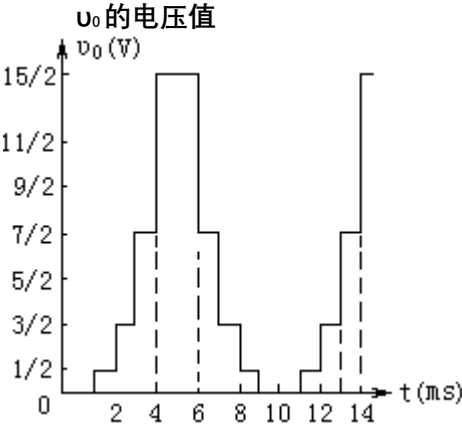


六、综合分析计算题（共 10 分）

解：十进制计数器 74LS160 工作在计数状态，在 CP 脉冲序列的作用下，Q3Q2Q1Q0 的状态从 0000 到 1001 循环计数，将存储器 A9~A0=0000000000 ~ 0000001001 这十个地址单元中存储的数据依次读出，作为 CB7520 的数字量输入。CB7520 高四位数字量输入 d9d8d7d6 每位为 1 时产生的输入模拟电压分别为+4V、+2V、+1V、+0.5V。输出电压值见表所示。输出电压 V0 的波形如图所示。

A ₃	A ₂	A ₁	A ₀	D ₃	D ₂	D ₁	D ₀	U ₀ (V)
0	0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1	1/2
0	0	1	0	0	0	1	1	3/2
0	0	1	1	0	1	1	1	7/2
0	1	0	0	1	1	1	1	15/2
0	1	0	1	1	1	1	1	15/2
0	1	1	0	0	1	1	1	7/2
0	1	1	1	0	0	1	1	3/2
1	0	0	0	0	0	0	1	1/2
1	0	0	1	0	0	0	0	0

V₀ 的输出电压波形



一.单项选择题（每题 2 分，共 20 分）：在下列各题中，请将唯一正确的答案代码填入下表对应的题号下，否则不得分。

1. 下列函数中，是最小项表达式形式的是()。
- A. $Y = A + BC$

B. $Y = ABC + ACD$

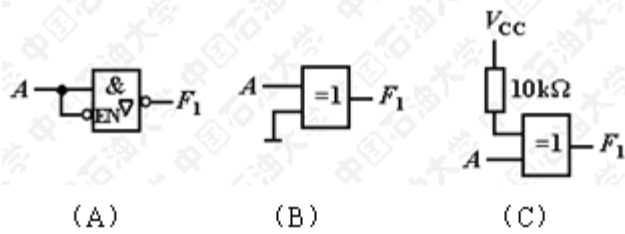
C. $Y = A\overline{B}\overline{C} + A\overline{B}C$

D. $Y = \overline{A} \cdot \overline{B}C + \overline{A}BC$
2. 下列四个数中最大的数是()。
- A. $(AF)_{16}$

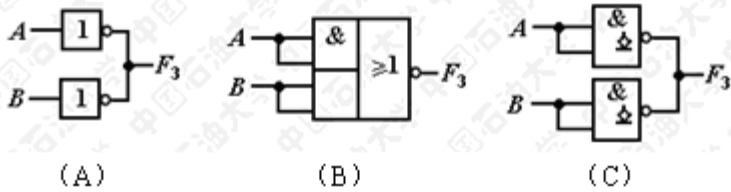
B. $(001010000010)_{8421BCD}$

C. $(10100000)_2$

D. $(198)_{10}$
3. 实现 $F_1 = \overline{A}$ 的电路是()。



4. 实现 $F_3 = \overline{A+B}$ 功能的电路是()。



5. 在下列电路中不是组合逻辑电路的是()。
- A. 译码器

B. 编码器

C. 全加器

D. 寄存器

6. 为了把杂乱的、宽度不一的矩形脉冲信号，整形成具有固定脉冲宽度的矩形波信号输出，我们应选用()电路。

- A. 施密特触发器

B. 单稳态触发器

C. 多谐振荡器

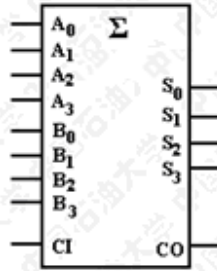
7. 现在要用一个四位二进制加法器实现余三码到 8421BCD 码的转换，将 $A_3A_2A_1A_0$ 端与余三码相连接， CI 接“0”则在 $B_3B_2B_1B_0$ 端加上二进制数()便可。

- A. 1100

B. 1101

C. 0011

D. 1011



8. A, B 中只要有一个为 1，则 F 为 1；仅当 A, B 均为 0 时， F 才为 0。该逻辑关系可用式子()表示。

- A. $F=AB$

B. $F=A \cdot B$

C. $F=A \oplus B$

D. $F=A+B$

9. 某数模转换器的输入为 8 位二进制数字信号 ($D_7 \sim D_0$)，输出为 0~25.5V 的模拟电压。若数字信号的最高位是“1”其余各位是“0”则输出的模拟电压为()。

- A. 1V

B. 12.8V

C. 13.8V

D. 以上都不对

10. 一个容量为 512×1 的静态 RAM 具有()。

- A. 地址线 9 根，数据线 1 根；

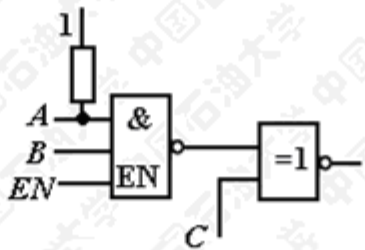
B. 地址线 1 根，数据线 9 根；

C. 地址线 512 根，数据线 9 根；

D. 地址线 9 根，数据线 512 根。

二、简答题（每题 3 分，共 12 分）

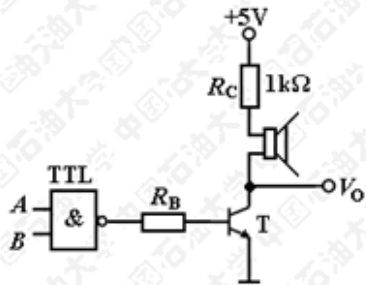
1. 写出下图的逻辑表达式。



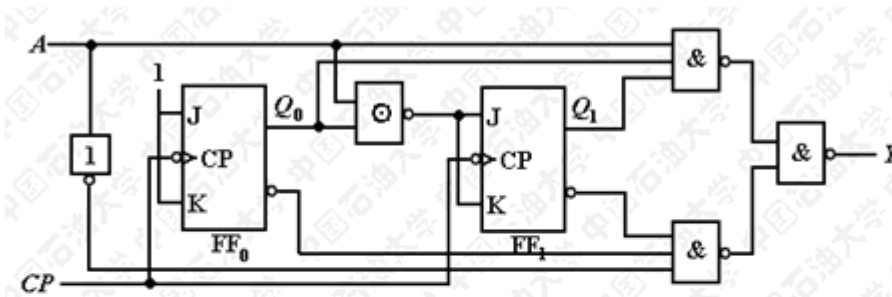
2. 已知 $X+Y=XY$ ，则 $X=Y$ 正确吗？为什么？
3. 指出 TTL 与非门、三态与非门、集电极开路与非门中，哪些具有线与功能，使用时注意什么问题？
4. 逻辑函数 $F = A\overline{B} + \overline{A}C$ 中哪个变量是具有竞争条件的变量？存在何

四、分析设计题（共 60 分）

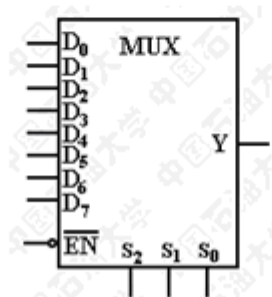
1. (15 分) 电路如右图所示，由 TTL 与非门、 R_B 、 R_C 、硅三极管 T 和扬声器负载 R_L 组成。已知：TTL 与非门带灌电流负载的最大值 $I_{OL}=15mA$ ，带拉电流负载的最大值 $I_{OH}=400\mu A$ ；TTL 门的输出高电平 V_{OH} 为 3.6V，输出低电平 V_{OL} 为 0.3V；硅三极管 T 的 V_{BE} 为 0.7V， V_{CE} 为 0.3V， $\beta=50$ ； $R_C=0.5K\Omega$ ；扬声器负载 R_L 的工作电流为 5—10mA，正向导通压降为 1.5V。试求：
- (1)TTL 与非门输入变量 A, B 分别取值为 00 和 11 时，该与非门所带负载分别为何种负载？
- (2)预使该电路中的扬声器 R_L 在三极管 T 饱和时能够起到正常报警的功能，求 R_B 的取值范围。



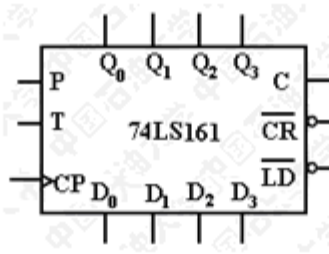
2. (15分) 分析如下图所示时序逻辑电路，分别完成：
(1) 驱动方程和输出方程；(2) 状态方程和状态转换表；(3) 状态转移图；(4) 分析自启动特性；(5) 分析其逻辑功能



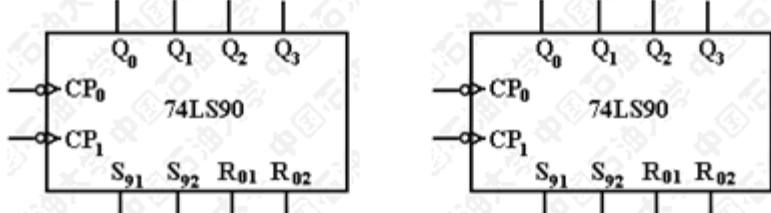
3. (10分) 试用八选一数据选择器实现逻辑函数 $Y = AC + \overline{A}BC + AB\overline{C}$



4. (10分) 用中规模集成计数器 74161 构成七进制计数器。
(1) 画出状态转换图；
(2) 画出连线图。(可直接画在右边图上)



5. (10分) 用反馈清零法将两片 74LS90 设计成一个 89 进制计数器。



样本试卷一答案及评分标准

一、单项选择题 (每题 2 分，共 20 分)：在下列各题中，请将唯一正确的答案代码填入下表对应的题号下，否则不得分。

题号	1	2	3	4	5	6	7	8	9	10
答案	C	B	C	B	D	A	B	D	B	A

二、简答题 (每题 3 分，共 12 分)

1. 当 EN=0 时:Y=C
当 EN=1 时:Y=ABC+ABC=ABC+AC+BC
- 2、答：正确.

X	Y	X+Y	XY
0	0	0	0
0	1	1	0
1	0	1	0
1	1	1	1

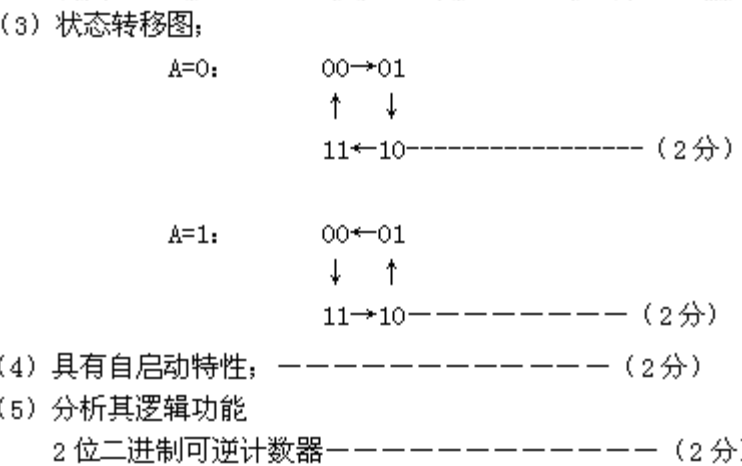
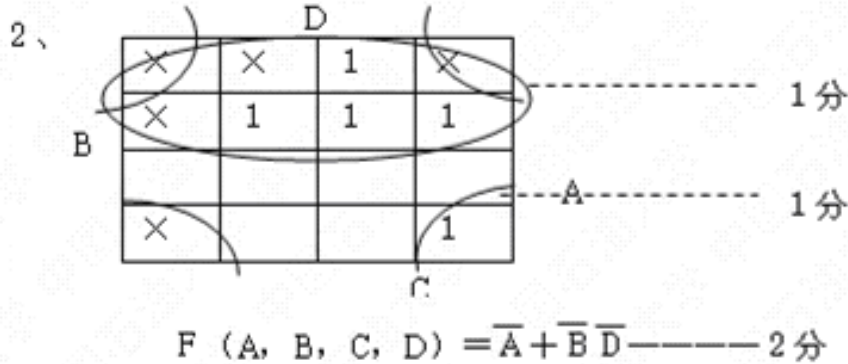
- 3、答：三态与非门和集电极开路门具有线与功能。使用时三态与非门应注意使能端轮流接有效电平。集电极开路门应接上拉电阻。
- 4、答：变量 A 是具有竞争条件的变量 函数存在 “0” 型冒险。
因为消去其他变量出现 $F=A+\overline{A}$ 。

四、分析设计题 (共 60 分)

(15 分) 解：
(1) ①当 AB=00 时，TTL 与门输出为低电平，此时，与门所带负载为灌电流负载 ----- (3 分)
②当 AB=11 时，TTL 与门输出为高电平，此时，与门所带负载为拉电流负载 ----- (3 分)
(2) T 饱和导通，且 R_B起正常报警时，须满足：
① TTL 与门输出为高电平，即 V_{OL}=3.6V，且流过 R_B 的电流满足：
 $I_B \leq I_{B1}$
 $\therefore I_B = (V_{OL} - V_{BE}) / R_B = (3.6 - 0.7) / R_B$
 $I_{B1} = 400 \times 10^{-6} \text{ (A)}$
 $\therefore (3.6 - 0.7) / R_B \leq I_{B1}$
 $R_B \geq (3.6 - 0.7) / I_{B1} = 2.9 / 400 \times 10^{-6} = 7.25 \text{ (K}\Omega\text{)} \text{ ----- (5 分)}$
② T 饱和导通的条件: $I_B \geq I_{BS}$
 $\therefore I_{BS} = I_{CS} / \beta = (V_{CC} - V_{BE} - V_{CES}) / (\beta R_E) = (5 - 1.5 - 0.3) / (0.5 \times 10^3 \times 50) = 3.2 / 25 \times 10^3$
 $\therefore I_B = (3.6 - 0.7) / R_B \geq I_{BS}$
 $R_B \leq 2.9 / I_{BS} = 2.9 \times 25 \times 10^3 / 3.2 = 22.66 \text{ (K}\Omega\text{)} \text{ ----- (4 分)}$

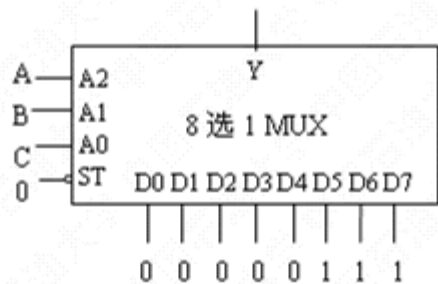
三、逻辑函数化简（每题4分，共8分）：

1、 $F=(A+B)(A+\bar{A}\bar{B})C+\bar{A}(B+\bar{C})+\bar{A}B+ABC$
 $=A+\bar{A}B+\bar{B}C$ ----- (1分)
 $=A+B+B\bar{C}$ ----- (1分)
 $=A+B+C$ ----- (2分)

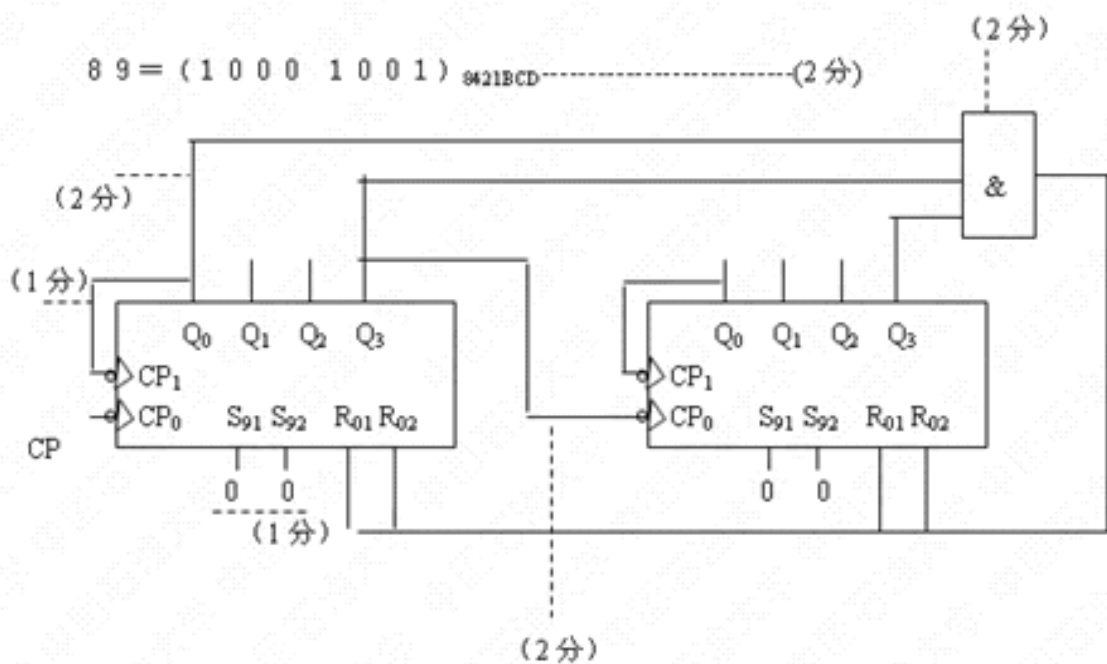


3. (10分)

$Y = AC + \bar{A}\bar{B}C + AB\bar{C}$
 $= ABC + \bar{A}BC + \bar{A}B\bar{C}$ ----- (2分)
八选一： $Y = m_4 m_5 m_6$ ----- (3分)



5. (10分)



2. (15分) 解：(1) 驱动方程和输出方程

$J_0 = K_0 = 1$
 $J_1 = K_1 = A \oplus Q_0$
 $Y = \overline{A Q_0 Q_1} \cdot \overline{A Q_0 Q_1}$ ----- (2分)

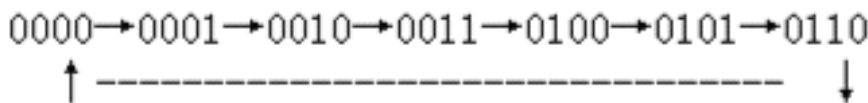
(2) 状态方程和状态转换表：

$Q^{n+1} = J\bar{Q} + \bar{K}Q$
 $Q_0^{n+1} = \bar{Q}_0^n$
 $Q_1^{n+1} = \bar{A} \oplus Q_0^n \oplus Q_1^n$
 $Y = A Q_0^n Q_1^n + \bar{A} \bar{Q}_0^n \bar{Q}_1^n$ ----- (3分)

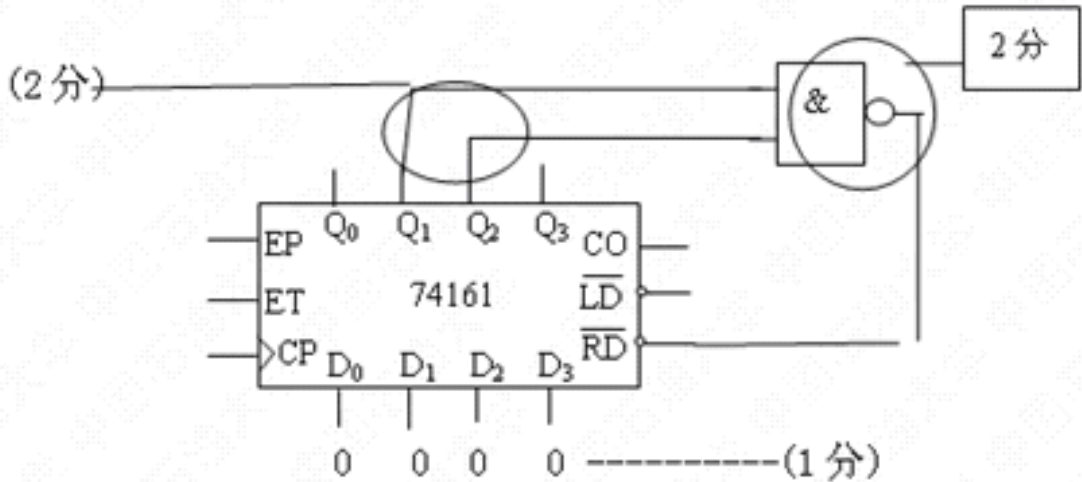
A	Q_1^n	Q_0^n	Q_1^{n+1}	Q_0^{n+1}	Y
0	0	0	0	1	1
0	0	1	1	0	0
0	1	0	1	1	0
0	1	1	0	0	0
1	0	0	1	1	0
1	0	1	0	0	0
1	1	0	0	1	0
1	1	1	1	0	1

4. (10分)

(1) 画出状态转换图 (5分)；



(2) 画出连线图。(5分)



一、(8分) 将下列逻辑函数化简成最简与或式:

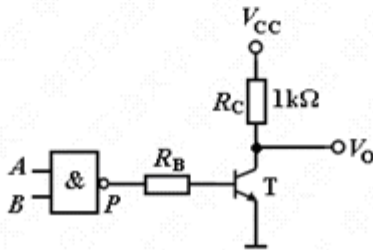
1、 $F = (A + B)(A + \overline{A}\overline{B})C + \overline{A(\overline{B + \overline{C}})} + \overline{A}B + ABC$

2、 $F(A, B, C, D) = \sum_m(3, 5, 6, 7, 10) + \sum_d(0, 1, 2, 4, 8)$

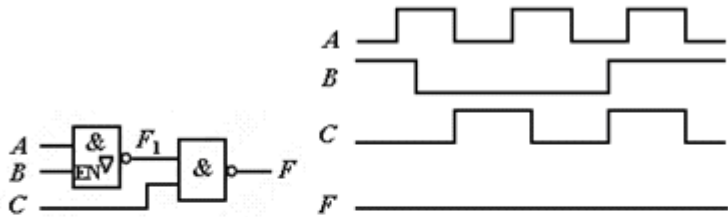
二、(5分)已知 $F = ABD + BCD + \overline{B}\overline{C}\overline{D}$ 的简化表达式为 $F=B\odot D$ ，它至少有哪些无关项？并把这些无关项以最小项标号 m_i 的形式表示。

三、(6分) 二输入端与非门接成如下图所示。已知与非门的 $V_{OH}=3.6V$ ， $V_{OL}=0.3V$ ，

$I_{OH(max)}=1.0mA$ ， $I_{OL(max)}=20mA$ ， $R_C=1K\Omega$ ， $V_{CC}=10V$ ， $\beta=40$ 。若要实现 $P = \overline{A\overline{B}}$ ， $V_O = \overline{\overline{A}B}$ ，试确定电阻 R_B 的取值范围。



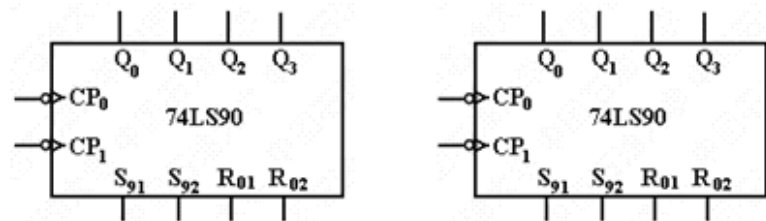
四、(4分) 画出输出 F 的波形。



五、(30分) 设计题

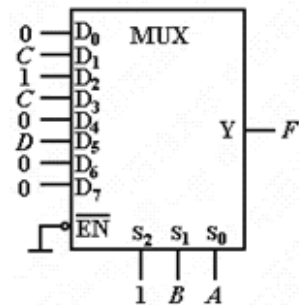
- 设计一个低电平为输出有效电平的两位二进制译码器，要求列出真值表，用与非门实现该电路，画出逻辑图。(10分)
- 试用 555 定时器设计一个多谐振荡器，要求输出脉冲的振荡频率为 500 Hz，占空比等于 60%，积分电容等于 1000 pF。
 - 画出电路连接图；
 - 画出工作波形图；
 - 计算 R1、R2 的取值。

3. 用反馈清零法将两片 74LS90 设计成一个 89 进制计数器。

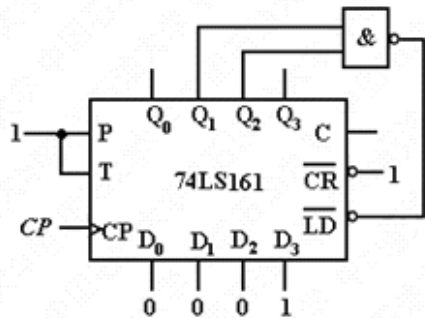


六、(30 分) 分析题:

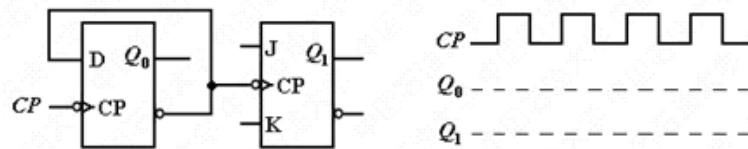
1. 写出 F 的逻辑函数。



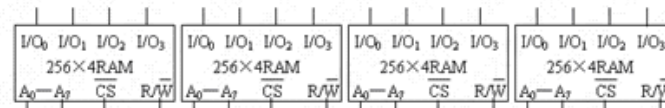
2. 写出下图的有效状态图, 并说明其模值多大?



3. 下列各触发器为 TTL 电路。假设各触发器的初始状态为 1, 试画出所示电路在 CP 脉冲作用下各触发器 Q_0 和 Q_1 端的输出波形。



七、(5分) 将 256×4 的 RAM 扩展成 512×8 的 RAM。



八、(12 分) 简答题

1. 三态门有几种状态？分别是什么？

2. 采用奇偶检验技术发送信号, 若发送的一组信号为 1001001, 则对应的偶校验位是?

奇偶检验技术是利用了哪种逻辑运算？这种逻辑运算的特点？

3. 若需要每输入 1000 个脉冲分频器能输出一个脉冲, 则由二进制加法计数器构成的分频器需要多少个触发器? 有多少个无效状态?

4. 某 D/A 转换器输入 $n=10$ 位二进制数, 最大满刻度输出电压 $U_m=5V$, 试求最小分辨电压 U_{LSB} 和以百分数表示的分辨率。

样本试卷二答案及评分标准

一、(8分) 将下列逻辑函数化简成最简与或式:

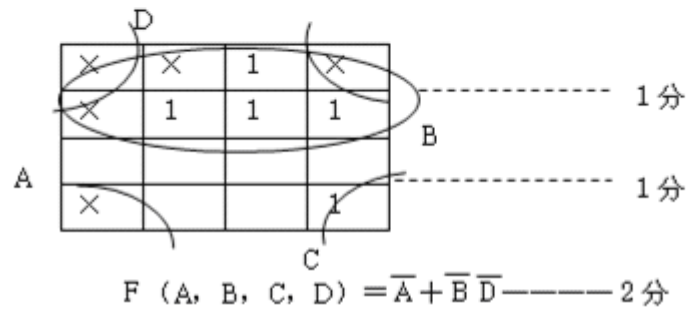
$$1、F=(A+B)(A+A\bar{B})\bar{C}+A(\bar{B}+C)+AB\bar{C}+ABC$$

$$= A + \bar{A}B + \bar{B}C \text{-----} (1 \text{分})$$

$$= A + B + B\overline{C} \text{-----} (1 \text{分})$$

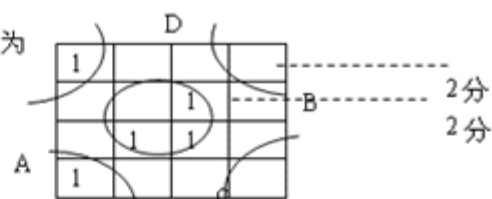
$$= A + B + C \text{-----} (2 \text{分})$$

2、



二、(5分)

函数 $F=ABD+BCD+\bar{B}\bar{C}\bar{D}$ 的卡诺图为



至少有 3 个无关项 m_2, m_8, m_{10} . ----- 1 分

三、(6分)解: 设与非门输出高电平 3.6V, 要使 V_o 为低电平, 三极管须处于饱和, 即 $I_B \geq I_{BS}$ —— (1分)

$$I_F = (3.6 - 0.7) / R_F = 2.9 / R_F \text{ (mA)} \quad \text{----- (1分)}$$

$$I_{BQ} = (10 - 0.3) / \beta R_B = 0.2425 \quad (\text{mA}) \quad \text{-----} (1 \text{ 分})$$

由以上可得： $R_f \leq 11.96 \text{K}\Omega$ ----- (1分)

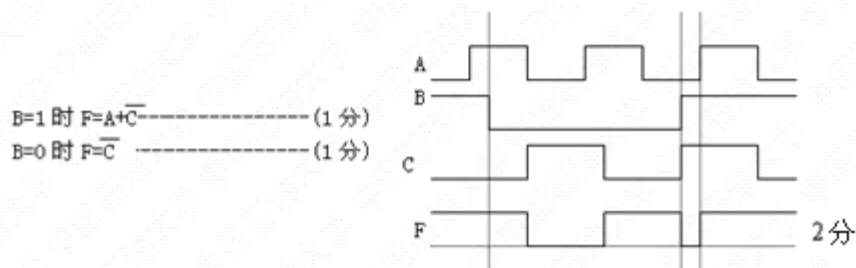
又有与非门的 $I_{OIL} = 1.0\text{mA}$

故 2.9/ $R_0 \leq 1.0$ (mA)----- (1分)

得 $R \geq 2.9 \text{ K}\Omega$ ----- (1分)

所以, $2.9\text{ K}\Omega \leq R_0 \leq 11.96\text{ K}\Omega$

四、(4分)



五、(30分) 设计题

1、(10分)

A	B	$\overline{Y_0}$	$\overline{Y_1}$	$\overline{Y_2}$	$\overline{Y_3}$
0	0	0	1	1	1
0	1	1	0	1	1
1	0	1	1	0	1
1	1	1	1	1	0

$\overline{Y_0} = \overline{A \cdot B \cdot \overline{A \cdot B \cdot \overline{A \cdot B}}}$

$\overline{Y_1} = \overline{A \cdot \overline{B} \cdot \overline{A \cdot \overline{B} \cdot \overline{A \cdot B}}}$ (4分)

$\overline{Y_2} = \overline{A \cdot \overline{B} \cdot \overline{A \cdot B \cdot \overline{A \cdot B}}}$

$\overline{Y_3} = \overline{A \cdot \overline{B} \cdot \overline{A \cdot B \cdot \overline{A \cdot B}}}$

图略 (2分)

(3) $t = 0.7(R_1 + R_2)C$ (3分)

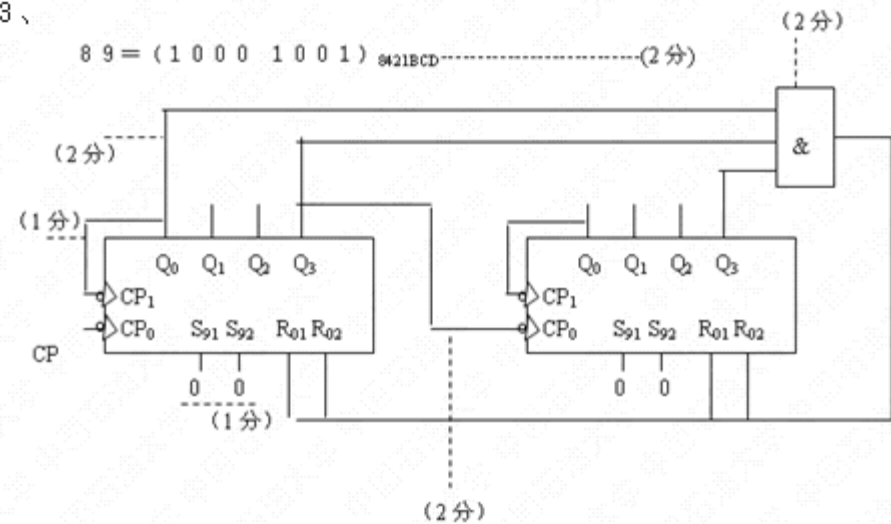
$t = 0.7R_2C$

由题意:

$$\frac{0.7(R_1 + R_2)C}{0.7(R_1 + R_2)C + 0.7R_2C} = \frac{R_1 + R_2}{R_1 + 2R_2} = 0.6$$

解得: $R_2 = 2R_1$
 $R_1 = 571.4K\Omega$, 则 $R_2 = 1142.9K\Omega$

3、



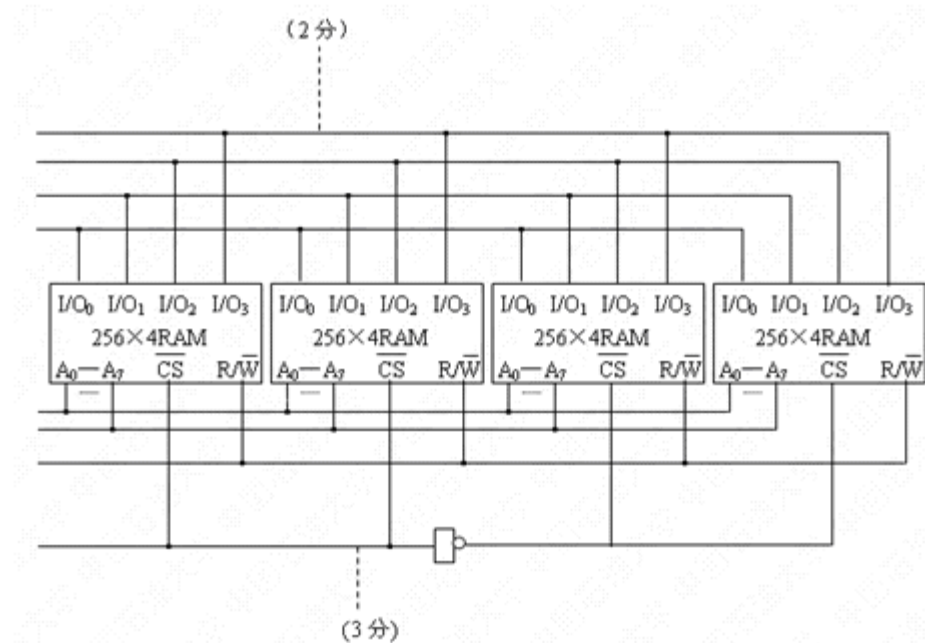
六、(30分) 分析题:

1、(10分)

解: 写出八选一数据选择器的逻辑函数(略) (5分)

$F = ABD$ (5分)

七、(5分)

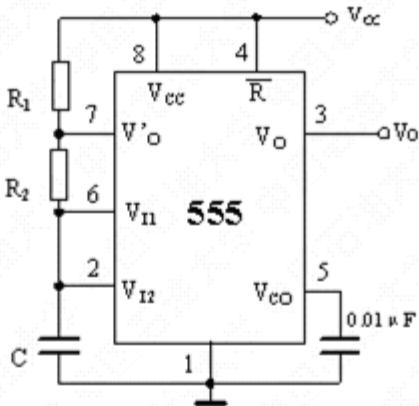


八、(12分)

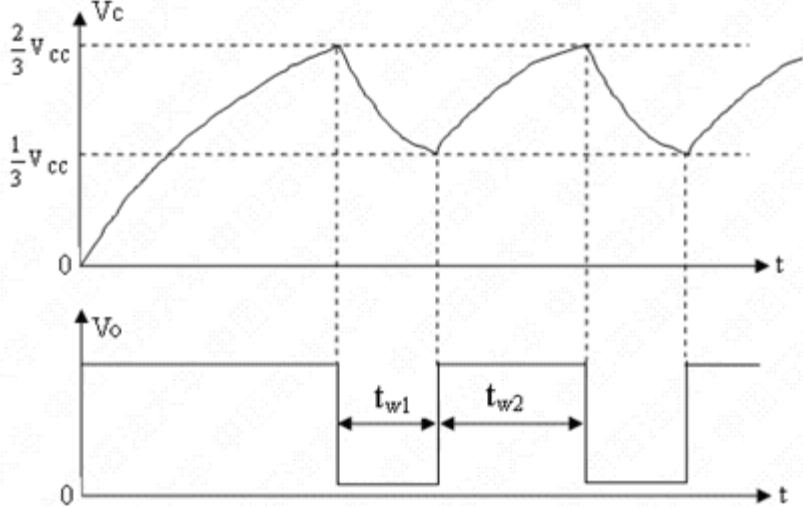
- (3分) 答: 三种状态。高电平、低电平、高阻态。
- (3分) 答: 偶校验位是“1”。采用异或运算, 偶数个1相异或为0, 奇数个1相异或为1。
- (3分) 答: 10个触发器。24个无效状态。
- (3分) 答: $U_{LSB} = 4.89mV$ 。分辨率为0.9775%。

2、解:

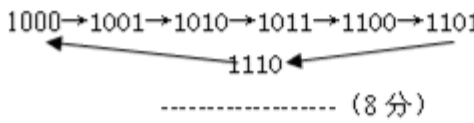
(1) 电路连接图如下: (4分)



(2) 电路工作波形图如下: (3分)

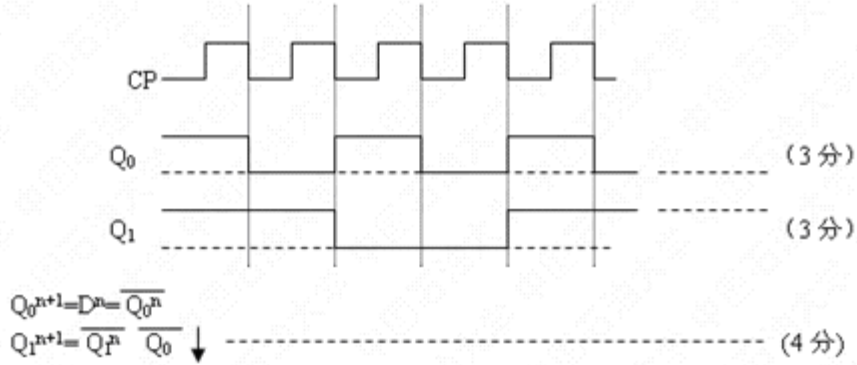


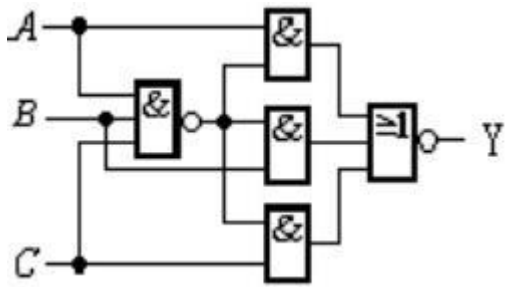
2、(10分)



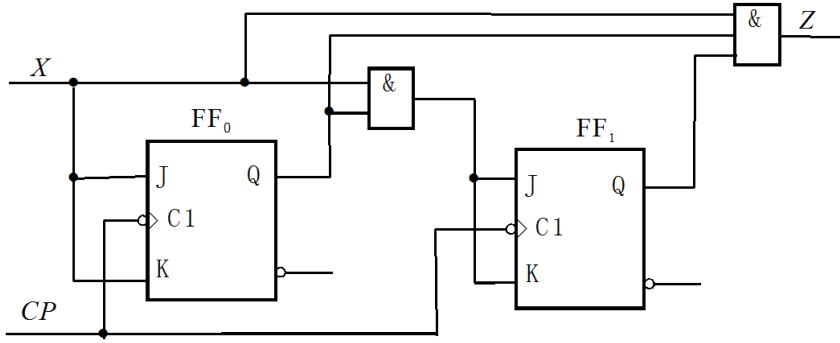
$M = 7$ (2分)

3、(10分)





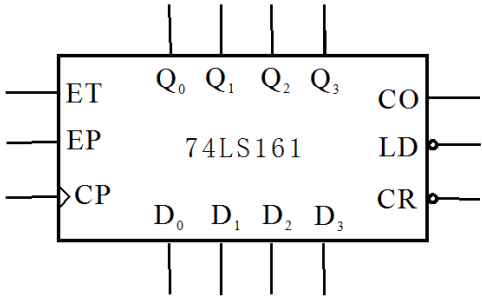
2．分析下面时序电路的逻辑功能，写出电路的驱动方程、状态方程和输出方程，画出电路的状态转换图和时序图，说明电路能否自启动。(20 分)



五、设计题(15分)

用四位二进制加法计数器74LS161同步清零功能接成12进制计数器。并画出其有效状态循环图。(74LS161的状态表以及符号已给出，连线图可直接在已给符号基础上作图) (15分)

输 入									输 出			
CP	\overline{CR}	\overline{LD}	EP	ET	D_3	D_2	D_1	D_0	Q_3	Q_2	Q_1	Q_0
×	0	×	×	×	×	×	×	×	0	0	0	0
↑	1	0	×	×	D_3	D_2	D_1	D_0	D_3	D_2	D_1	D_0
×	1	1	0	×	×	×	×	×	保 保 计	持 持 数	保 保 计	持 持 数
×	1	1	×	0	×	×	×	×				
↑	1	1	1	1	×	×	×	×				



一、单项选择题(每小题2分，共20分)

- 1．为了把串行输入的数据转换为并行输出的数据，可以使用（ B ）
- A．寄存器 B．移位寄存器 C．计数器 D．存储器
- 2．和 TTL 电路相比，CMOS 电路最突出的优点在于（ D ）
- A．可靠性高 B．抗干扰能力强 C．速度快 D．功耗低
- 3．当 JK 触发器在时钟 CP 作用下，欲使 $Q^{n+1} = Q^n$ ，则必须使(C)
- A.J=0, K=1 B.J=1, K=0 C.J=K=0 D.J=K=1
- 4．从多个输入数据中选出其中一个输出的电路是（ B ）
- A．数据分配器 B．数据选择器 C．数字比较器 D．编码器
- 5．计数器主要由（ B ）构成
- A．与外门 B．触发器 C．或外门 D．组合逻辑电路
- 6.RS 触发器当R=S=0 时， Q^{n+1} =(C)
- A．0 B．1 C． Q^n D． $Q^{n'}$
- 7．八路数据选择器，其地址输入端（选择控制端）有(C)个
- A．8 个 B．2 个 C．3 个 D．4 个
- 8．二进制数的权值为（ B ）
- A．10 的幂 B．2 的幂 C．16 的幂 D．8 的幂
- 9．为了提高多谐振荡器频率的稳定性，最有效的方法是（ C ）
- A．提高电容、电阻的精度 B．提高电源的稳度
- C．采用石英晶体振荡器 C．保持环境温度不变

- 10．一个具有 N 个地址端的数据选择器的功能是（ C ）
- A． N 选1 B． $2N$ 选1 C． 2^N 选1 D． (2^N-1) 选1

二、填空题(每空2分，共30分)

- 1．时序逻辑电路由 组合 电路和 存储 电路组成。
- 2．组合逻辑电路的特点是 任一时刻，输出信号仅仅取决于当时的输入信号，而与电路原来所处的状态无关；时序逻辑电路的特点是 任一时刻电路的稳态输出，不仅和该时刻的输入信号有关，而且还取决于电路原来的状态。
- 3．5 个地址输入端译码器，其译码输出信号最多应有 2^n 个。
- 4．今测得 NPN 三极管各电极对地的电位分别为 $V_c=6V$ ， $V_b=-0.6V$ ， $V_e=0V$ ，该三极管工作状态为 截止状态。
- 5．施密特触发器常用于对脉冲波形的 波形变换；鉴幅；脉冲整形。
- 6．如果对72 个符号进行二进制编码，则至少需要 7 位二进制代码。
- 7．描述逻辑函数与对应变量取值关系的表格叫 真值表。
- 8．边沿触发器按其逻辑功能分类，可以分成 JK 型、D 型、T 型、T'型 四类。
- 9．经常用来表示触发器逻辑功能的方法有 特性表、卡诺图、特性方程、状态图和时序图；等五种。这几种方法之间能否相互转换？ 能。
- 10．半导体三极管是 一种用电流控制且具有放大功能 的开关元件。
- 11．MOS 管是用 电压 进行控制的，也具有 放大 特性。

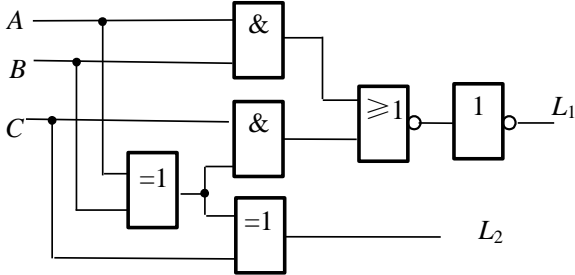
三、化简题(5分)

请用公式法将下式化为最简与或式。(5 分)

$$(A\overline{B}+D)(A+\overline{B})D$$
$$(A\overline{B}+D)(A+\overline{B})D$$
$$=A\overline{B}D+AD+\overline{B}D$$
$$=AD+\overline{B}D$$

四、分析题(30分)

- 1．分析如图所示逻辑电路，写出输出端的逻辑函数表达式，列出真值表，说明电路能实现什么逻辑功能。(10 分)



$$L_1 = AB + \overline{A}BC + \overline{A}\overline{B}C$$
$$L_2 = A \oplus B \oplus C$$

真值表如表所示。电路实现全加器功能。

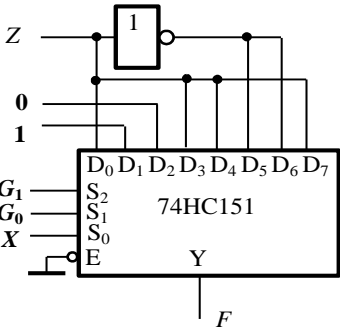
表				
A	B	C	L_1	L_2
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

- 2．用数据选择器组成的多功能组合逻辑电路如图所示。图中 G_1 、 G_0 为功能选择输入信号， X 、 Z 为输入逻辑变量， F 为输出逻辑函数。分析该电路在不同的选择信号时，可获得哪几种逻辑功能，请将结果填入表中。(20 分)
- 答：分析电路可得 G_1 、 G_0 为不同取值时的逻辑功能如表所示。

表		
G_1	G_0	功能
0	0	$F=X+Z$ 或逻辑
1	0	$F=X \cdot Z$ 与逻辑
1	0	$F=\overline{X}Z+X\overline{Z}$ 异或逻辑
1	1	$F=\overline{X}\overline{Z}+XZ$ 同或逻辑

五、设计题(15分)

设计一个时序电路，要求如下图所示的状态图。(15分)



G_1	G_0	F	功 能

选择触发器：
可选用 3 个 CP 下降沿触发的边沿 JK 触发器。
时钟方程：
采用同步方案，故取 $CP_0=CP_1=CP_2=CP$
状态方程和输出方程：

$$\begin{cases} Q_2^{n+1} = Q_1^n Q_0^n \\ Q_1^{n+1} = \overline{Q_1^n} Q_0^n + Q_1^n \overline{Q_0^n} \\ Q_0^{n+1} = \overline{Q_2^n} \cdot \overline{Q_0^n} \\ Z = Q_2 \end{cases}$$

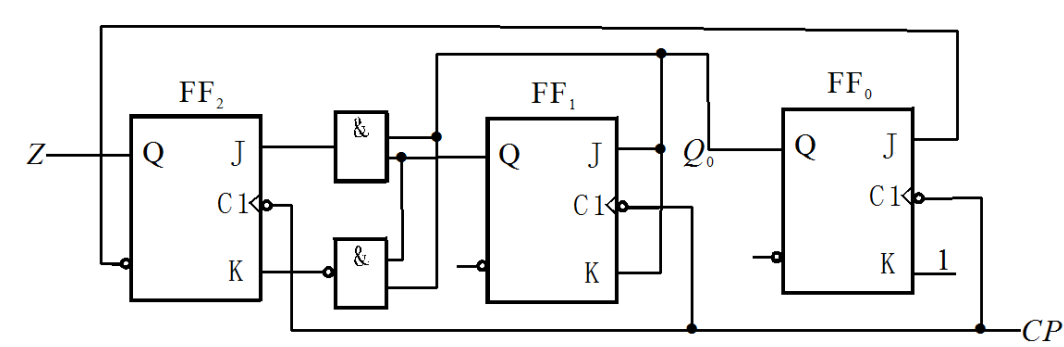
JK 触发器表达形式：

$$\begin{cases} Q_2^{n+1} = Q_1^n Q_0^n (Q_2^n + \overline{Q_2^n}) = Q_1^n Q_0^n \overline{Q_2^n} + Q_1^n Q_0^n Q_2^n \\ Q_1^{n+1} = \overline{Q_1^n} Q_0^n + Q_1^n \overline{Q_0^n} = Q_0^n \overline{Q_1^n} + \overline{Q_0^n} Q_1^n \\ Q_0^{n+1} = \overline{Q_2^n} \cdot \overline{Q_0^n} = \overline{Q_2^n} \cdot \overline{Q_0^n} + 0 \cdot Q_0^n \end{cases}$$

驱动方程：

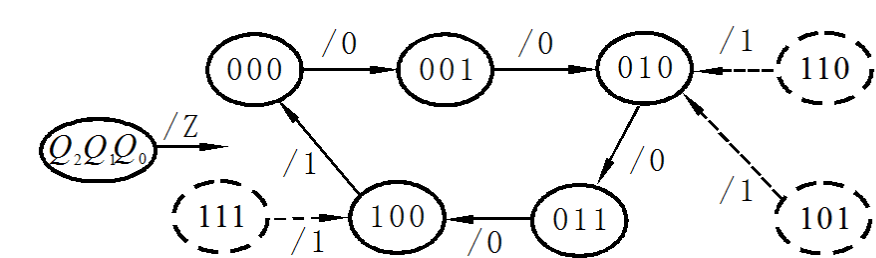
$$\begin{cases} J_2 = Q_1 Q_0 & K_2 = \overline{Q_1 Q_0} \\ J_1 = Q_0 & K_1 = \overline{Q_0} \\ J_0 = \overline{Q_2} & K_0 = 1 \\ Z = Q_2 \end{cases}$$

逻辑电路图：



检查电路能否自启动：

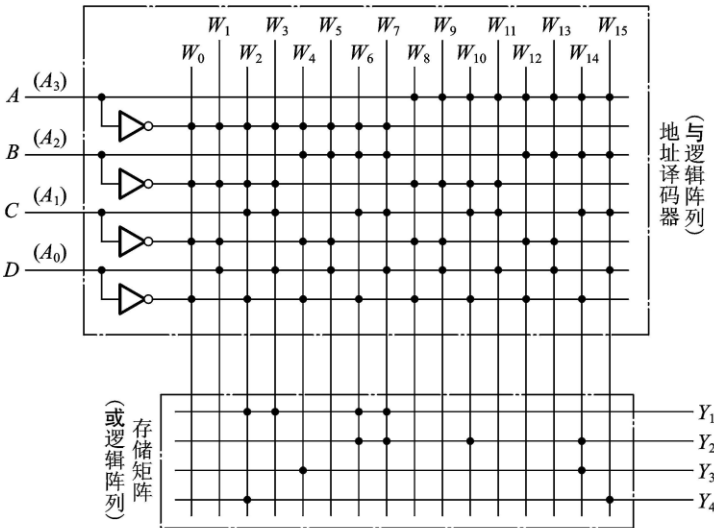
其全部状态的转换图为：



因为无效状态 101、110、111 没有形成无效循环，均能转换到有效状态，故此电路能够自启动。

一、填空题（1-5 小题每空 1 分，6-10 小题每空 2 分，共 20 分）

1. $(16.25)_{10} = (\rule{1.5cm}{0.4pt})_2 = (\rule{1.5cm}{0.4pt})_8 = (\rule{1.5cm}{0.4pt})_{16}$
2. 三态门输出的三种状态分别为：_____、_____ 和_____。
3. 基本 RS 触发器的约束条件是_____。
4. 多谐振荡器是一种波形_____电路，它没有稳态，只有两个_____。
5. 把 JK 触发器改成 T 触发器的方法是_____。
6. $F(A,B,C,D) = A + (B + C + (D + E)')'$ 的对偶式为_____。
7. 十进制数（-12）的补码形式为_____。
8. 某信号采集系统要求一片 A/D 转换器集成芯片在 1S 内对 16 个热电偶的输出电压分时进行 A/D 转换。已知热电偶输出电压范围为 0~0.025V（对应 0~450℃温度范围），需要分辨的温度为 0.1℃，试问选用_____位的 A/D 转换器。
9. RAM 存储器地址线 4 条，数据线 8 条，其存储容量为_____。
10. 写出下图有 ROM 构成的组合逻辑函数式 $Y_2 =$ _____。

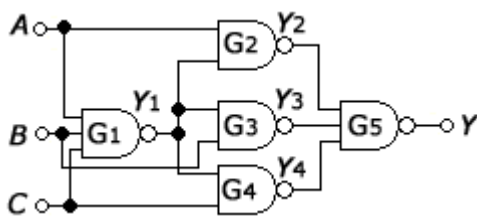


二、逻辑函数化简证明题（共 3 题，共 20 分）

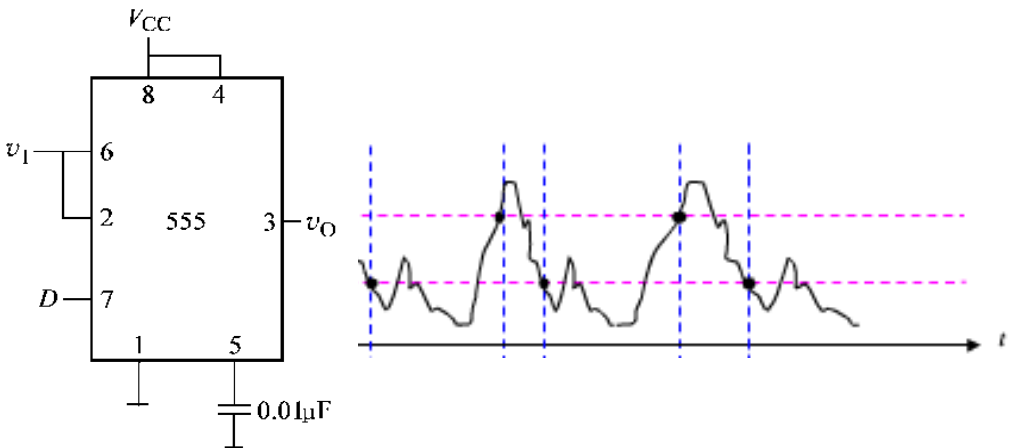
1. （6 分）用公式法化简下面逻辑函数为最简与或式
 $F(A,B,C) = (A'BC)'+(AB)'$
2. （6 分）证明下面逻辑恒等式，方法不限。
 $(A+C')(B+D)(B+D') = AB + BC'$
3. （8 分）用卡诺图法求下面逻辑函数的反函数，用最简与或式表示。
 $F(A,B,C,D) = ABC + ABD + C'D' + AB'C + A'CD' + AC'D$

三、电路分析题（共 4 题，共 30 分）

1. （6 分）分析如图所示组合逻辑电路的功能。
(1) 写出 Y 的输出表达式；
(2) 列出输入 A、B、C 和输出 Y 之间关系的真值表；
(3) 说明电路的逻辑功能。

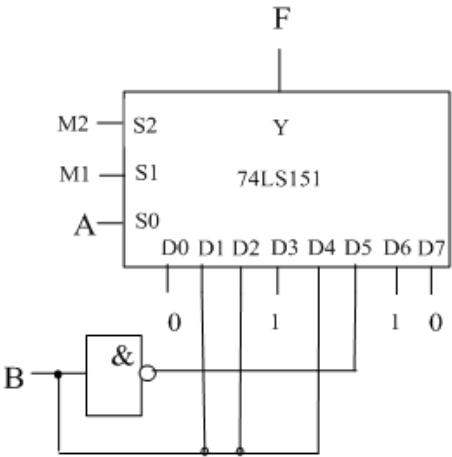


2. （6 分）下图为由 555 定时器构成的施密特触发器，555 工作特性如表所示。画出输出端 V_o 波形。



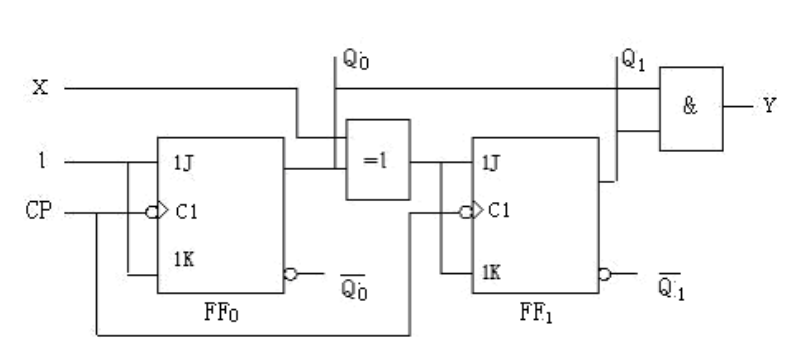
输入			输出	
清零端 (引脚 4)	V_{i1} (引脚 6, TH)	V_{i2} (引脚 2, TR)	V_o (引脚 3)	放电管 T_D
0	*	*	0	导通
1	$>(2/3)V_{CC}$	$>(1/3)V_{CC}$	0	导通
1	$<(2/3)V_{CC}$	$>(1/3)V_{CC}$	保持	保持
1	$<(2/3)V_{CC}$	$<(1/3)V_{CC}$	1	截止
1	$>(2/3)V_{CC}$	$<(1/3)V_{CC}$	1	截止

3. （8 分）已知由八选一数据选择器组成的逻辑电路如下所示。试分析该电路在 M1 和 M2 取值分别为 00、01、10、11 四种情况下，输出端 F 的逻辑表达式，判断其对应的逻辑功能。 写出详细分析过程，其中八选一数据选择器输出端逻辑表达式为： $Y = \sum m_i D_i$,其中 m_i 是 S2S1S0 最小项。



4. （10 分）分析下图所示电路，写出：

- ①驱动方程;
- ②状态方程;
- ③输出方程;
- ④状态表;
- ⑤电路功能。

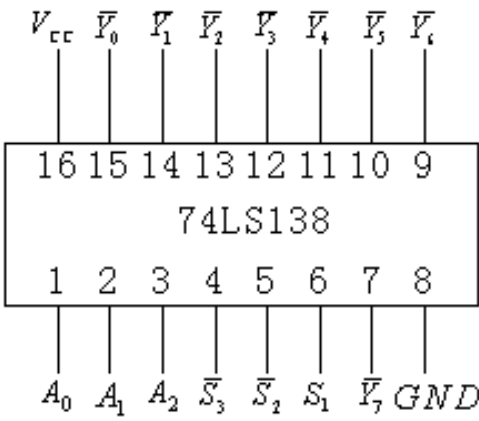


四、电路设计题（共 3 题，共 30 分）

注意：所有电路图画线均要求用尺子，否则将酌情扣分。

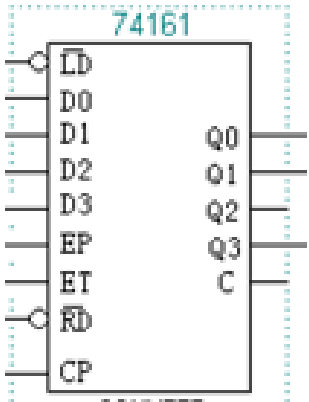
1. （8 分）设计一裁判表决电路，一个主裁判两票，三个副裁判每人一票，三票及以上同意为通过。写出设计过程，要求所使用门电路数量尽可能少。
2. （10 分）试用 74LS138 和必要的门电路产生如下多输出逻辑函数。要求写出设计过程，画出设计电路图。

$$\begin{cases} Y_1 = AC \\ Y_2 = A'B'C + AB'C' + BC \\ Y_3 = B'C' + ABC' \end{cases}$$



$\overline{S_1} + \overline{S_2}$	$A_2A_1A_0$	输 出
×	×××	全 1
1	×××	全 1
0	0 0 0	$\overline{Y_0} = 0$ ，其 余为 1
0	m_i	$\overline{Y_i} = \overline{m_i}$ ，其 余为 1

3. （12 分）试用 74LS161 和必要的门电路设计一个带有输入控制端的计数器，要求当输入控制 A=1 为十二进制计数器，输入控制 A=0 为十进制计数器。（要求用置零法，写出详细设计过程）



74161功能表					
CP	$\overline{R_0}$	\overline{LD}	EP	ET	工作状态
×	0	×	×	×	置零
\downarrow	1	0	×	×	预置数
×	1	1	0	1	保持
×	1	1	×	0	保持(但C=0)
\downarrow	1	1	1	1	计数

判断题。

- 1.8421BCD 码是二一十进制码。(√)
- 2.与逻辑是至少一个条件具备事件就发生的逻辑。(×)
- 3.“ 同或”逻辑功能是两个输入变量 A, B 相同时, 输出为 1;A, B 不同时输出为 0。(√)
- 4.基本 RS 触发器具有“不定”问题。(√)
- 5.JK 触发器有保持功能, 但无翻转功能。(×)
- 6.逻辑器件 74LS161 是集成寄存器。(×)
- 7.计数器不能作为分频器。(×)
- 8.对于 T T L 门电路来说, 如果输入端悬空即代表输入低电平。(×)
- 9.三态输出门电路的输出除了有高, 低电平这两个状态外, 还有第三个状态——高阻态。(√)
- 10.同步时序电路具有统一的时钟 CP 控制。(√)

二．单项选择题。

- 1.一个 8 选 1 的数据选择器有 (8) 个选择控制信号输入端。
- 2.n 个变量, 有多少个最小项 (2^n)。
- 3.在数字逻辑电路中, 利用三极管的截止状态和 (饱和) 状态实现开关电路的断开和接通。
- 4.共阳型七段数码管各段点亮需要 (低电平)。
- 5.74LS148 编码器是 (8 线-3 线优先编码器)。
- 6.对于 JK 触发器, 若 J=K, 则可完成 (T) 触发器的逻辑功能。
- 7.三变量逻辑函数 F(A,B,C)=A+BC 的最小项表示中不含下列哪项 (A)。
A . m2 B.m5 C.m3 D.m7
- 8.下列逻辑代数基本运算关系式中不正确的是 (C)。
A. (A+1) '=0 B.A(+B)=A'B+AB' C.A+A'B=A'+B D.(A'+A'B)'=A
- 9.常用于数据串并行转换的电路是 (D)。
A . 加法器 B.数值比较器 C.计数器 D.移位寄存器
- 10.两片 74LS160 计数器级联后最大可组成 (D) 进制计数器。
A . 99 B.100 C.255 D.256
- 4.下列方法中, 不能消除竞争冒险的是 (B)。
A . 引入封锁脉冲 B.化简电路, 减少逻辑器件数目 C.接入滤波电容 D.引入选通脉冲
- 5.卡诺图上变量的取值顺序是采用 (A) 的形式, 以便能够用几何上的相邻关系表示逻辑上的相邻。
A . 二进制码 B.循环码 C.ASCII 码 D.十进制码
- 6.一个 4 选 1 的数据选择器有 (A) 个选择控制信号输入端。
A.4 B.8 C.2 D.1
- 7 . 在数字逻辑电路中, 利用二极管的截止状态和 (D) 状态实现开关电路的断开和接通。
A . 放大 B.击穿 C.饱和 D. 导通
- 8.两片 74LS161 计数器级联后最大可组成 (D) 进制计数器。
A . 99 B.100 c . 2 5 5 D . 2 5 6
- 9. 共阳型七段数码管各段点亮需要 (C)。
A . 高电平 B.接电源 C.低电平 D.接公共端
- 10.可以用来实现并|串转换和串|并转换的器件是 (C)。
A . 计数器 B.全加器 C.移位寄存器 D.存储器

三．化简题。

- 1.试用逻辑代数基本公式和常用公式化简逻辑函数式 Y=AB'+ACD+A'B'+A'CD.
=(A+A')B'+(A+A')CD
=B'+CD
Y=AC'+A'D+C'D.
=AC'+A'D+(A+A')C'D
=AC'+A'D+AC'D+A'C'D
=AC'(1+D)+A'D(1+C')
=AC'+A'D
- 2.利用卡诺图将具有无关项的逻辑函数 Y 化为最简的与或逻辑式。
Y= (A, B, C, D) = ∑ m(0,1,4,6,9,13)+d(2,3,5,7,10,11,15).

利用卡诺图可化出：

Y=A'+D

Y=(A,B,C,D)= ∑ m(3,6,7,9)+d(10,11,12,13,14,15).

利用卡诺图可化出：

Y=CD+AD+BC

四．分析题。

- 1.试分析下图计数器电路为多少进制的计数器, 写出计数循环中所包含状态, 并说明理由。已知十进制计数器 74160 的功能表如下表所示。
无图没法做。

- 2 分析下面所示电路的逻辑功能, 要求写出电路的驱动方程, 状态方程, 输出方程, 课本 262 页例题 6.2.1。

- 3 利用 3- 8 线译码器 74ls138 和门电路产生如下多输出逻辑函数的逻辑图, 要求写出设计过程, 其设计所在电路可在 74LS138 上直接画出, Y1=AB,

Y2=A'B'+ABC'

[解] 令 A=A₂, B=A₁,C=A₀。将 Y₁Y₂写成最小项之和形式，并变换成与非-与非形式。

Y1=∑m(6,7)=(Y6'·Y7')'

Y2=∑m(0,1,6)=(Y0'·Y1'·Y6')'

用外加与非门实现之，如图 1 所示。

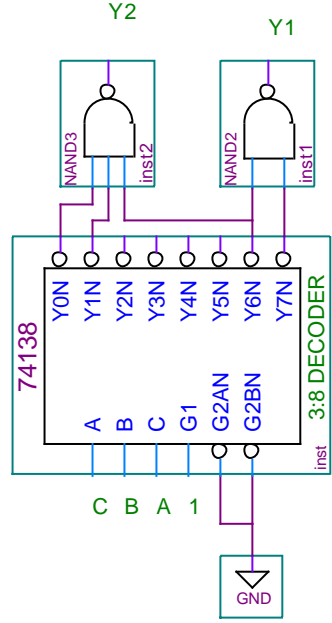


图 1

- 4.无题无法做。
- 五．设计题。
- 1.试用 8 选 1 数据选择器 74LS151 和门电路设计实现一个 A,B,C 三人表决电路，当表决某个提案时，多数人同意则提案通过，但 A 具有否决权，说明：要求写出设计过程并设计出的电路可用芯片 74LS151 上直接画出。

方法三：（用8选1数据选择器74LS151实现设计）

$$L = AB + BC + AC$$

$$L = \overline{A}BC + A\overline{B}C + ABC\overline{C} + ABC = m_3 + m_5 + m_6 + m_7$$

2. 将输入变量接至数据选择器的地址输入端，即 **$A=A_2$, $B=A_1$, $C=A_0$** 。输出变量接至数据选择器的输出端，即 **$L=Y$** 。将逻辑函数**L**的最小项表达式与**74151**的功能表相比较，

$$Y = m_0D_0 + m_1D_1 + m_2D_2 + m_3D_3 + m_4D_4 + m_5D_5 + m_6D_6 + m_7D_7$$

显然，**Y**式中出现的最小项，对应的数据输入端应接**1**，**Y**式中出现的最小项，对应的数据输入端应接**0**。即 **$D_3=D_5=D_6=D_7=1$; $D_0=D_1=D_2=D_4=0$** 。

The diagram shows a 74151 8-to-1 data selector with inputs A, B, and C. The data inputs D0 through D7 are connected to a logic 1 (high) for D3, D5, D6, and D7, and a logic 0 (low) for D0, D1, D2, and D4. The output Y is connected to the output of the data selector.

2.利用 74LS151 数据选择器设计一个监视交通信号灯工作状态的逻辑电路，每一组信号灯均有红，黄，绿三盏灯组成。正常工作状态下，任何时刻总有一盏灯亮，而且只允许一盏灯亮。而当出现其他五中点亮状态时，电路发生故障，这时要求发出故障信号，以提醒维护人员前去修理。说明：要求画出设计线路，并设计出图中电路可在芯片 74LS151 上直接画出。

解：设：灯亮为“1”，不亮为“0”，
正常为“0”，不正常为“1”。

取 A₂=R、A₁=Y、A₀=G

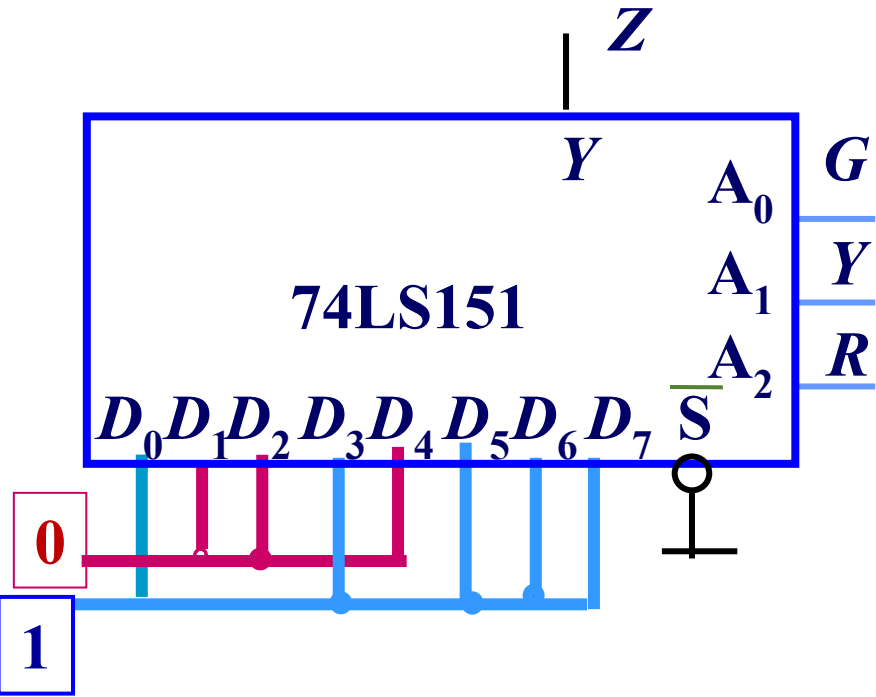
真值表：

R	Y	G	Z
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

由真值表得：

$D_0 = D_3 = D_5 = D_6 = D_7 = 1$, $D_1 = D_2 = D_4 = 0$

电路图如下：



得分	
----	--

一. 填空题（将答案填在横线上，每空 2 分，共 20 分）

- 十进制数 568.9 对应的 8421BCD 码为：_____。
- $Y = AB' + A'B + C$ 的反演式为：_____。
- 将 $F(A,B,C) = A'C + AB'$ 写成最小项形式= Σm (_____)。
- 图 1 中输出端 Y 的逻辑表达式为_____。
- 图 2 中，输出端 Y 的逻辑表达式为_____。
- 用四选一数据选择器实现函数 $Y = A_1A_0 + A_1'A_0'$ ，应使 $D_0D_1D_2D_3$ 依次为_____。

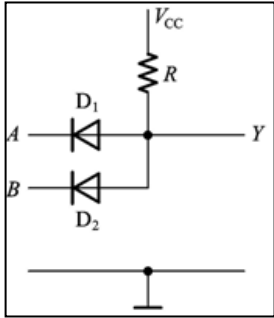


图 1

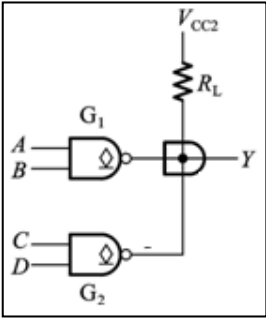


图 2

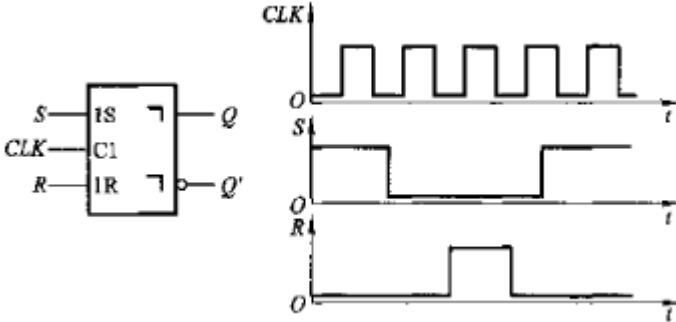
- 对于 JK 触发器，输入 J=0，K=1，现态为 0，CLK 脉冲作用后，触发器的次态应为_____。
- 某台计算机的内存储器设置为 32 位地址线，16 位并行输入/输出端，试计算其最大存储容量：_____位。
- 对于 3 位输入的权电阻网络 D/A 转换器，VREF=-8V，输入数字量 d2d1d0=110 时，输出电压为_____。
- 4 位逐次渐近 A/D 转换器，若时钟脉冲 CP 的频率为 1KHz，转换一次所需时间为_____。

二. 按要求解答下列各题（共 2 小题，共 10 分）

- （5 分）利用公式法将下式化为最简与或式，写出化简过程。

$$F = A' + (A(BC)')'(B + (AC + D)') + BC$$

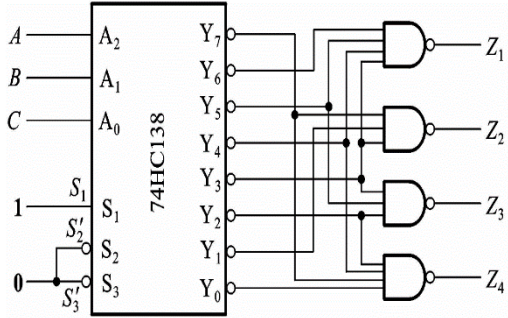
- （5 分）在脉冲触发 SR 触发器电路中，若 S、R、CLK 波形如图所示，试画出输出端 Q、Q' 对应的波形，假定触发器的初始状态为 Q=0.



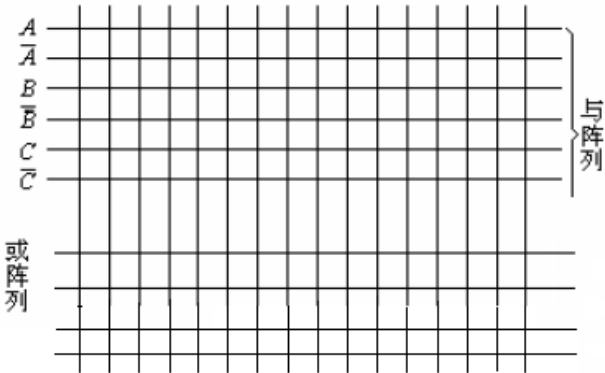
三. 按要求分析下列电路。（共 2 小题，30 分）

- （15 分）分析下图所示电路，74HC138 为 3-8 译码器，逻辑功能如表所示，完成以下题目：

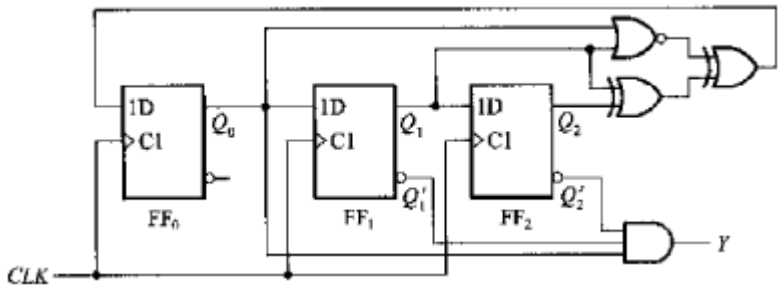
- 写出 Z_1 、 Z_2 、 Z_3 、 Z_4 的逻辑函数式；
- 用卡诺图法化简为最简与或式，要求卡诺图要画出卡诺圈；
- 改用 ROM 来实现，直接在图（下页）上画点，标出 Z_1 、 Z_2 、 Z_3 、 Z_4 。



输 入					输 出							
S ₁	S ₂ ' + S ₃ '	A ₂	A ₁	A ₀	Y ₇ '	Y ₆ '	Y ₅ '	Y ₄ '	Y ₃ '	Y ₂ '	Y ₁ '	Y ₀ '
0	X	X	X	X	1	1	1	1	1	1	1	1
X	1	X	X	X	1	1	1	1	1	1	1	1
1	0	0	0	0	1	1	1	1	1	1	1	0
1	0	0	0	1	1	1	1	1	1	1	0	1
1	0	0	1	0	1	1	1	1	1	0	1	1
1	0	0	1	1	1	1	1	1	0	1	1	1
1	0	1	0	0	1	1	1	0	1	1	1	1
1	0	1	0	1	1	1	0	1	1	1	1	1
1	0	1	1	0	1	0	1	1	1	1	1	1
1	0	1	1	1	0	1	1	1	1	1	1	1



- 2.（15 分）分析下图所示时序电路：
- （1）写出驱动方程、状态方程、输出方程；
- （2）画出电路的状态转换图；
- （3）检查电路能否自启动。

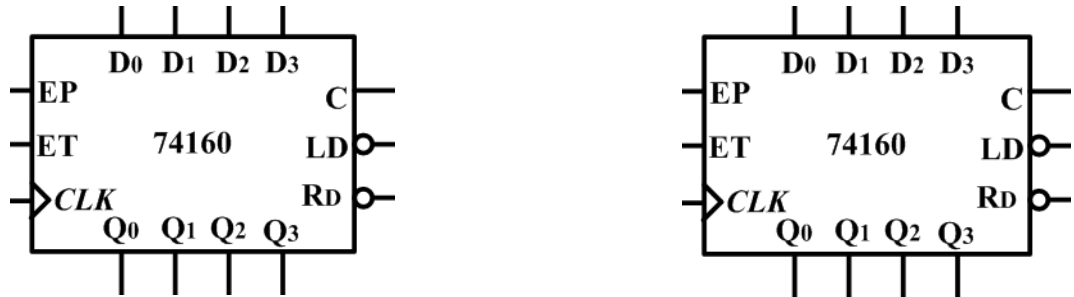


四. 按要求设计电路（共 3 小题，共 40 分）

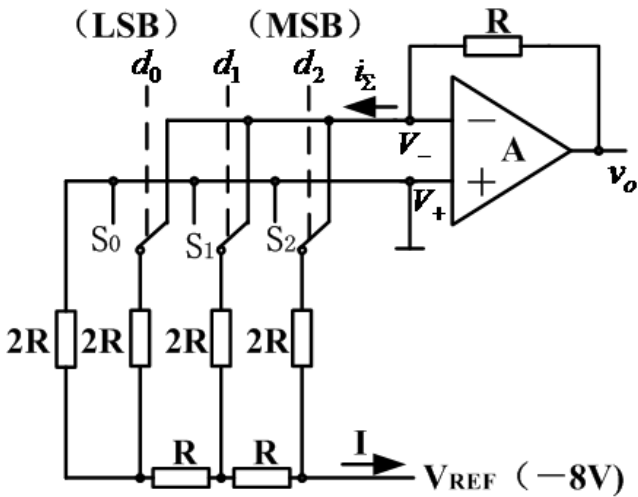
- 1.（10 分）用与非门设计一个四变量多数表决器，当输入变量 A、B、C、D 有 3 个或 3 个以上为 1 时，输出为 1，其他情况输出为 0。要求**只能用与非门（可以有多个输入端）**，列出真值表，写出输出变量 Y 的逻辑表达式，画出电路图。
- 2.（20 分）用两种方法将十进制计数器 74LS160 接成六进制计数器，标出输入、输出端，可附加必要门电路，写出设计过程。直接用给出的 74LS160 逻辑图画图即可。
- 方法（1）置零法；
- 方法（2）置数法（所置数**不能**为 0000）。

74LS160 功能表					
CLK	R ₀	LD	EP	ET	工作状态
X	0	X	X	X	置 0（异步）
↑	1	0	X	X	预置数（同步）
X	1	1	0	1	保持（包括 C）
X	1	1	X	0	保持（C=0）
↑	1	1	1	1	计数

解：（设计过程）



- 3.（10 分）下图为 3 位倒 T 型电阻网络 D/A 转换器：
- （1）附加必要门电路和外接电源及电阻，设计一个双极性输出的电阻网络 D/A 转换器。直接在下图基础上画图；
- （2）假设 R=10 千欧，外接电源电压 5V，试计算外接电阻大小。



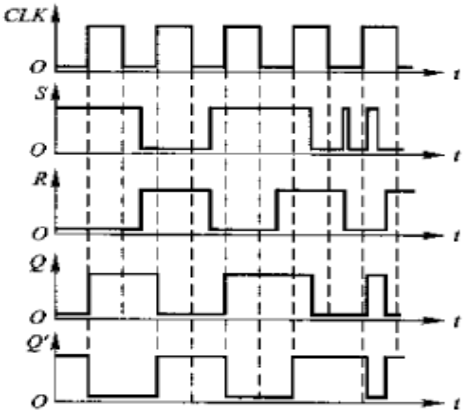
- 一. 填空题（将答案填在横线上，每空 2 分，共 20 分）
1. 010101101000.1001
2. $Y' = (A' + B)(A + B')C$
3. 1, 3, 4, 5
4. $Y = AB$
5. $Y = (AB)' (CD)'$

6. 0101
7. 1
8. $2^{32} \times 16$
9. 4V
10. 6ms

二. 按要求解答下列各题（共 2 小题，共 10 分）

1. （5 分）

$$F = A' + (A(BC)')'(B + (AC + D)') + BC$$
$$= A' + (A' + BC)(B + (AC + D)') + BC$$
$$= (A' + BC)(1 + (B + (AC + D)'))$$
$$= A' + BC$$
2. （5 分）参考答案：



三. 按要求分析下列电路。（共 2 小题，30 分）

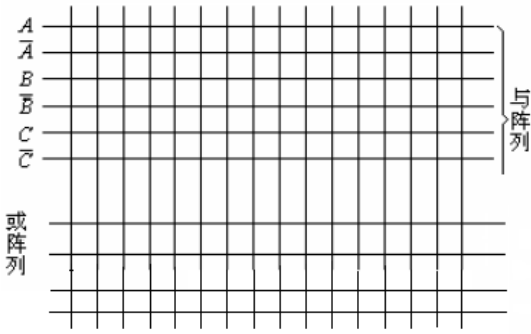
1. （15 分）参考答案和评分标准：
- (1)

$$Z_1 = ABC' + AB'C + AB'C' + A'BC$$
$$Z_2 = ABC + A'B'C + A'BC$$
$$Z_3 = A'BC' + AB'C + A'BC$$
$$Z_4 = A'BC' + AB'C' + ABC + A'B'C'$$

(2)

$$Z_1 = AC' + A'BC + AB'$$
$$Z_2 = BC + A'C$$
$$Z_3 = A'B + AB'C$$
$$Z_4 = A'C' + B'C' + ABC$$

(3)



2. （15 分）参考答案：

$$\begin{cases} D_0 = (Q_0 + Q_1)' \oplus (Q_1 \oplus Q_2) = Q_0'Q_2' + Q_0Q_1'Q_2 + Q_1Q_2' \\ D_1 = Q_0 \\ D_2 = Q_1 \end{cases}$$

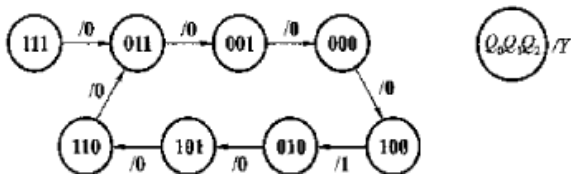
将上述驱动方程代入 D 触发器的特性方程,得到状态方程

$$\begin{cases} Q_0^* = Q_0'Q_2' + Q_0Q_1'Q_2 + Q_1Q_2' \\ Q_1^* = Q_0 \\ Q_2^* = Q_1 \end{cases}$$

输出方程为

$$Y = Q_0Q_1'Q_2'$$

根据得到的状态方程和输出方程,即可画出电路的状态转换图,如图所示。当电路进入无效状态($Q_0Q_1Q_2 = 111$)后,在时钟信号作用下能自行进入有效循环,所以电路能自启动。



评分标准： 7 个方程各 1 分，电路转换图 3 分，判断自启动 2 分。

四. 按要求设计电路（共 3 小题，共 40 分）

1. （10 分）参考答案：

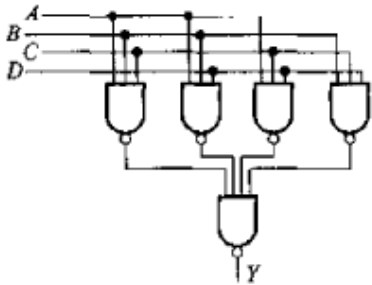
A	B	C	D	Y
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1
1	1	1	1	1

$$Y = A'BCD + AB'CD + ABC'D + ABCD' + ABCD$$
$$= ABC + ABD + ACD + BCD$$

将上式化为与非 - 与非形式

$$Y = \{ (ABC)' \cdot (ABD)' \cdot (ACD)' \cdot (BCD)' \}'$$

根据式(A4.5)b 画出的逻辑电路图如图 A4.5 所示。

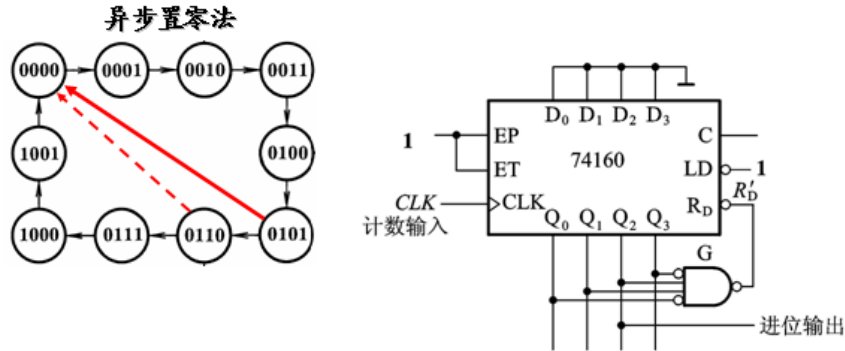


评分标准：真

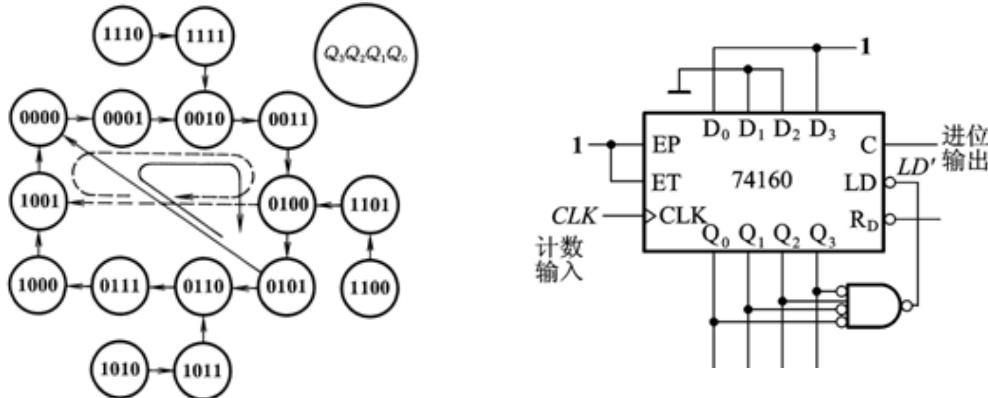
值表 2 分，表达式并化成与非式 4 分，电路 4 分。

2. （20 分）参考答案和评分标准：

（1）置零法，过程 5 分，电路 5 分

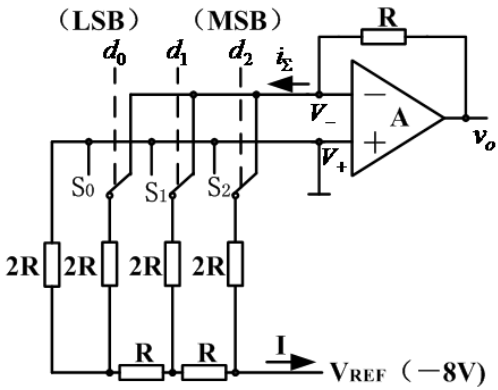


（2）置数 1001，过程 5 分，电路 5 分



3. （10 分）参考答案和评分标准：

（1）6 分，每个元件 2 分



（2）4 分，公式 2 分，计算过程 1 分，结果 1 分

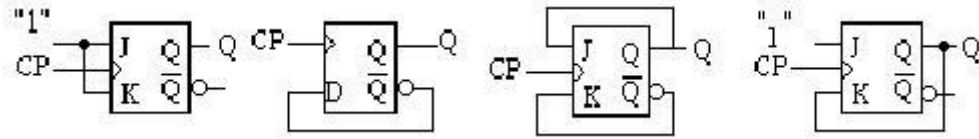
因为：
$$\frac{|V_B|}{R_B} = \frac{|V_{REF}|}{2R}$$

所以：
$$R_B = \frac{5 \times 2 \times 10}{8} = 12.5 \text{ 千欧}$$

《数字逻辑电路》参考试卷 2

一、填空题

1. (30.25)₁₀ = ()₂ = ()₁₆ 。
2. 逻辑函数 $L = \overline{A} \overline{B} \overline{C} \overline{D} + A + B + C + D =$ 1 。 3. 三态门输出的三种状态分别为：_____、_____ 和 _____。 4. 主从型 JK 触发器的特性方程 $Q^{n+1} =$ _____。 5. 用 4 个触发器可以存储_____位二进制数。 6. 存储容量为 4K×8 位的 RAM 存储器，其地址线为 12 条、数据线为 8 条。
- 二、选择题 1. 设下图中所有触发器的初始状态皆为 0，找出图中触发器在时钟信号作用下,输出电压波形恒为 0 的是：（ C ）图。

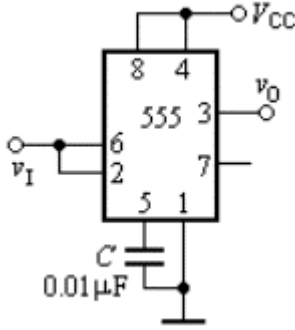


A

B

C

D



2. 下列几种 TTL 电路中，输出端可实现线与功能的电路是（ D ）。

A、或非门 B、与非门 C、异或门 D、OC 门

3. 对 CMOS 与非门电路，其多余输入端正确的处理方法是（ D ）。
- A 通过大电阻接地（>1.5KΩ） B、悬空 C、通过小电阻接地（<1KΩ）

D、通过电阻接 V_{CC}

4. 图 2 所示电路为由 555 定时器构成的（ A ）。

A、施密特触发器 B、多谐振荡器 C、单稳态触发器 D、T 触发器

5. 请判断以下哪个电路不是时序逻辑电路（ C ）。

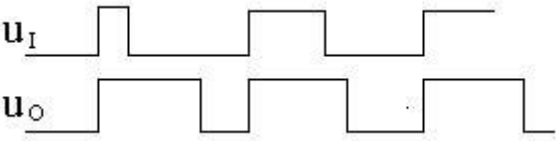
A、计数器 B、寄存器 C、译码器 D、触发器

6. 下列几种 A/D 转换器中，转换速度最快的是（ A ）。

A、 **并行 A/D 转换器** B、计数型 A/D 转换器 C、逐次渐进型 A/D 转换器

B、 D、双积分 A/D 转换器

7. 某电路的输入波形 u_I 和输出波形 u_O 如下图所示，则该电路为（ C ）。



A、施密特触发器 B、反相器 C、**单稳态触发器** D、JK 触发器

8. 要将方波脉冲的周期扩展 10 倍，可采用（ C ）。

A、 10 级施密特触发器 B、10 位二进制计数器 C、**十进制计数器**

B、 D、10 位 D/A 转换器

9. 已知逻辑函数 $Y = AB + \overline{A}C + \overline{B}C$ 与其相等的函数为（ D ）。

A、 AB B、 $AB + \overline{A}C$ C、 $AB + \overline{B}C$ D、 $AB + C$

10. 一个数据选择器的地址输入端有 3 个时，最多可以有（ C ）个数据信号输出。

A、 4 B、 6 C、 8 D、 16

三、逻辑函数化简 （每题 5 分，共 10 分）

- 1、用代数法化简为最简与或式

$$Y = A + \overline{\overline{B} + \overline{CD}} + \overline{\overline{AD}} \bullet \overline{B}$$

- 2、用卡诺图法化简为最简或与式

$$Y = \overline{A} \overline{C} \overline{D} + \overline{A} \overline{B} C \overline{D} + A \overline{B} C \overline{D}, \text{ 约束条件: } A \overline{B} C \overline{D} + A \overline{B} C D + AB = 0$$

四、分析下列电路。 （每题 6 分，共 12 分）

- 1、写出如图 1 所示电路的真值表及最简逻辑表达式。

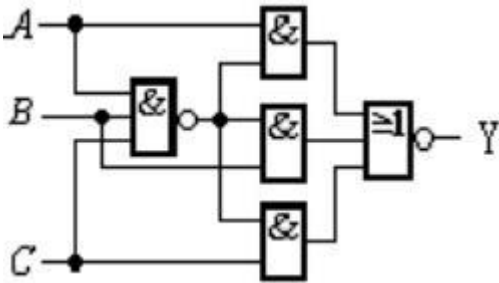


图 1

- 2、写出如图 2 所示电路的最简逻辑表达式。

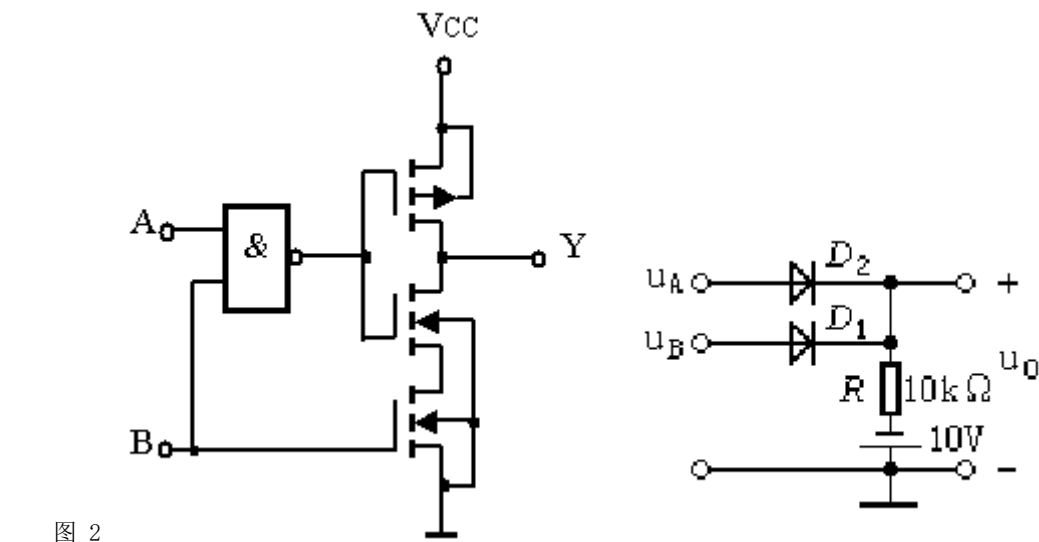


图 2
试根据 u A 输入波形，画出 u 0 的输出波形 （8 分）

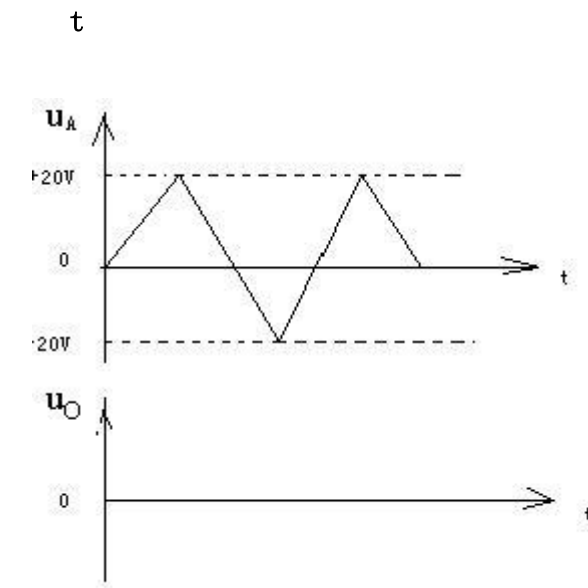
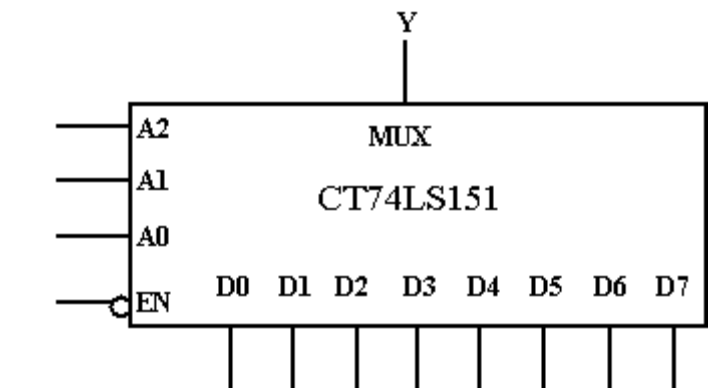


图 3

六、用如图 4 所示的 8 选 1 数据选择器 CT74LS151 实现下列函数。（8 分）
 $Y(A, B, C, D) = \sum m(1, 5, 6, 7, 9, 11, 12, 13, 14)$



七、用 4 位二进制计数集成芯片 CT74LS161 采用两种方法实现模值为 10 的计数器，要求画出接线图和全状态转换图。（10 分）
(CT74LS161 如图 5 所示，其 LD 端为同步置数端，CR 为异步复位端)。（10 分）

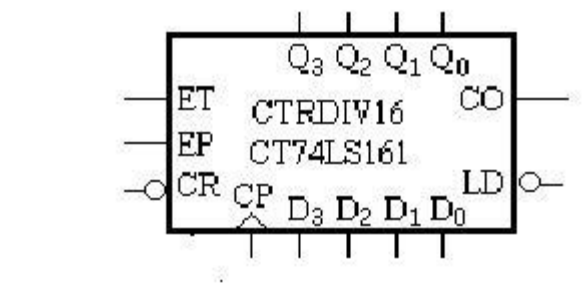
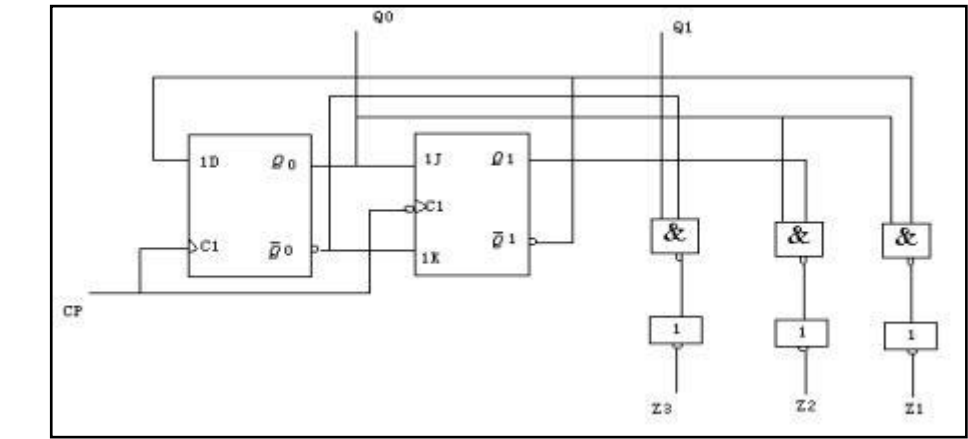


图 5
八、电路如图 6 所示，试写出电路的激励方程，状态转移方程，求出 Z 1 、Z 2 、Z 3 的输出逻辑表达式，并画出在 CP 脉冲作用下，Q 0 、Q 1 、Z 1 、Z 2 、Z 3 的输出波形。
(设 Q 0 、Q 1 的初态为 0。) （12 分）



数字电子技术基础试题（一）参考答案

一、填空题：

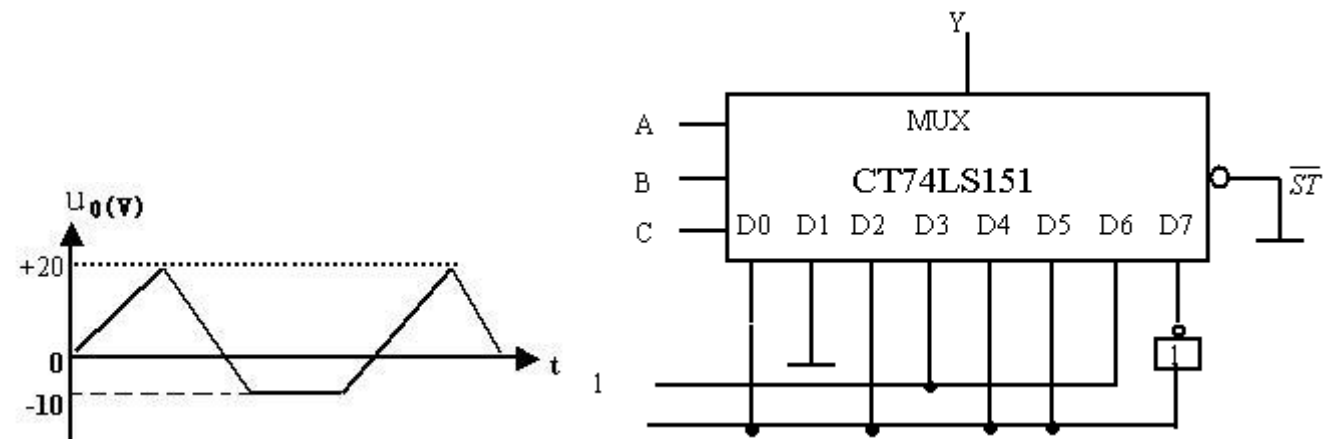
1. $(30.25)_{10} = (11110.01)_2 = (1E.4)_{16}$ 。 2. 1。 3. 高电平、低电平和高阻态。 4. $Q^{n+1} = \overline{K}Q^n + J\overline{Q}^n$ 。 5. 四。 6. 12、 8

二、选择题： 1.C 2.D 3.D 4.A 5.C 6.A 7.C 8.C 9.D 10.C

三、逻辑函数化简 1、 $Y=A+B$ 2、用卡诺图圈 0 的方法可得： $Y = (\overline{A}+D)(A+\overline{D})(\overline{B}+\overline{C})$ 四、 1、 $Y = \overline{A}\overline{B}\overline{C} + ABC$ 该电路为三变量判一致电路，当三个变量都相同时输出为 1，否则输出为 0。

2、 $B=1, Y=A, B=0, Y$ 呈高阻态。

五、 $u_0 = u_A \cdot u_B$, 输出波形 u_0 如图 10 所示:



六、如图 11 所示： 七、接线如图 12 所示：

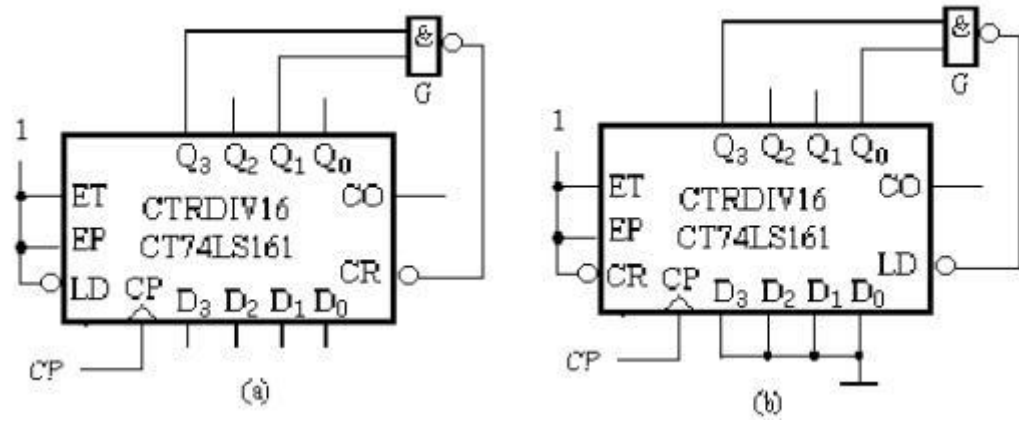
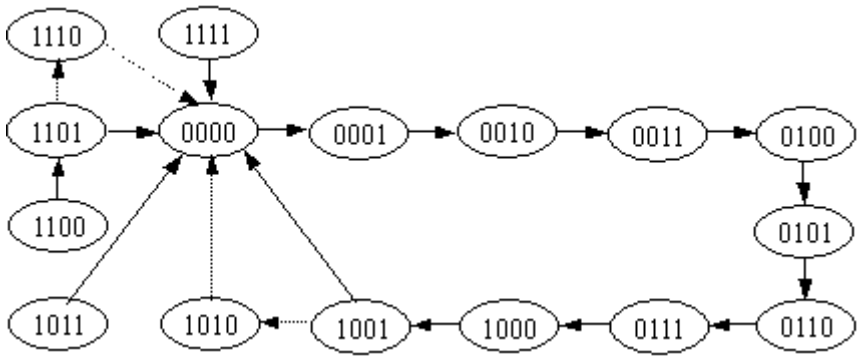
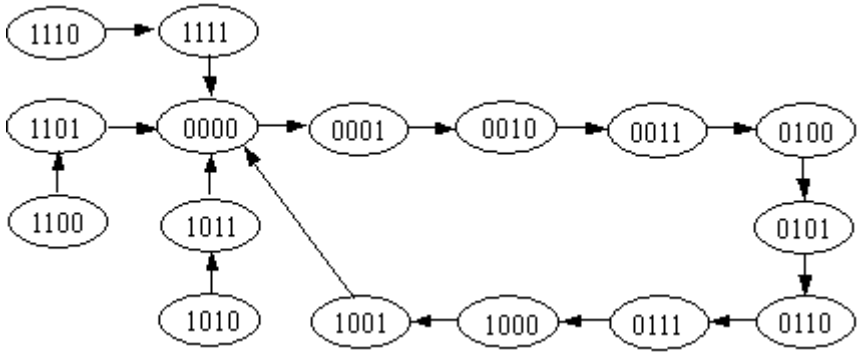


图 12

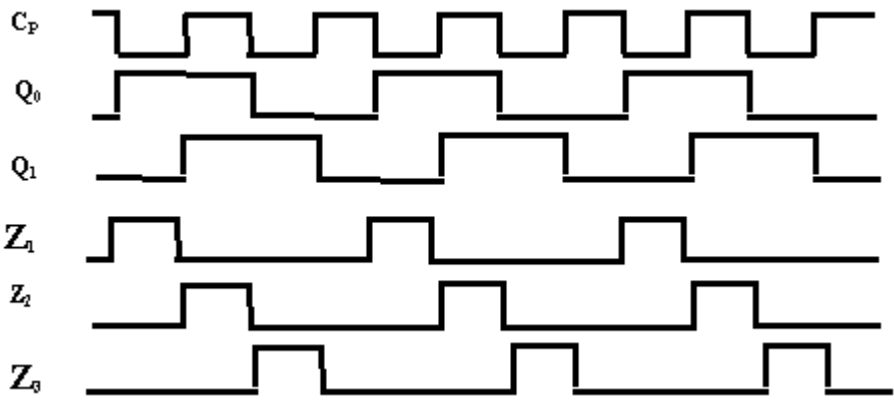
全状态转换图如图 13 所示：



(a)



八、 $Z_1 = Q_0 \bar{Q}_1$, $Z_2 = Q_0 Q_1$, $Z_3 = \bar{Q}_0 Q_1$ 波形如图 14 所示：

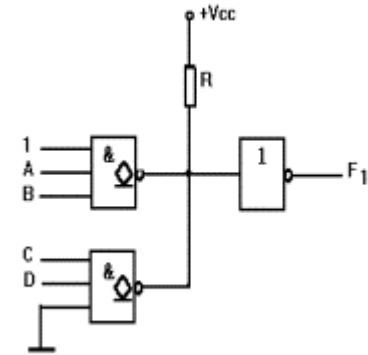


《数字逻辑电路》参考试卷 4

一、填空题

- 1 . (30.25) 10 = _____ 2 = _____ 16 。
- 2 . 逻辑函数 $L = \overline{A} \overline{B} \overline{C} \overline{D} + A + B + C + D$ = _____。
- 3 . 主从型 JK 触发器的特性方程 Q^{n+1} = _____。
- 4 . 存储容量为 4K×8 位的 RAM 存储器，其地址线为 _____ 条、数据线为 _____ 条。
- 5 . 八进制数 (34.2) 8 的等值二进制数为 _____ 2 ；
- 十进制数 98 的 8421BCD 码为 _____ 8421BCD 。
6. TTL 与非门的多余输入端悬空时，相当于输入 _____ 电平。
- 7 . 图 15 所示电路中的最简逻辑表达式为 _____。

图 15



8. 一个 JK 触发器有 _____ 个稳态，它可存储 _____ 位二进制数。
9. 若将一个正弦波电压信号转换成同一频率的矩形波，应采用 _____ 电路。
10. 常用逻辑门电路的真值表如表 1 所示，则 F 1 、 F 2 、 F 3 分别属于何种常用逻辑门。

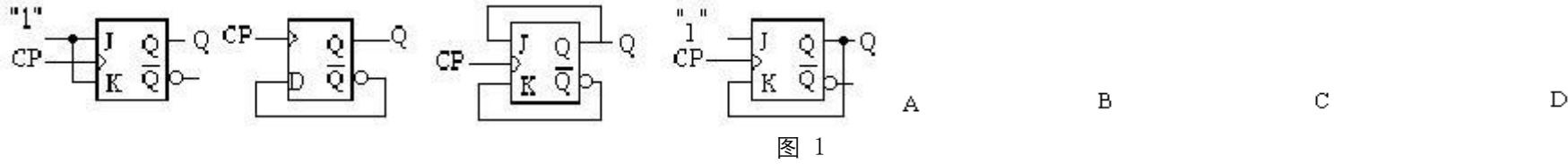
表 1

A	B	F 1	F 2	F 3
0	0	1	1	0
0	1	0	1	1
1	0	0	1	1
1	1	1	0	1

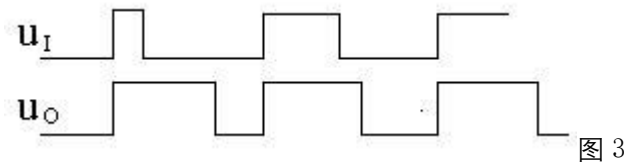
F 1 _____ ； F 2 _____ ； F 3 _____ 。

二、选择题

1. 设图 1 中所有触发器的初始状态皆为 0，找出图中触发器在时钟信号作用下, 输出电压波形恒为 0 的是：（ ）图。



2. 下列几种 TTL 电路中，输出端可实现线与功能的电路是（ ）。
- A、或非门 B、与非门
- C、异或门 D、OC 门
3. 对 CMOS 与非门电路，其多余输入端正确的处理方法是（ ）。
- A、通过大电阻接地 (>1.5KΩ) B、悬空
- C、通过小电阻接地 (<1KΩ) D、通过电阻接 V CC
4. 请判断以下哪个电路不是时序逻辑电路（ ）。
- A、计数器 B、寄存器
- C、译码器 D、触发器
- 5 . 某电路的输入波形 u I 和输出波形 u O 如图 3 所示，则该电路为（ ）。



- A、施密特触发器 B、反相器
- C、单稳态触发器 D、JK 触发器
- 6、已知逻辑函数 $Y = AB + \overline{A}C + \overline{B}C$ 与其相等的函数为（ ）。
- A、 $\overline{A}B$ B、 $AB + \overline{A}C$ C、 $AB + \overline{B}C$ D、 $AB + C$
- 7、 在四变量卡诺图中，逻辑上不相邻的一组最小项为：（ ）
- A、m 1 与 m 3 B、m 4 与 m 6

C、m 5 与 m 13 D、m 2 与 m 8

8、 L=AB+C 的对偶式为：（ ）

A 、 A+BC ； B 、 （ A+B ） C ； C 、 A+B+C ； D 、 ABC ；

9、半加器和的输出端与输入端的逻辑关系是 （ ）

A、 与非 B、或非 C、 与或非 D、异或

10、 TTL 集成电路 74LS138 是 3 / 8 线译码器，译码器为输出低电平有效，若输入为 A 2 A 1 A 0 =101 时，输出： $\overline{Y_7} \overline{Y_6} \overline{Y_5} \overline{Y_4} \overline{Y_3} \overline{Y_2} \overline{Y_1} \overline{Y_0}$ 为（ ）。

A . 00100000 B. 11011111 C.11110111 D. 00000100

11、属于组合逻辑电路的部件是（ ）。

A、编码器 B、寄存器 C、触发器 D、计数器

12 . 存储容量为 8K×8 位的 ROM 存储器，其地址线为（ ）条。

A、 8 B、 12 C、 13 D、 14

13、一个八位 D/A 转换器的最小电压增量为 0.01V,当输入代码为 10010001 时，输出电压为（ ）V。

A、 1.28 B、 1.54 C、 1.45 D、 1.56

14、T 触发器中，当 T=1 时，触发器实现（ ）功能。

A、置 1 B、置 0 C、计数 D、保持

15、指出下列电路中能够把串行数据变成并行数据的电路应该是（ ）。

A、JK 触发器 B、3/8 线译码器

C、移位寄存器 D、十进制计数器

16、只能按地址读出信息，而不能写入信息的存储器为（ ）。

A、 RAM B、ROM C、 PROM D、EPROM

三、逻辑函数化简

1、用代数法化简为最简与或式

$$Y= A + \overline{\overline{B}+\overline{CD}}+\overline{\overline{AD}\bullet\overline{B}}$$

2、 $F_1 = \overline{A} \overline{C} + \overline{A} \overline{B} + BC + \overline{A} \overline{C} \overline{D}$ （代数法）

3、 $F 2 \text{ (A,B,C,D) } = \Sigma m \text{ (0,1,2,4,5,9) } + \Sigma d \text{ (7,8,10,11,12,13) }$ （卡诺图法）

四、分析下列电路。

1、写出如图 4 所示电路的真值表及最简逻辑表达式。

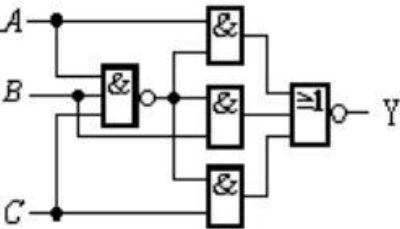


图 4

2、写出如图 5 所示电路的最简逻辑表达式。

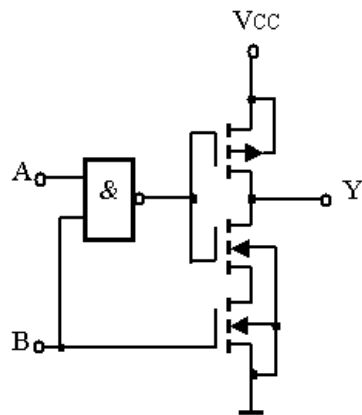
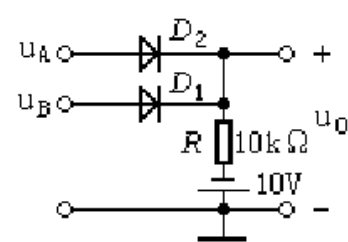


图 5



五、判断如图 6 所示电路的逻辑功能。若已知 u B =-20V，设二极管为理想二极管，试根据 u A 输入波形，画出 u O 的输出波形

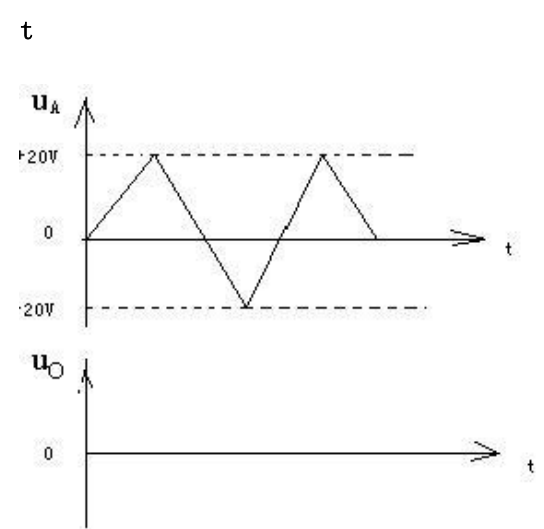
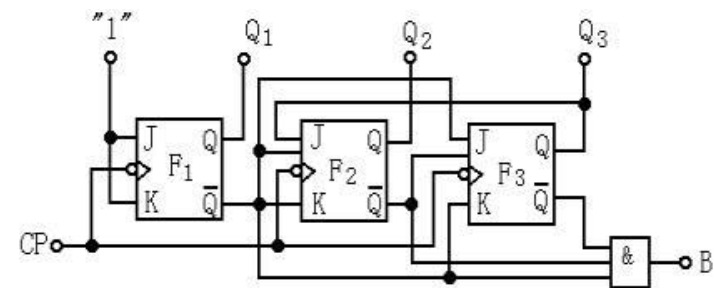


图 6

六、试设计一个码检验电路，当输入的四位二进制数 A、B、C、D 为 8421BCD 码时，输出 Y 为 1，否则 Y 为 0。（要求写出设计步骤并画电路图）



七、用如图 7 所示的 8 选 1 数据选择器 CT74LS151 实现下列函数。（8 分）

$$Y(A, B, C, D) = \sum m(1, 5, 6, 7, 9, 11, 12, 13, 14)$$

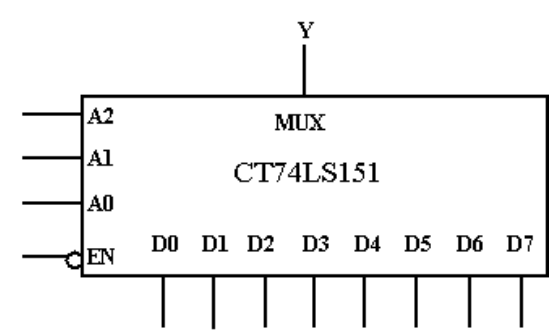


图 7

八、用 4 位二进制计数集成芯片 CT74LS161 采用两种方法实现模值为 10 的计数器，要求画出接线图和全状态转换图。（CT74LS161 如图 8 所示，其 LD 端为同步置数端，CR 为异步复位端）。（10 分）

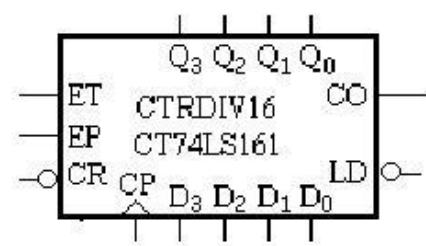


图 8

九、电路如图 9 所示，试写出电路的激励方程，状态转移方程，求出 Z1、Z2、Z3 的输出逻辑表达式，并画出在 CP 脉冲作用下，Q0、Q1、Z1、Z2、Z3 的输出波形。（设 Q0、Q1 的初态为 0。）（12 分）

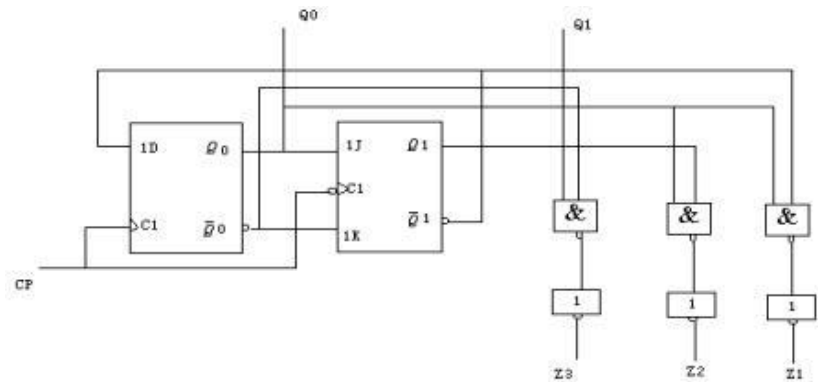


图 9

十、分析如图 17 所示电路的功能，写出驱动方程、状态方程，写出状态表或状态转换图，说明电路的类型，并判别是同步还是异步电路？（10 分）

十一、试说明如图 18 所示的用 555 定时器构成的电路功能，求出 U_{T+} 、 U_{T-} 和 ΔU_T ，并画出其输出波形。（10 分）

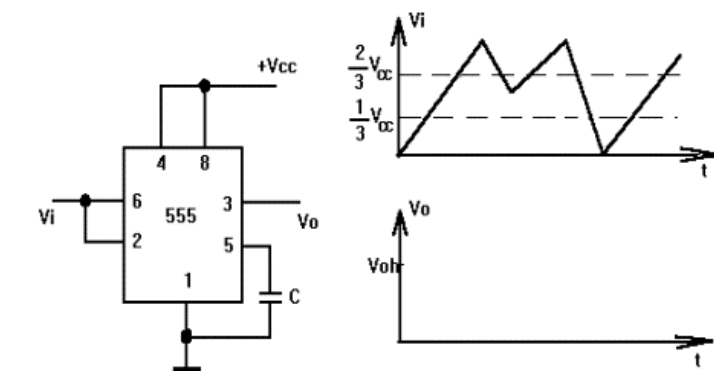


图 18

答 案

一、填空题：

1. (30.25)₁₀ = (11110.01)₂ = (1E.4)₁₆。
2. 1。
3. $Q^{n+1} = \overline{K}Q^n + J\overline{Q}^n$ 。
4. 12、 8
5. 11100.01， 10011000
6、 高
8、 AB
9、 两， 一
10、 多谐振荡器
11、 同或， 与非门， 或门

二、选择题：

1. C 2. D 3. D 4. C 5. C 6. D 7. D 8. B 9. D 10. B 11. A
12. C 13. C 14. C 15. C 16. B

三、逻辑函数化简

1、 Y=A+B

- 2、 $F_1 = \overline{A} + \overline{B}C$
3、 $F_2 = \overline{C} + \overline{B} \overline{D}$

四、 1、 $Y = \overline{A} \overline{B} \overline{C} + ABC$ 该电路为三变量判一致电路，当三个变量都相同时输出为 1， 否则输出为 0。

- 2、 $B=1, Y=A$ ，
 $B=0 Y$ 呈高阻态。

五、 $u_0 = u_A \cdot u_B$ ，输出波形 u_0 如图 10 所示：

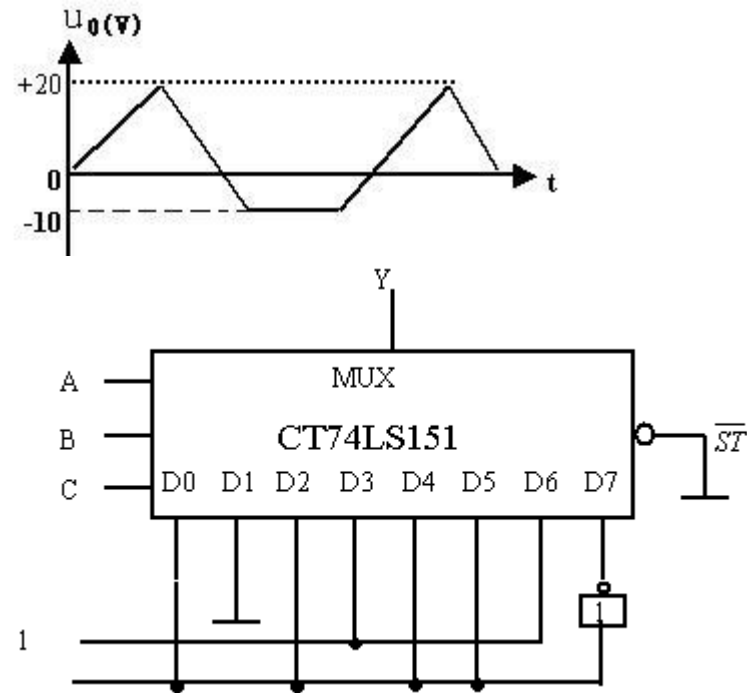


图 10

六、 $Y = \overline{A} + \overline{B}C$

七、如图 11 所示：D

八、接线如图 12 所示：

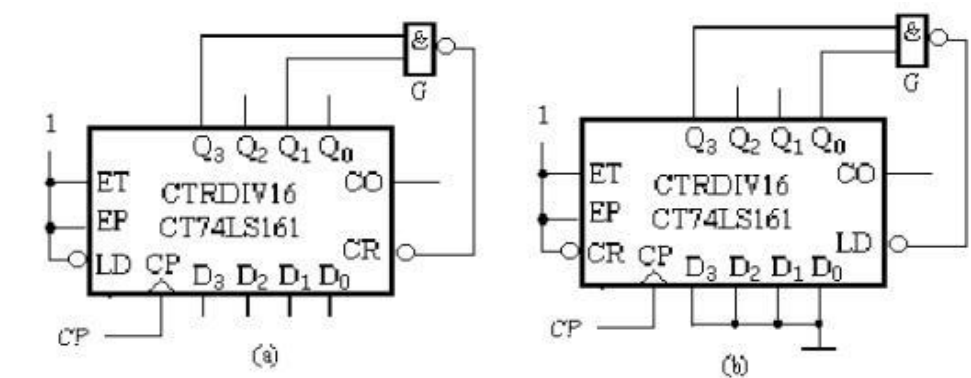
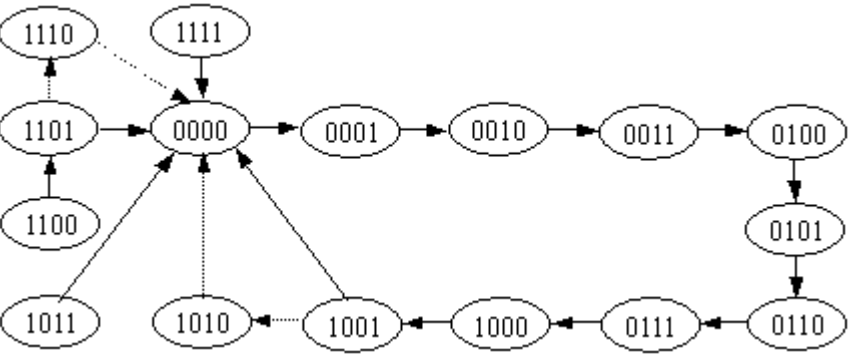
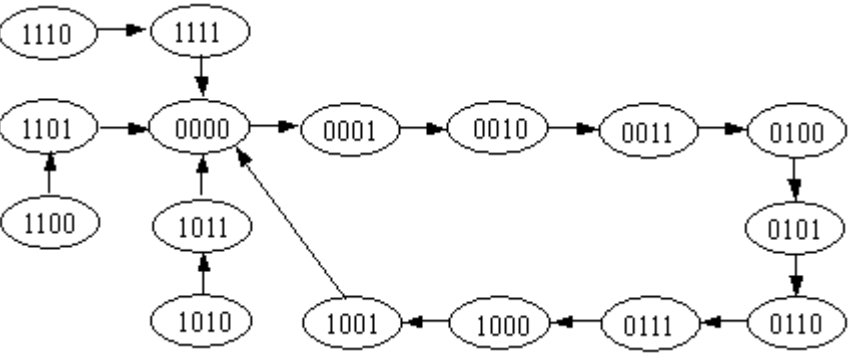


图 12

全状态转换图如图 13 所示：



(a)



(b)

图 13

九、 $Z_1 = Q_0 \overline{Q_1}$ ， $Z_2 = Q_0 Q_1$ ， $Z_3 = \overline{Q_0} Q_1$ 波形如图 14 所示：

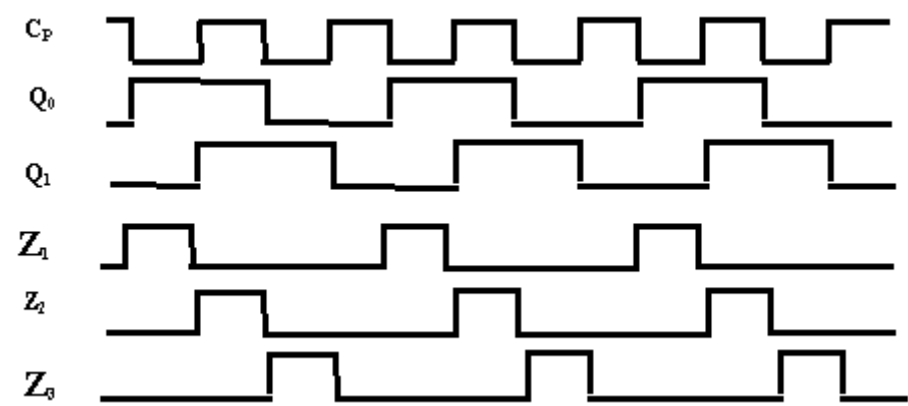


图 14
十、同步六进制计数器，状态转换图见图 20。

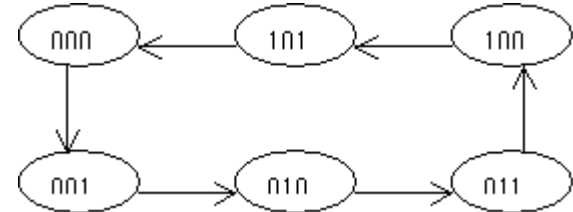


图 20

十一、 $U_{r+} = \frac{2}{3}V_{cc}$, $U_{r-} = \frac{1}{3}V_{cc}$, $\Delta U_r = \frac{1}{3}V_{cc}$, 波形如图 21 所示

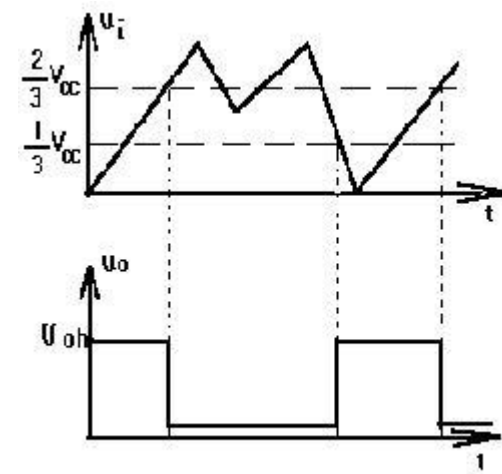
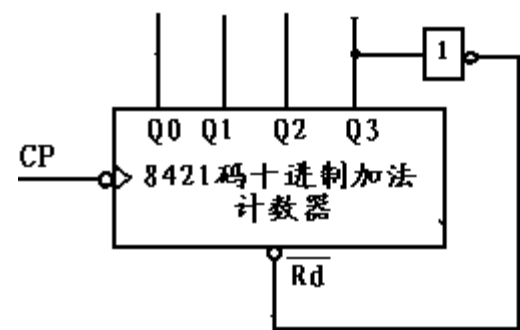


图 21



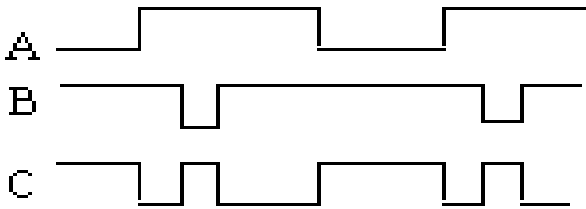
《数字逻辑电路》参考试卷 1

题号	一	二	三	四	总分
得分					

得分	评卷人

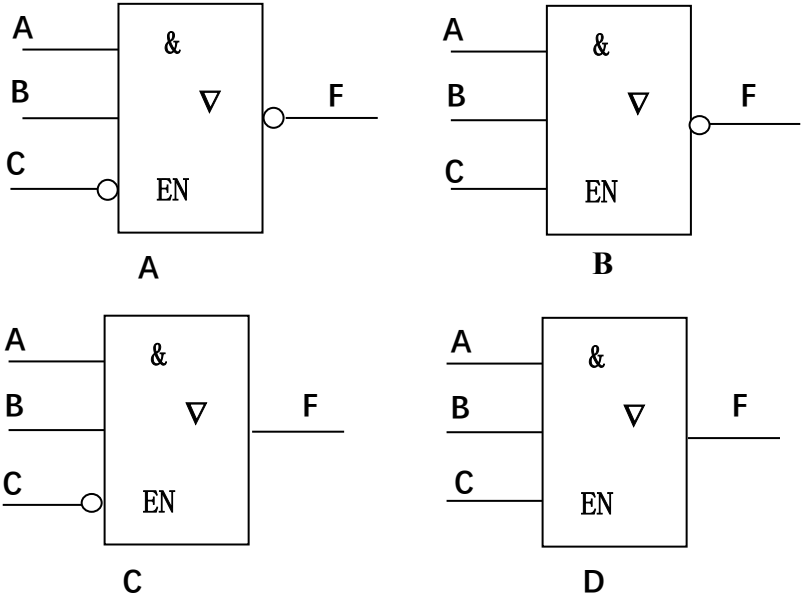
一、选择题（每小题 2 分，共 20 分）

1. 八进制 $(273)_8$ 中，它的第三位数 2 的位权为__B__。
A . $(128)_{10}$ B . $(64)_{10}$ C . $(256)_{10}$ D . $(8)_{10}$
2. 已知逻辑表达式 $F = AB + \overline{A}C + \overline{B}C$ ，与它功能相等的函数表达式____B____。
A . $F = AB$ B . $F = AB + C$
C . $F = AB + \overline{A}C$ D . $F = AB + \overline{B}C$
3. 数字系统中，采用__C__可以将减法运算转化为加法运算。
A . 原码 B . ASCII 码 C . 补码 D . BCD 码
4. 对于如图所示波形, 其反映的逻辑关系是__B____。

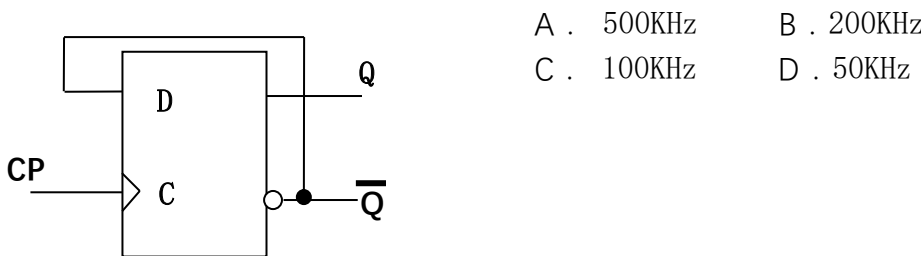


- A . 与关系 B . 异或关系 C . 同或关系 D . 无法判断
5. 连续异或 1985 个 1 的结果是__B____。
A . 0 B . 1 C . 不确定 D . 逻辑概念错误
6. 与逻辑函数 $F = \overline{A + B + C + D}$ 功能相等的表达式为__C____。
A . $F = \overline{A} + \overline{B} + \overline{C} + \overline{D}$ B . $F = A + B + \overline{C} + \overline{D}$
C . $F = \overline{A} \overline{B} \overline{C} \overline{D}$ D . $F = \overline{A} \overline{B} + \overline{C} + \overline{D}$

7. 下列所给三态门中，能实现 $C=0$ 时， $F = \overline{AB}$ ； $C=1$ 时，F 为高阻态的逻辑功能的是__A____。

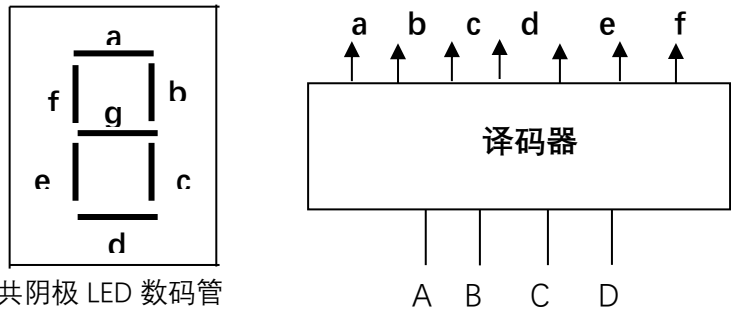


8. 如图所示电路，若输入 CP 脉冲的频率为 100KHZ，则输出 Q 的频率为__D____。



9. 下列器件中，属于时序部件的是__A____。
A . 计数器 B . 译码器 C . 加法器 D . 多路选择器

10. 下图是共阴极七段 LED 数码管显示译码器框图，若要显示字符“5”，则译码器输出 a ~ g 应为__C____。
A . 0100100 B . 1100011 C . 1011011 D . 0011011



共阴极 LED 数码管

得分	评卷人

二、填空题（每小题 2 分，共 20 分）

11. TTL 电路的电源是__5__V，高电平 1 对应的电压范围是__2.4~5__V。
12. N 个输入端的二进制译码器，共有__ 2^N __个输出端。对于每一组输入代码，有__1__个输出端是有效电平。

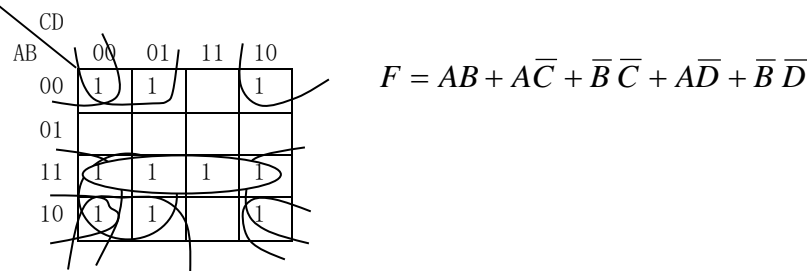
13. 给 36 个字符编码，至少需要 6 位二进制数。
14. 存储 12 位二进制信息需要 12 个触发器。
15. 按逻辑功能分类，触发器可分为 RS、D、JK、T 等四种类型。
16. 对于 D 触发器，若现态 $Q^n = 0$ ，要使次态 $Q^{n+1} = 0$ ，则输入 $D = 0$ 。
17. 请写出描述触发器逻辑功能的几种方式 特性表、特性方程、状态图、波形图。
18. 多个集电极开路门（OC 门）的输出端可以 线与。
19. T 触发器的特性方程是 $Q^{n+1} = T \oplus Q^n$ ，当 $T=1$ 时，特性方程为 $Q^{n+1} = \overline{Q^n}$ ，这时触发器可以用来作 2 分频器。
20. 构造一个十进制的异步加法计数器，需要多少个 4 触发器。计数器的进位 Cy 的频率与计数器时钟脉冲 CP 的频率之间的关系是 1 : 10。

得分	评卷人
	三、分析题（共 40 分）

21. （本题满分 6 分）用卡诺图化简下列逻辑函数

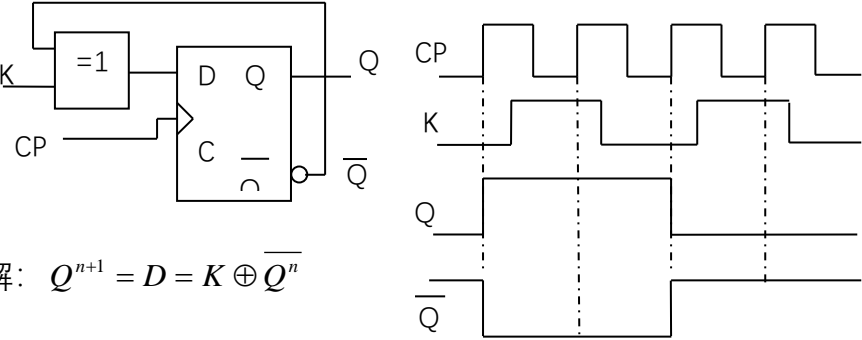
$F(A,B,C,D) = \sum m(0,1,2,8,9,10,12,13,14,15)$

解：画出逻辑函数 F 的卡诺图。得到



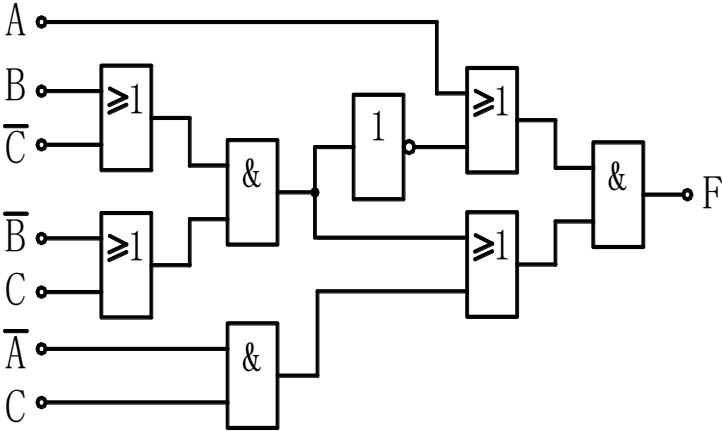
22. （本题满分 8 分）电路如图所示，D 触发器是正边沿触发器，图中给出了时钟 CP 及输入 K 的波形。

- (1) 试写出电路次态输出 Q^{n+1} 逻辑表达式。(2) 画出 Q, \overline{Q} 的波形。



解： $Q^{n+1} = D = K \oplus \overline{Q^n}$

23. （本题满分10分）分析图示逻辑电路，求出F的逻辑函数表达式，化简后用最少的与非门实现之，并画出逻辑电路图。



解：

$$\begin{aligned} F &= [A + (B + \overline{C})(\overline{B} + C)][\overline{A}C + (B + \overline{C})(\overline{B} + C)] \\ &= A(B + \overline{C})(\overline{B} + C) + \overline{A}C(B + \overline{C})(\overline{B} + C) \\ &= A(BC + \overline{B}\overline{C}) + \overline{A}C(B\overline{C} + \overline{B}C) \\ &= ABC + A\overline{B}\overline{C} + \overline{A}\overline{B}C \\ &= \overline{\overline{ABC} \cdot \overline{A\overline{B}\overline{C}} \cdot \overline{\overline{A}\overline{B}C}} \end{aligned}$$

24. （本题满分16分）今有A、B、C三人可以进入某秘密档案室，但条件是A、B、C三人在场或有两人在场，但其中一人必须是A，否则报警系统就发出警报信号。试：

（1）列出真值表； （2）写出逻辑表达式并化简； （3）画出逻辑图。

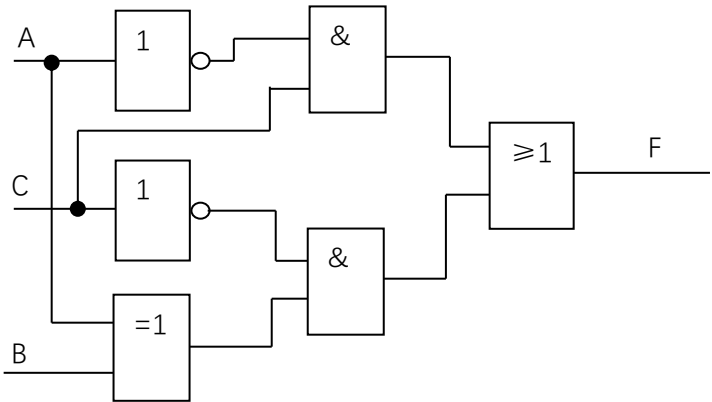
解：设变量 A、B、C 表示三个人，逻辑 1 表示某人在场，0 表示不在场。F 表示警报信号，F=1 表示报警，F=0 表示不报警。根据题意义，列出真值表

A	B	C	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0

由真值表写出逻辑函数表达式，并化简

$$F = \bar{A} \bar{B} C + \bar{A} B \bar{C} + \bar{A} B C + A \bar{B} \bar{C} = \bar{A} C + \bar{C} (A \oplus B)$$

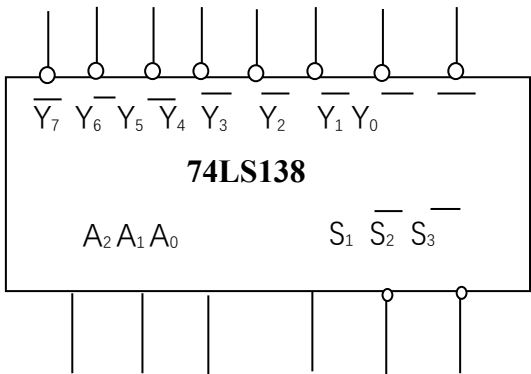
画出逻辑电路图



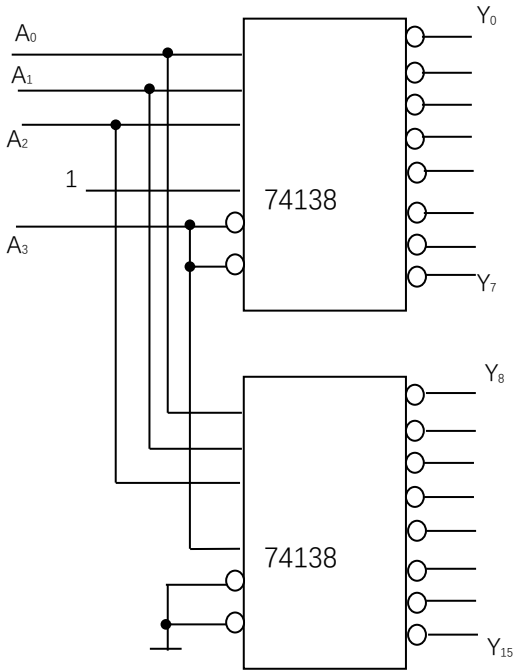
得分	评卷人

四、综合应用题（每小题 10 分，共 20 分）

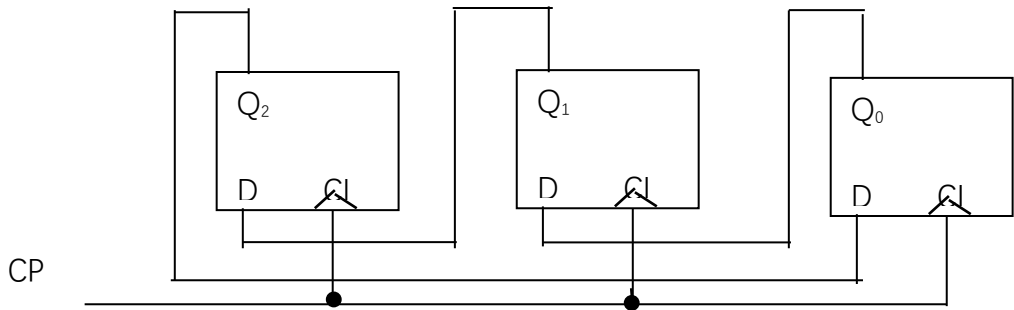
25. 3-8 译码器 74LS138 逻辑符号如图所示， S_1 、 $\overline{S_2}$ 、 $\overline{S_3}$ 为使能控制端。试用两片 74LS138 构成一个 4-16 译码器。要求画出连接图说明设计方案。



解：



26. 下图是由三个 D 触发器构成的寄存器，试问它是完成什么功能的寄存器？设它初始状态 $Q_2 Q_1 Q_0 = 110$ ，在加入 1 个 CP 脉冲后， $Q_2 Q_1 Q_0$ 等于多少？此后再加入一个 CP 脉冲后， $Q_2 Q_1 Q_0$ 等于多少？



解: 时钟方程

$$CP_0 = CP_1 = CP_2 = CP$$

激励方程

$$D_0 = Q_2^n, \quad D_1 = Q_0^n, \quad D_2 = Q_1^n$$

状态方程

$$Q_0^{n+1} = D_0 = Q_2^n, \quad Q_1^{n+1} = D_1 = Q_0^n, \quad Q_2^{n+1} = D_2 = Q_1^n$$

状态表

Q_2^n	Q_1^n	Q_0^n	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}
1	1	0	1	0	1
1	0	1	0	1	1
0	1	1	1	1	0

画出状态图

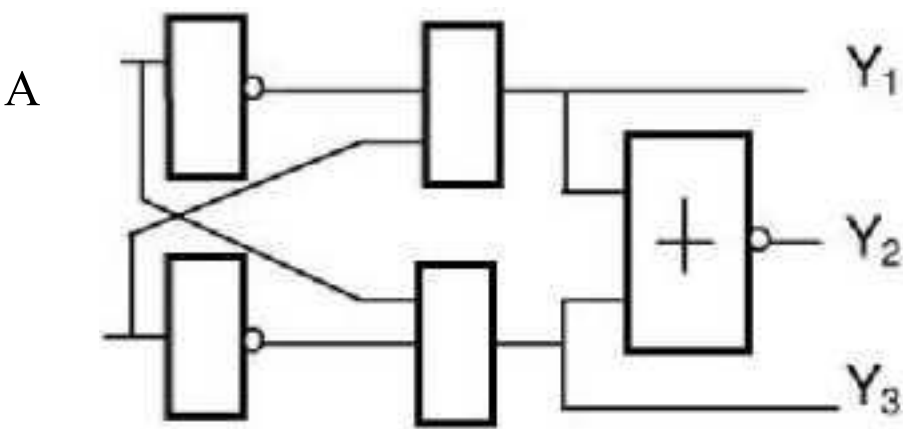
数字电子电路 模拟试题-2

得分	评卷人	一、填空题（共 30 分）				
	题号				四	总分
	得分					

1. 二极管有\FN 和 PNP 两种类型，当它工作在放大状态时，发射结_____，集电结__ __: NPN
型三极管的基区是_____ !半导体，集电区和发射区是一 __型 半 导
体。
2. 把高电压作为逻辑 1,低电平作为逻辑 0 的赋值方法称作_____逻辑赋值。
__•种电路若在正逻辑赋值时为与非门，则在负逻辑赋值时为_____。
3. 四位二进制编码器有_____个输入端； _____个输出端。
4. 将-”进制数 287 转换成二进制数是_____； I •六进制数是_____
5. _____根据触发器功能的不同，可将
触发器分成四种，分别是_____ 发器、_____触
发器、_____ 触发器和

6. 下图所示电路中，b = _____

7.



得分	评卷人	二、选择题（共 20 分）

- I. _____当晶体三极管_时处于饱和状态=
- A. 发射结和集电结均处于反向偏置
- B. 发射结正向偏置，集电结反向偏置
- C. 发射结和集电结均处于正向偏置

2. 在下列二个逻辑函数表达式中，_ 最小项表达式。

- A. $Y(A,B) = AB + AB$
- B. $Y(A, B,C) = ABC + ABC + BC$
- C. $Y(A,B,C,D) = ABC+ACB +ABC +ABC$

3. 用 8421 码表示的十进制数 45,可以写 _____

- A. 45
- B. [IOHOUBCD
- C. [01000101]BCD
- D. [101101]₂

4. 采用 OC 门主要解决了_____

- A. 1TTL 与非门不能相与的问题
- B. TTL 与非门不能线与的问题
- C. TTL 与非门不能相或的问题

5. 已知某触发的特性表如下（A、B 为触发器的输入）其输出信’，； 的逻辑表达式为_____

- A. $Q^{n+1} = A$
- B. $Q^{n+1} = AQ^n + AQ^i$
- C. $Q^{n+1} = AQ^n + BQ^n$

A	B	Q^{n+1}	说明
0	0	Q^n	保持
0	1	0	置 0
1	0	1	置 1
1	1	Q^n	翻转

得分 评卷人

----- 三、化简下列逻辑函数，写出最简与或表达式：（共 20 分）

1. $Y!=AB+BC + AB C+ABC$
2. $Y_2=S_m \ (0, 1, 8, 9, 10, 11)$

3. Y 3 见如下卡诺图

AB \ CD				
	00	01	11	10
00	0	1	0	1
01	1	×	1	×
11	0	1	0	1
10	0	1	0	1

得分 评卷人

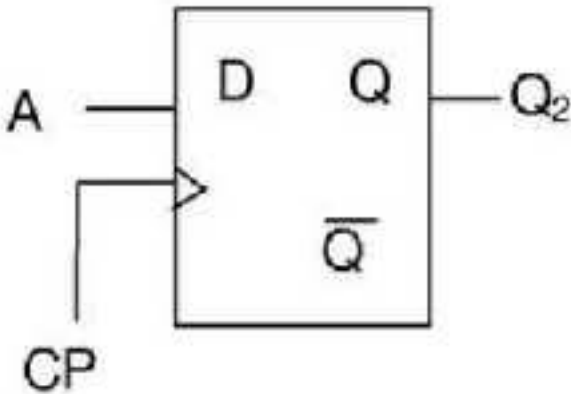
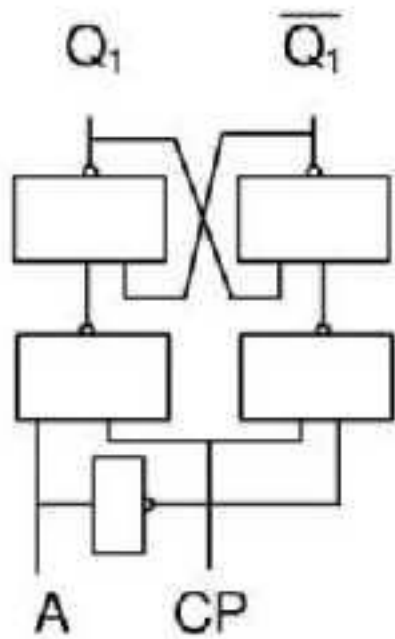
四、分析设计题供 30 分）

1.四选一数据选择器的功能见下表，要实现 $Y(A, B, C) = S_m(1, 4, 6, 7)$ 功能，芯片应如何连接，画出电路连接图（需写出必要的解题步骤）（20 分）

E	A	B	W
1	X	X	高阻
0	0	0	D ₀
0	0	1	D ₁
0	1	0	D ₂
0	1	1	D ₃

D₀ D₂ D₃

2.触发器电路如下图所示，试根据 CP 及输入波形画出输出端 Q、Q[‾]的波形。设备触发器的初始状态均为“0”（10 分）。



CP

A



Q₁

Q₂

数字电子电路 模拟试题-2 评分标准

一、填空题（共 30 分。每空 2 分，第 5 小题每空 1 分）

1. 正偏; 反偏; P: No
2. 正逻辑; 负或非门。
3. 16; 4。
4. (10001111) 2: (UF) 16 =
5. RS; JK; D; To
6. $Y_1 = MB$: $Y_2 = A \oplus B$: $Y_3 = AB$

二、选择题供 20 分。每题 4 分)

(1)C

(4) B

(5) C

三、化简下列逻辑函数，写出最简与或表达式（共 20 分。第 1 题 6 分；第 2、3 题，每题 7 分）

(1) $Y_i = A + B$

(2) $Y_2 = AB + B C$ 或 $AB B C$

$$(3) \quad Y_3 = AB + CD + CD$$

四、分析设计题 供 30 分。第 1 题 20 分；第 2 题 10 分)

1、 $Y(A,B,C) = A B C' + A B C + A B C + A B C$ 2 分

化简得:

$$Y(A, B, C) = B \cdot C + A \cdot C + A \cdot B = A \cdot B \cdot C + A \cdot B \cdot C + A \cdot B \cdot C + A \cdot B \cdot C$$

$$=AB-C+A'BC+A B \dots\dots\dots 4 \text{ 分}$$

而由功能表可得

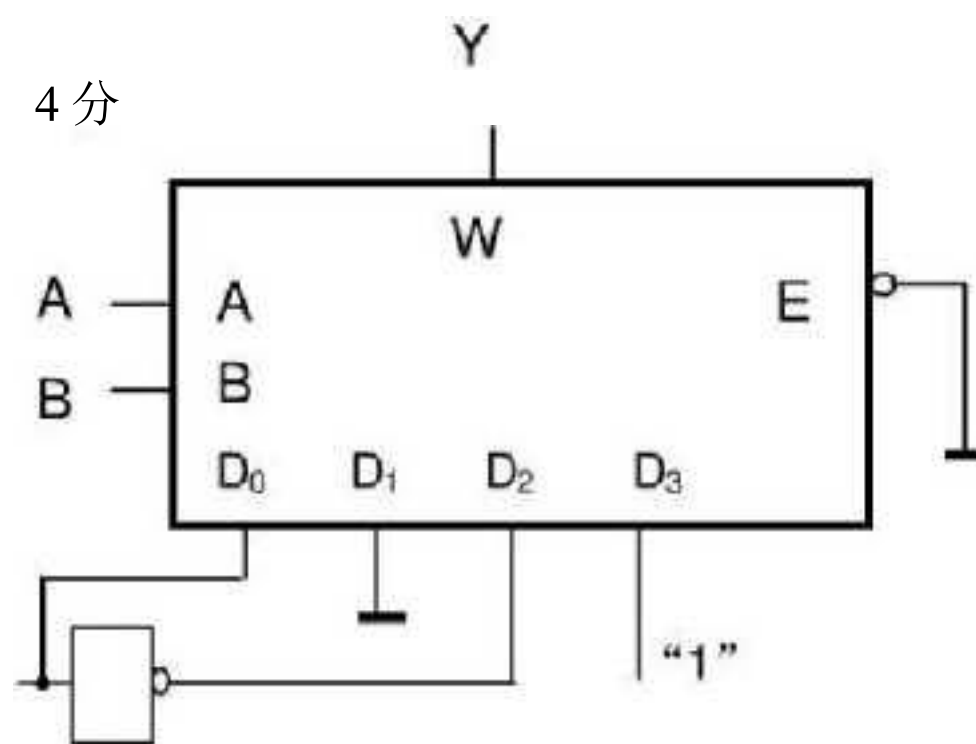
$$Y^A B' D_0 + A B D_1 + A B' D_2 + A B D_3$$

所以 $D_0=c$

$$D \left(= 0 \right)$$
$$D_2 = c$$

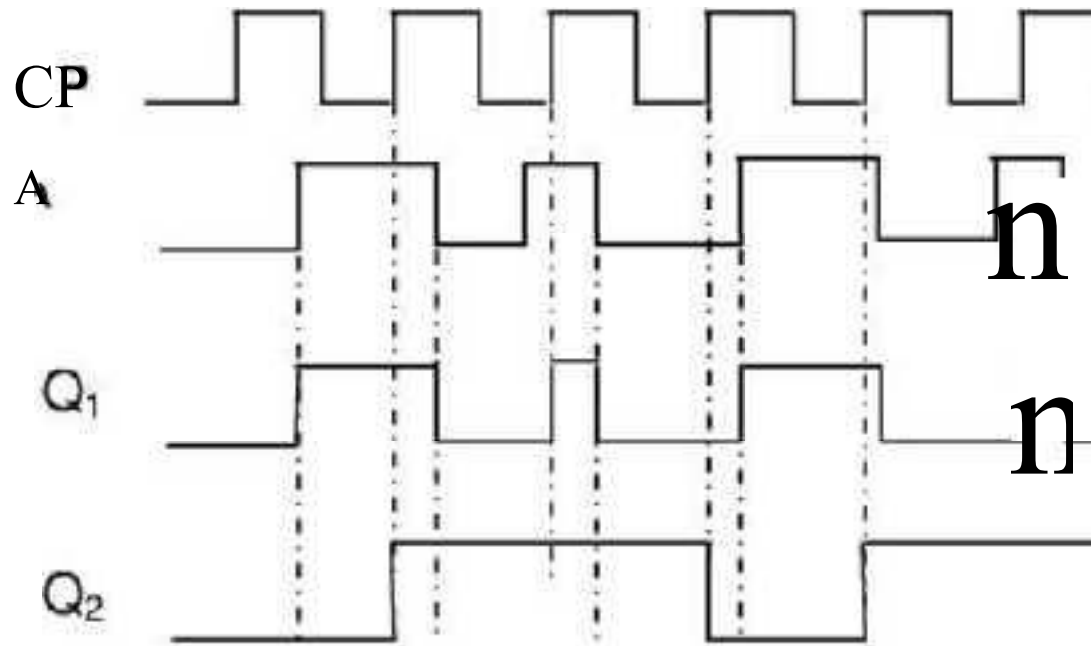
D3=1

.....5 分



图全对 5 分

2、



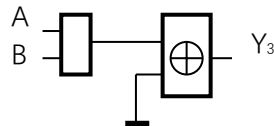
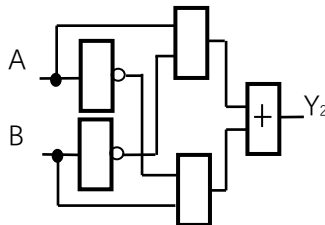
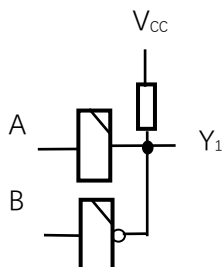
《数字逻辑电路》参考试卷 3

题 号	一	二	三	四	总 分
得 分					

得 分	评 卷 人

一、 填空题（共 30 分）

- PN 结具有单向导电性。正向偏置时，多子以 _____ 运动为主，形成正向电流；反向偏置时，少子 _____ 运动，形成反向饱和电流。
- 双极型晶体三极管输出特性曲线的三个工作区是放大区、_____、_____。
- 已知三态与非门输出表达式 $F = \overline{AB} \cdot \overline{C}$ ，则该三态门当控制信号 C 为 _____ 电平时，输出为高阻态。
- 十进制数 211 转换成二进制数是 _____；十六进制数是 _____。
- 将若干片中规模集成电路计数器串联后，总的计数容量为每片计数容量的 _____。
- 若用触发器组成某十一进制加法计数器，需要 _____ 个触发器，有 _____ 个无效状态。
- 同步 RS 触发器的特性方程为 $Q^{n+1} =$ _____；约束方程为 _____。
- 下图所示电路中， $Y_1 =$ _____； $Y_2 =$ _____； $Y_3 =$ _____。



得 分	评 卷 人

二、选择题(共 18 分)

1. 下列函数中，是最小项表达式形式的是_____。
- A. $Y=A+BC$ B. $Y=ABC+ACD$

- C. $Y = A\bar{B} \cdot \bar{C} + A\bar{B}C$ D. $Y = \overline{A \cdot \bar{B}C} + \bar{A}BC$
2. 要实现 $Q^{n+1} = \bar{Q}^n$, JK 触发器的 J、K 取值应为_____。
- A. J=0, K=0 B. J=0, K=1 C. J=1, K=0 D. J=1, K=1
3. 数值 $[375]_{10}$ 与下列哪个数相等_____。
- A. $[111011101]_2$ B. $[567]_8$ C. $[11101110]_{BCD}$ D. $[1F5]_{16}$
4. 属于组合逻辑电路的是_____
- A. 触发器 B. 全加器 C. 移位寄存器 D. 计数器
5. M 进制计数器状态转换的特点是：设定初态后，每来_____个计数脉冲 CP，计数器重新回到初态。
- A. M-1 B. M+1 C. M
6. 为了把杂乱的、宽度不一的矩形脉冲信号，整形成具有固定脉冲宽度的矩形波信号输出，我们应选用_____电路。
- A. 施密特触发器 B. 单稳态触发器 C. 多谐振荡器

得 分	评 卷 人

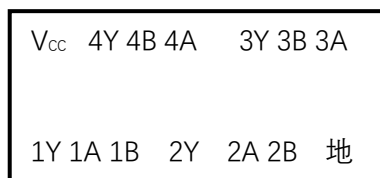
三、化简下列逻辑函数，写出最简与或表达式（共 12 分）

1. $Y_1 = \overline{AB} + \overline{ACD} + \overline{B} + \bar{C} + D$
2. $Y_2 = Y_2(A, B, C) = \sum m(0, 2, 3, 4, 5, 7)$
3. $Y_3 = Y_3(A, B, C, D) = \sum m(1, 3, 5, 7, 9) + \sum d(10, 11, 12, 13, 14, 15)$

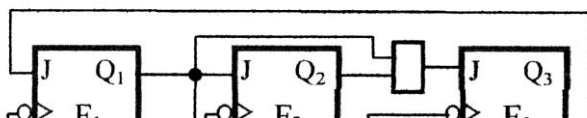
得 分	评 卷 人

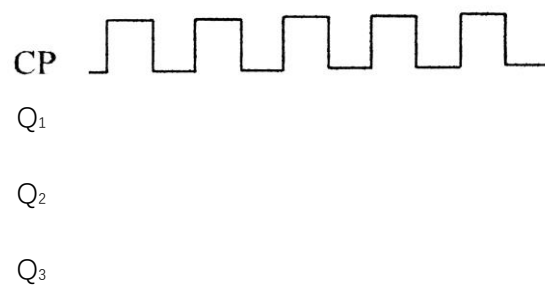
四、分析设计题（共 40 分）

1. 用四 2 输入或非门 74LS02 实现 $F = (A+B)(\bar{C}+D)$ 的逻辑功能，请画出实验连线图。 74LS02 的外部引线排列见下图（允许反变量输入）。



2. 说明图示电路的功能。要求：（1）写出每个触发器的驱动方程、状态方程；（2）列出状态转换表；画出状态图；根据给定 CP 信号的波形画出各触发器输出端 Q_1 、 Q_2 、 Q_3 的波形。（设各触发器的初始状态均为“0”）





数字电子电路

模拟试题-4 评分标准

一、填空题（共 30 分，每空 2 分）

1. 扩散； 漂移。
2. 截止区； 饱和区。
3. 高。
4. $(11010011)_2$; $(D3)_{16}$ 。
5. 乘积 。
6. 四； 5 。
7. $Q^{n+1} = S + \overline{R}Q^n$; $RS=0$ 。
8. $Y_1 = A\overline{B}$; $Y_2 = A \oplus B$; $Y_3 = AB$

二、选择题(共 18 分，每题 3 分)

- | | |
|-------|-------|
| (1) C | (2) D |
| (3) B | (4) B |
| (5) C | (6) B |

三、化简下列逻辑函数，写出最简与或表达式（共 12 分，每题 4 分）

$$Y_1 = \overline{A} + B + C + D$$

$$Y_2 = \overline{A}B + AC + \overline{B}C \quad \text{或} \quad Y_2 = \overline{A}B + BC + \overline{A}C$$

$$Y_3 = D$$

四、分析设计题（共 40 分，每题 20 分）

$$1、F = \overline{A+B+C+D}$$

2、

方程部分共 8 分；图、表共 8 分；电路功能 4 分。

驱动方程：（4 分）

状态方程：（4 分） $J_1 = \overline{Q_3}; K_1 = 1; J_2 = K_2 = Q_1; J_3 = Q_1Q_2; K_3 = 1$

$$Q_1^{n+1} = \overline{Q_3^n} \overline{Q_1^n}$$

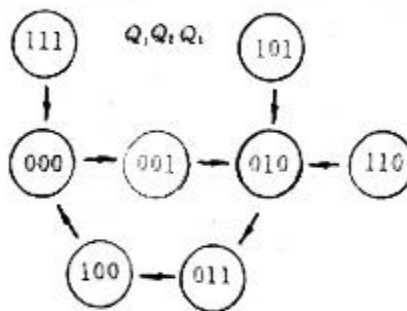
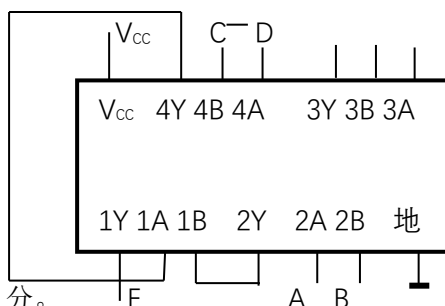
$$Q_2^{n+1} = Q_1^n \overline{Q_2^n} + \overline{Q_1^n} Q_2^n = Q_1^n \oplus Q_2^n$$

$$Q_3^{n+1} = Q_1^n Q_2^n \overline{Q_3^n}$$

状态表：

Q_1^n	Q_2^n	Q_3^n	Q_1^{n+1}	Q_2^{n+1}	Q_3^{n+1}
0	0	0	0	0	1
0	0	1	0	1	0
0	1	0	0	1	1
0	1	1	1	0	0
1	0	0	0	0	0
1	0	1	0	1	0
1	1	0	0	1	0
1	1	1	0	0	0

目



状态转换图（3 分）



《数字逻辑电路》参考试卷

6

题号	一	二	三	四	五	六	七	八	总分	总分人
得分										

.....

得分	
评卷人	

一、选择题 (每小题 2 分, 一共 10 题, 共 20 分)

1: 十进制6 的余3 码是()

A.0110

B.1001

C.1100

D.1010

2: 在决定一事件结果的所有条件中要求所有的条件同时满足时结果就发生, 这种条件和结果的逻辑关系是()

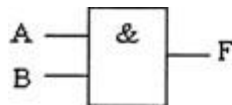
A.与

B.或

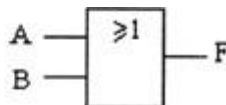
C.非

D.异或

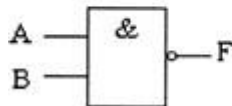
3: 在下图的逻辑符号中, 能实现 $F = \overline{AB}$ 逻辑功能的是()



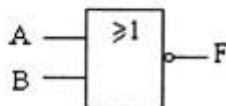
A.



B.



C.



D.

4: 同或的逻辑表达式为:

A: $L = AB + AB$

B: $L = AB + AB$

C: $L = AB + AB$

D: $L = A + B$

5: SR 锁存器是一种_____稳态电路。()

A.无

B.单

C.双

D.多

6: 对于基本SR 锁存器, 当SR 锁存器状态不确定时_____ ()

A: S=0;R=0

B: S=0;R=1

C: S=1;R=0

D: S=1;R=1

7: R-S 型触发器的“R”意指()。

- A.重复 B.复位
C.优先 D.异步

8: 下列电路中, 不属于组合逻辑电路的是()

- A. 译码器 B. 全加器
C. 寄存器 D. 编码器

9: 一个8 选一数据选择器的数据输入端有_____个。()

- A.1 B.2
C.8 D.4

10: 组合逻辑电路消除竞争冒险的方法有()

- A.前级加电阻 B.在输出端接入滤波电容
C.后级加缓冲电路 D.屏蔽输入信号的尖峰干扰

得 分	
评卷人	

二、填空题 (每空 2 分, 共 30 分)

1. 某通信系统每秒钟传输1000000 位 , 那么每位数据的占时间_____;
2. 发光二极管构成的七段显示器有两种, 分别是_____和_____电路。
3. 三态门 (TS 门) 的输出状态除了高电平或低电平两种状态外, 还有第三状态是_____。
4. 触发器是一种对_____敏感的存储电路。
5. 当二进制数为负数时, 其反码是_____;当二进制数为正数时, 其反码是_____。
6. 组合逻辑电路不含具有_____功能的元件。
7. 二进制数111011.101 转化成十进制数为_____.转化成八进制数为_____.
8. 逻辑表达式:AB=AC;那么A=C 是否成立? _____.
9. 2002 个'1'异或的结果是_0_____.
10. 数据分配器就是带选通控制端的_____。
11. 已知全加器的输入变量为A、B、C, 则全加器三变量之和 $S=(A \odot B) \oplus C$ 。_____
- 12.对 30 个信号进 编码, 采用二进制编码需_____位输出。

得 分	
评卷人	

三、将下面逻辑表达式化简 (每小题 5 分, 共 10 分)

1. $L = AB + AC + \overline{B}$
2. $L = AB + \overline{AB} + \overline{AB}$

得 分	
评卷人	

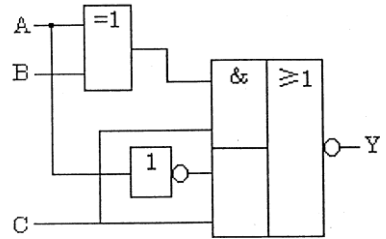
四、用卡诺图化简下面各式, 并画出卡诺图 (每小题 10 分, 共 10 分)

1. $L(A, B, C, D) = \sum m(0, 2, 5, 7, 8, 10, 13, 15)$

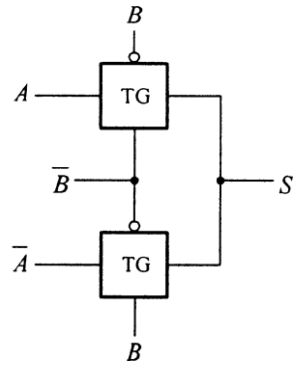
得 分	
评卷人	

五、综合题（每小题 10 分，共 30 分）

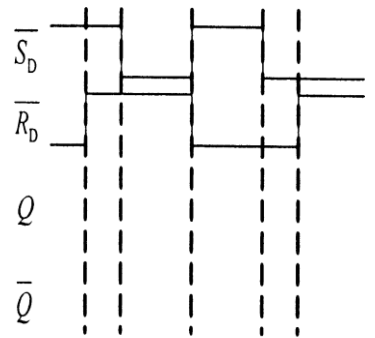
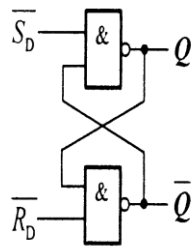
1. 根据逻辑图写出输出逻辑表达式，并用公式和定理化简至最简与或式。



2. 分析图 2 所示电路的逻辑功能。列出真值表，写出电路输出函数 S 的逻辑表达式。



3. 由与非门组成的基本 RS 触发器如图所示。已知输入端 $\overline{S_D}$, $\overline{R_D}$ 的电压波形，试画出与之对应的 Q 和 \overline{Q} 的波形。



答案解析：

A1

一、选择题

B A C A C D B C C B

二、填空题

1: 0.000001

2: 共阴极电路 共阳极电路

- 3: 高阻态
- 4: 脉冲边沿
- 5: 在原码的基础上取反 与原码相同
- 6: 存储
- 7: 59.625 73.5
- 8: 不成立
- 9: 0
- 10: 译码器
- 11: Ci
- 12: 4

三、将下面逻辑表达式化简

1:结果: $L = AB + AC$ 课本 44 页

2:结果: $L=0$; 课本65 页2.1.4 (5)

四、 将下列式子用卡诺图化简

结果: $L = BD + \overline{BD}$ 课本 53 页

五、 综合题

1: $L = AB \oplus C$

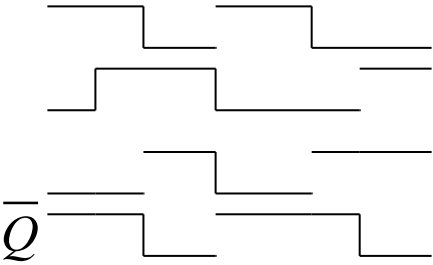
2: $S = \overline{A}B + A\overline{B}$

A	B	\overline{A}	\overline{B}	S
0	0	1	1	0
0	1	1	0	1
1	0	0	1	1
1	1	0	0	0

3:

$\overline{S_D}$	$\overline{R_D}$	Q	\overline{Q}
------------------	------------------	---	----------------

0	0	1	1
0	1	1	0
1	0	0	1
1	1	不变	不变



出卷老师： _____

适用班级： _____

院（系） _____ 班级 _____ 学号（9 位） _____ 姓名 _____

_____ 阅 _____ 卷 _____ 密 _____ 封 _____ 装 _____ 订 _____ 线 _____