

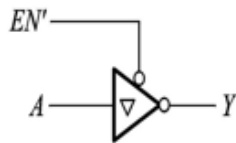
得分	
----	--

一、填空题（共 15 空，每空 2 分，共 30 分）

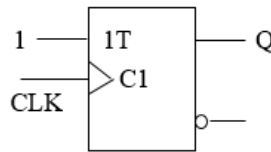
- 二进制数 $(1110.0111)_2$ 对应的等值十六进制数为 E.7。
- 十进制数 -13 的 8 位二进制补码为 11110011。
- 与普通二进制代码相比，格雷码最大优点是相邻两个代码之间有 1 位发生变化。
- 逻辑表达式 $Y = (AB' + C)' + D$ 的反演式为 $Y' = ((A' + B)C')'D'$ 。
- 若使 JK 触发器的 $J=K$ ，构成的新触发器称为 T 触发器。
- 基本 RS 触发器的约束条件是 RS=0。
- 写出两个逻辑变量 A、B 的全部最小项 $AB, A'B, AB', A'B'$ 。
- 三态门逻辑符号如下图，写出输出 Y 与输入 A 和 EN' 之间的关系

$$Y = \begin{cases} A' & EN=0 \\ \text{高阻态} & EN'=1 \end{cases}。$$

- 下图所示由 T 触发器构成的电路中，初始状态为 $Q=0$ ，写出在连续 4 个时钟信号作用下，Q 的 4 个输出结果依次为 1 0 1 0。



8 题图



9 题图

- 如下面真值表所示，写出 Y 与 A、B 逻辑表达式的最简与或形式： $Y(A, B) =$ $A' + B'$ 。

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

- 8 线-3 线优先编码器输入为 I_0-I_7 ，当优先级别最高的 I_7 有效时，输出 $Y_2'Y_1'Y_0' =$ 000。
- 一个四输入端或非门，使其输出为 1 的输入变量取值组合有 15 种。
- 四位左移寄存器预置 1011，其串行输入端固定接 0，在 2 个移位脉冲作用下，得新的四位数据为 1100。
- A/D 转换过程中，量化级越多，电路越复杂，转换精度越 高。
- 若 10 位 D/A 转换器的 $V_{REF} = -10V$ ，输入数字量最高位为 1，其它位均为 0，求输出模拟电压值 5V。

得分	
----	--

二、综合题（共 8 题，共 70 分）

1.（5 分）利用对偶定理和逻辑代数的相关公式将下面逻辑函数化为最简与或式。

$$Y = A(A+B)(A'+D)(B'+C)(A+C+E+F)$$

解：对偶式为 $Y^D = A+AB+A'D+B'C+ACEF$

将对偶式化简

$$\begin{aligned} Y^D &= A(1+B+CEF) + A'D + B'C \\ &= A + A'D + B'C \\ &= A + D + B'C \end{aligned}$$

原表达式最简形式：

$$\begin{aligned} F &= AD(B' + C) \\ &= AB'D + ACD \end{aligned}$$

2.（5 分）用真值表方法证明下面逻辑恒等式成立。

$$A \oplus B' = (A \oplus B)'$$

解：根据已知列真值表

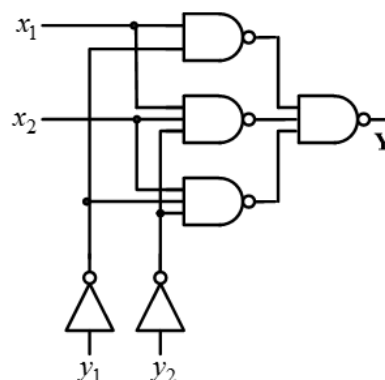
A	B	$A \oplus B'$	$(A \oplus B)'$
0	0	1	1
0	1	0	0
1	0	0	0
1	1	1	1

由真值表可见：A、B 取值相同时，等式左右两端的表达式结果也相同，所以 $A \oplus B' = (A \oplus B)'$ 成立。

3.（10 分）分析如右图所示的组合逻辑电路：

（1）写出输出逻辑表达式，并化为最简与或式；

（2）列出真值表，说明逻辑功能。



解：（1）根据逻辑图可得逻辑表达式为

$$Y(x_1, y_1, x_2, y_2) = ((x_1 y_1)'(x_1 x_2 y_2)'(x_2 y_1' y_2'))'$$

将逻辑函数化简得：

$$\begin{aligned} Y(x_1, y_1, x_2, y_2) &= ((x_1 y_1)'(x_1 x_2 y_2)'(x_2 y_1' y_2'))' \\ &= x_1 y_1' + x_1 x_2 y_2' + x_2 y_1' y_2' \end{aligned}$$

(2) 根据逻辑表达式列出真值表：

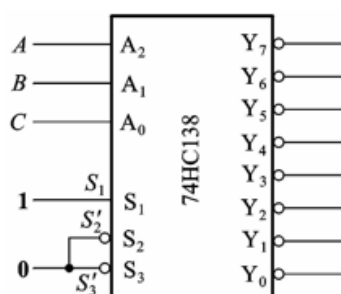
x_1	x_2	y_1	y_2	Y	x_1	x_2	y_1	y_2	Y
0	0	0	0	0	1	0	0	0	1
0	0	0	1	0	1	0	0	1	1
0	0	1	0	0	1	0	1	0	0
0	0	1	1	0	1	0	1	1	0
0	1	0	0	1	1	1	0	0	1
0	1	0	1	0	1	1	0	1	1
0	1	1	0	0	1	1	1	0	1
0	1	1	1	0	1	1	1	1	0

由真值表可知，该电路的功能为比较两个两位二进制数的大小，令 $x=x_1x_2$, $y=y_1y_2$ ，当 $x > y$ 时，输出为 1， 否则为 0.

4. (10 分) 关于 1 位全加器，完成下面问题：

(1) 用 3-8 译码器 (74HC138) 和必要的门电路设计 1 位全加器，写出设计过程，并画出设计电路。

(2) 除了 (1) 中的方案外，再从已学电路中列举出两种可以用来设计 1 位全加器的电路。



解： (1) 列出全加器的真值表如下，其中 A、B 为两个加数，S 为和位，C 为来自低位的进位，O 为向高位的进位

A	B	C	S	O
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

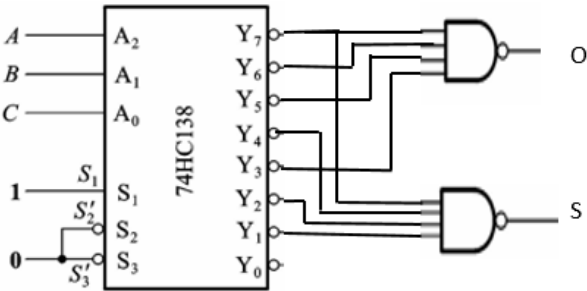
根据真值表写出 S 和 O 的表达式：

$$\begin{cases} S = A'B'C + A'BC' + AB'C' + ABC \\ O = A'BC + AB'C + ABC' + ABC \end{cases}$$

根据 3-8 译码器的逻辑功能，可得：

$$\begin{cases} S = (Y_1 'Y_2 'Y_4 'Y_7)' \\ O = (Y_3 'Y_5 'Y_6 'Y_7)' \end{cases}$$

得电路图如下：



（2）除了方法（1）外，还可以用基本门电路或者数据选择器实现全加器。

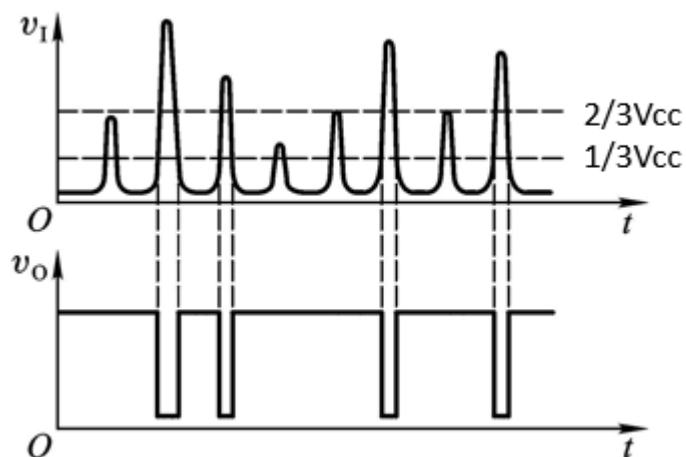
5. （6 分）555 定时器功能表如表所示，分析如图所示由 555 定时器构成的电路：

- （1）说明电路名称和逻辑功能；
- （2）在输入波形下方画出其对应的输出波形。

输入			输出	
清零端 (引脚 4)	V_{i1} (引脚 6)	V_{i2} (引脚 2)	V_o (引脚 3)	三极管 T_D
0	×	×	0	导通
1	$> (2/3) V_{cc}$	$> (1/3) V_{cc}$	0	导通
1	$< (2/3) V_{cc}$	$> (1/3) V_{cc}$	保持	保持
1	$< (2/3) V_{cc}$	$< (1/3) V_{cc}$	1	截止
1	$> (2/3) V_{cc}$	$< (1/3) V_{cc}$	1	截止

解：（1）该电路为施密特触发器，它的逻辑功能是可以进行波形的整形。

（2）电路输出波形如下



6. (10 分) 用十六进制计数器 74161 (功能表如下) 和必要的门电路设计一个带有输入端 A 的计数器, A=0 为十进制, A=1 为十二进制。要求用置数法, 写出设计步骤, 直接在下面所给的 74161 计数器基础上画图。

74LS161 功能表					
CLK	R_D'	LD'	EP	ET	工作状态
×	0	×	×	×	置零 (异步)
↑	1	0	×	×	预置数 (同步)
×	1	1	0	1	保持 (包括 C)
×	1	1	×	0	保持 (C=0)
↑	1	1	1	1	计数

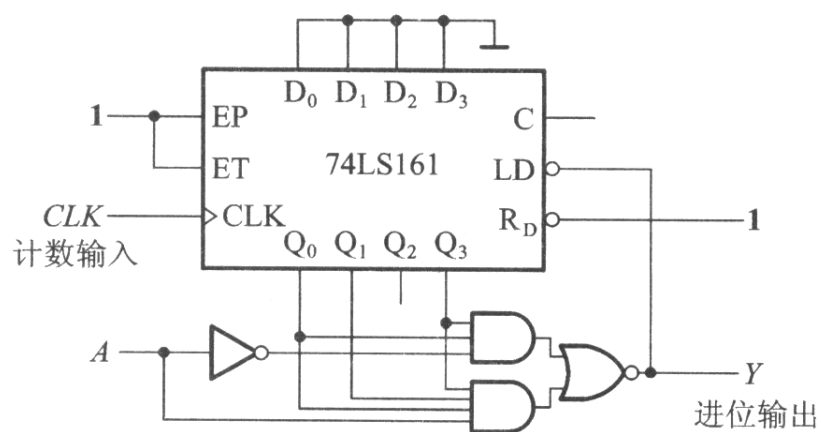
解: 根据 161 功能表和题目要求, 得出当一个计数循环结束时, LD 的表达式。

A=0 时, 为十进制, 即 $Q_3Q_2Q_1Q_0 = 1001$ (9) 时, $LD = Q_3Q_0$

A=1 时, 为十二进制, 即 $Q_3Q_2Q_1Q_0 = 1011$ (11) 时, $LD = Q_3Q_1Q_0$

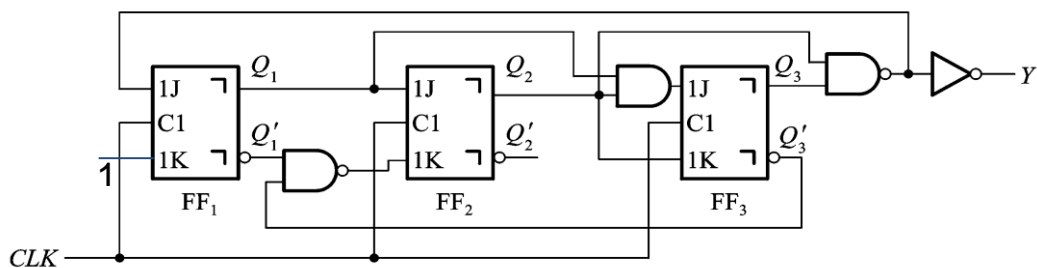
于是可得: $LD' = (A'Q_3Q_0 + AQ_3Q_1Q_0)'$

根据上述表达式, 画出电路图



7. (12 分) 分析下图所示电路:

- (1) 写出 驱动方程、状态方程、和输出方程;
- (2) 画出状态转换图 (设初始状态为 $Q_3Q_2Q_1=000$)。



解: (1) 根据电路图得驱动方程

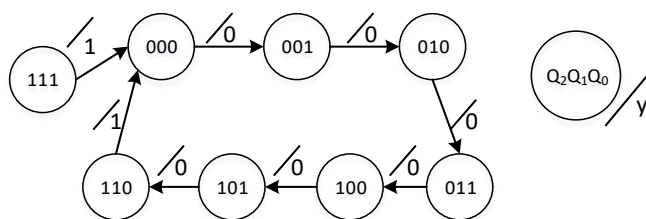
$$\begin{cases} J_1 = (Q_2Q_3)' & K_1 = 1 \\ J_2 = Q_1 & K_2 = (Q_1'Q_3')' \\ J_3 = Q_1Q_2 & K_3 = Q_2 \end{cases}$$

将驱动方程代入 JK 特性方程 $Q^* = JQ' + K'Q$ 得状态方程

$$\begin{cases} Q_1^* = (Q_2Q_3)'Q_1' \\ Q_2^* = Q_1Q_2' + Q_1'Q_2Q_3' \\ Q_3^* = Q_1Q_2Q_3' + Q_2'Q_3 \end{cases}$$

输出方程 $Y = Q_2Q_3$

- (2) 将各状态代入状态方程和输出方程, 得状态转换图



8. (12 分) 用 D 触发器和必要的门电路设计一个十一进制计数器，写出详细设计过程，并检查所设计的电路能否自启动。

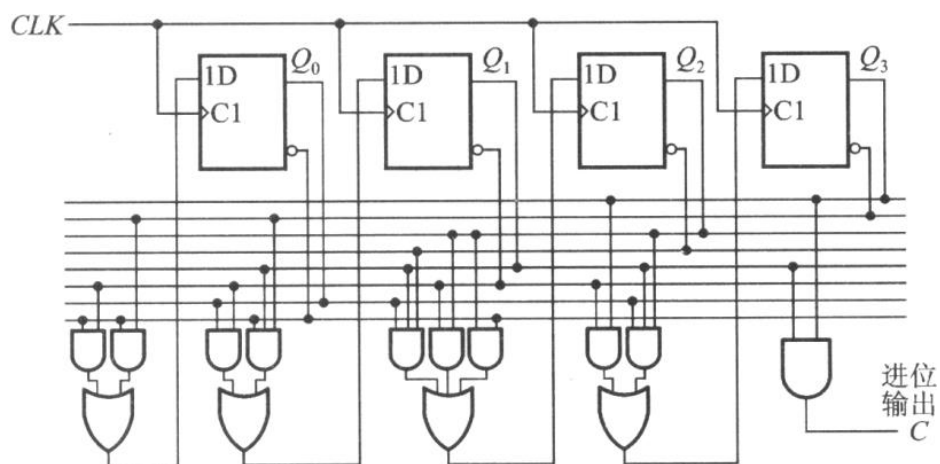
解：因为有 11 个状态，所以共需要 4 个触发器，卡诺图如下，根据带有无关项的卡诺图化简规则，得状态方程和输出方程为：

Q_3Q_2 \ Q_1Q_0	00	01	11	10
00	0001	0010	0100	0011
01	0101	0110	1000	0111
11	XXXX	XXXX	XXXX	XXXX
10	1001	1010	XXXX	0100

将上述方程代入 D 触发器特性方程 $Q^*=D$ ，可得各触发器输入端 D 即为上述方程的 Q^*

$$\begin{cases} Q_3^* = Q_3Q_1' + Q_2Q_1Q_0 \\ Q_2^* = Q_2Q_1' + Q_2Q_0' + Q_2'Q_1Q_0 \\ Q_1^* = Q_1Q_0' + Q_3'Q_1Q_0' \\ Q_0^* = Q_3'Q_0' + Q_1'Q_0' \\ C = Q_3Q_1 \end{cases}$$

根据该状态方程组，画电路图



因为 4 个触发器共可以产生 16 种状态，将 11 进制以外的 5 种状态代入方程，可得如下完整的状态转换图，因此电路可以自启动。

