

Tema 4 : Fundamentos

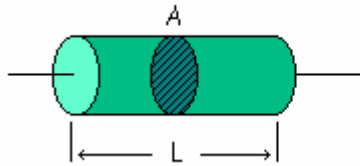
Objetivo:

- Nociones básicas de dispositivos
- Puertas lógicas
- Implementación de funciones
- Universalidad de las puertas NOR y NAND

Resistencias Lineales

La resistencia de carbón típica está formada por polvo de carbón machacado.

Los parámetros importantes son:

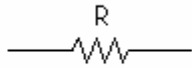


L = Longitud.

A = Area.

ρ = Resistividad.

σ = Conductividad.



$$R = \rho \cdot \frac{L}{A}$$

$$\rho = \frac{1}{\sigma} = \frac{1}{n \cdot \mu_n \cdot e}$$

n = nº de electrones libres por metro³

μ_n = movilidad de los electrones en el carbon

e = carga del electron ($1.6 \cdot 10^{-19}$ Cul)

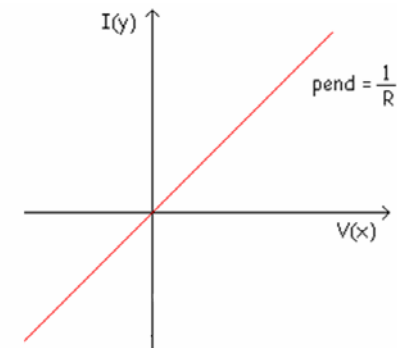
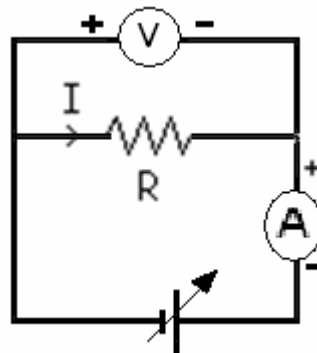
Ley de Ohm

$$I = \frac{V}{R} = \frac{1}{R} \cdot V$$

$I = m \cdot V$ (Ecuacion Lineal)

$$y = m \cdot x$$

Curvas Características:

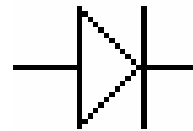


EL DIODO DE UNIÓN

El Diodo de unión es un dispositivo formado por la unión de dos cristales semiconductores (con diferentes impurezas), que se caracteriza por dejar circular la corriente en un solo sentido entre sus terminales ánodo y cátodo:

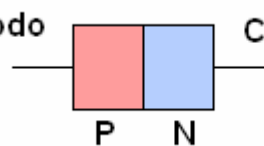
Símbolo:

Ánodo



Cátodo

Ánodo

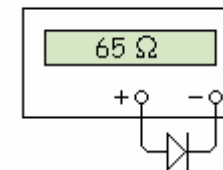


Cátodo

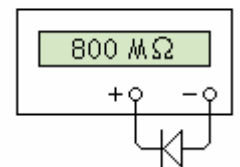
P

N

Pol. directa



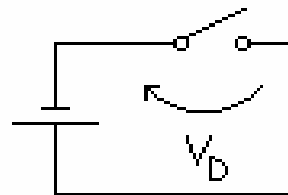
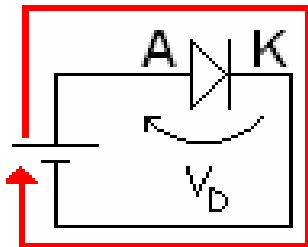
Pol. inversa



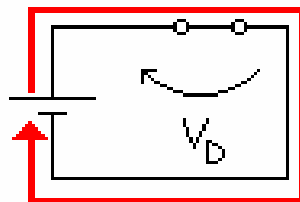
•El Diodo Ideal:

A-. Si $V_A > V_K$ el diodo deja pasar la corriente (Polarización Directa)

B-. Si $V_K > V_A$ el diodo **NO** deja pasar la corriente (polarización Inversa)

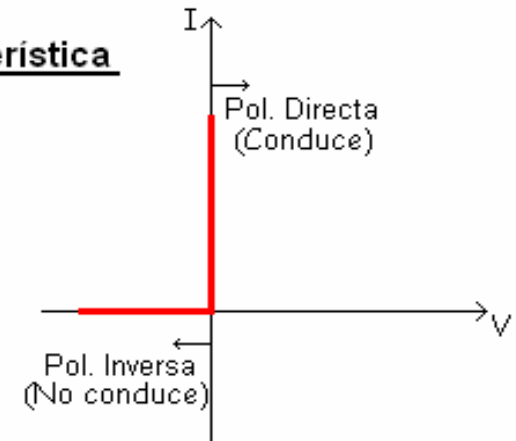


P. Inversa



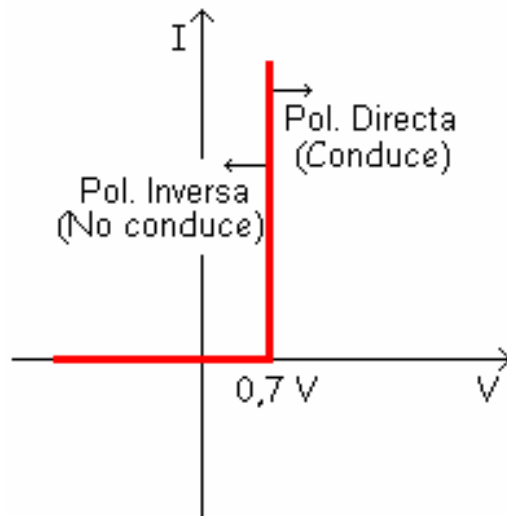
P. Directa

Curva
Característica
Ideal

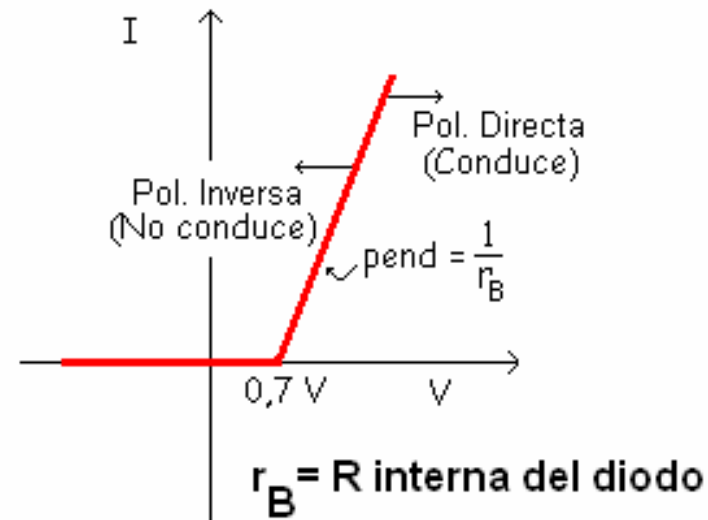


EL DIODO DE UNIÓN

Lógicamente el diodo ideal no existe, por lo que haremos un **primera aproximación** al diodo real con la siguiente curva característica en la que consideramos una tensión umbral a partir de la cual D comienza a conducir:

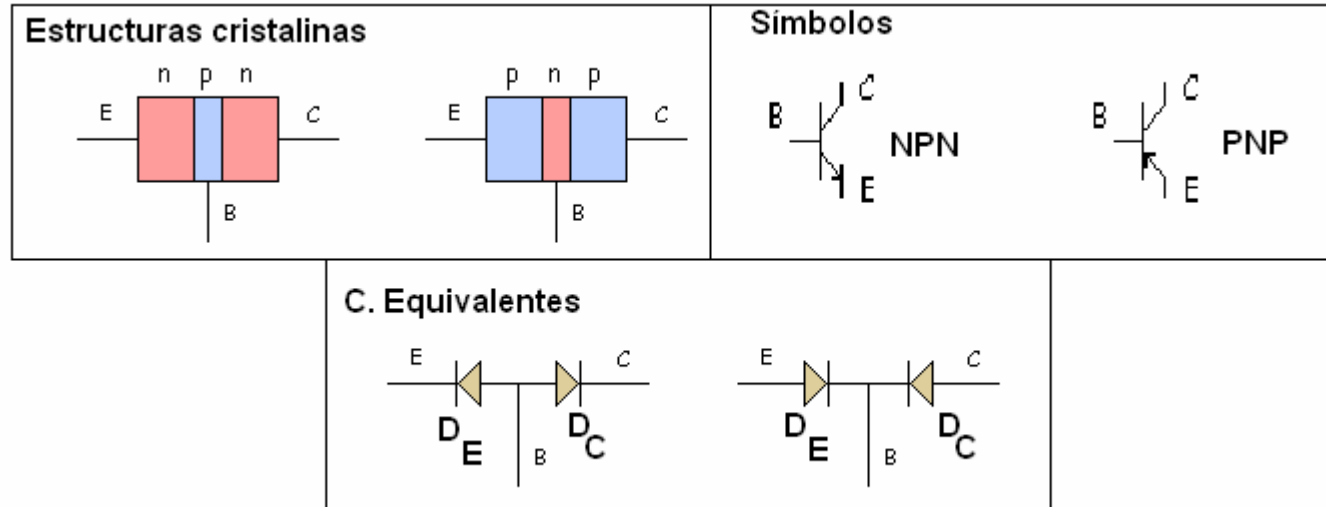


Segunda Aproximación:



EL TRANSISTOR BIPOLAR BJT

Inicialmente asemejaremos el transistor a dos diodos, y en él dispondremos de tres terminales (Base, Emisor y colector):



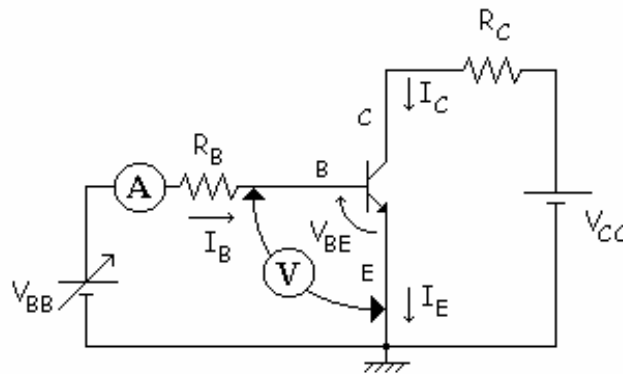
POLARIZACIÓN DEL TRANSISTOR

MODOS DE FUNCIONAMIENTO:

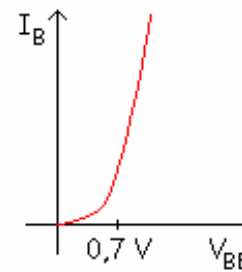
- | | |
|--------------|-----------------------------|
| • ACTIVA | D_E DIRECTA D_C INVERSA |
| • SATURACIÓN | D_E DIRECTA D_C DIRECTA |
| • CORTE | D_E INVERSA D_C INVERSA |

EL TRANSISTOR BIPOLAR BJT

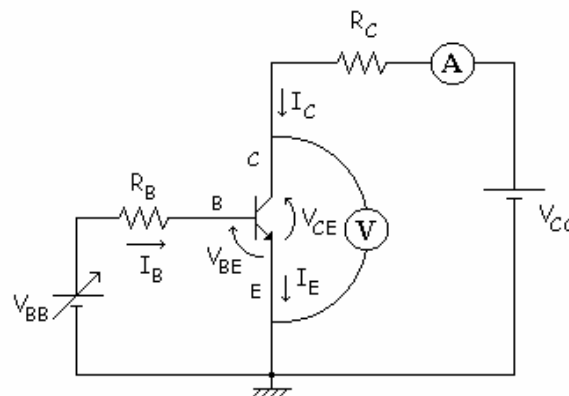
CARACTERÍSTICA DE ENTRADA : Mediante una fuente de tensión variable, vamos variando la tensión en el circuito de entrada (B-E) a medida que dicha tensión es más positiva, aumenta la corriente de base



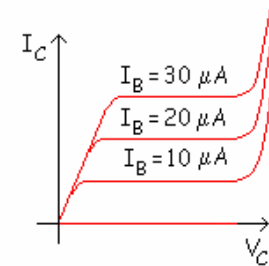
CURVA
CARACTERÍSTICA
DE ENTRADA



CARACTERÍSTICA DE SALIDA: Manteniendo V_{BE} constante, se va variando la V_{CC} y midiendo la I_C

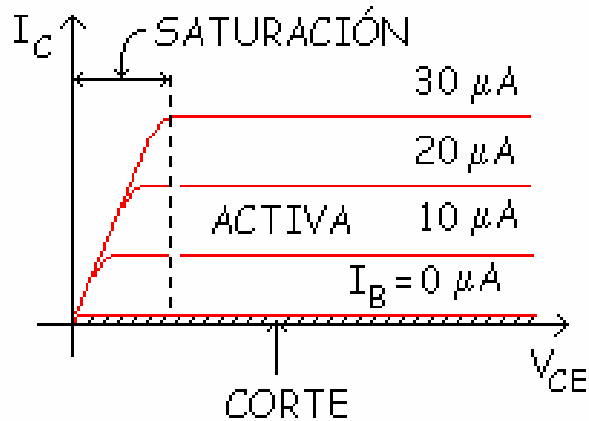


Curva Característica de
salida



EL TRANSISTOR BIPOLAR BJT

Modos de funcionamiento vistos en la curva característica de salida :

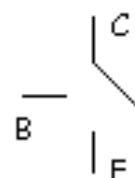
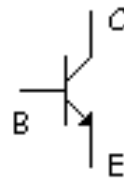
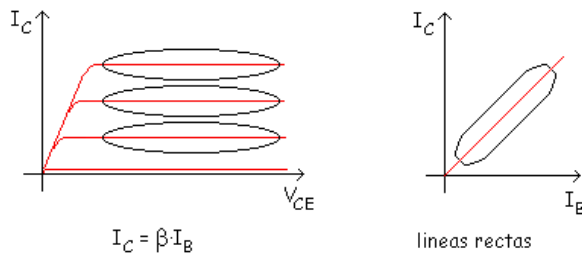


Zona de Saturación : En esta zona el trt se comporta como un cortocircuito entre colector y emisor (I_C crece muy rápidamente)

Zona de Corte : En esta zona el trt se comporta como un circuito abierto entre colector y emisor (I_C es prácticamente cero).

Zona Activa

$$I_C = \beta \cdot I_B$$



CORTE



SATURACIÓN

Comparación Diodo vs BJT

- El diodo tiene dos terminales llamados Ánodo y cátodo
- El trt BJT tiene tres terminales llamados Base, Colector y emisor
- El diodo tiene dos zonas de funcionamiento :
 - » Polarizado de forma directa = Interruptor cerrado.
 - » Polarizado de forma inversa = Interruptor abierto.
- El trt tiene tres zonas de funcionamiento
 - » Activa.
 - » Saturación = Interruptor cerrado
 - » Corte = Interruptor abierto
- Podemos decir que el diodo es un interruptor controlado por tensión
- Podemos decir que el trt bjt es un interruptor controlado por la corriente de base.

El Transistor en Conmutación (1/3)

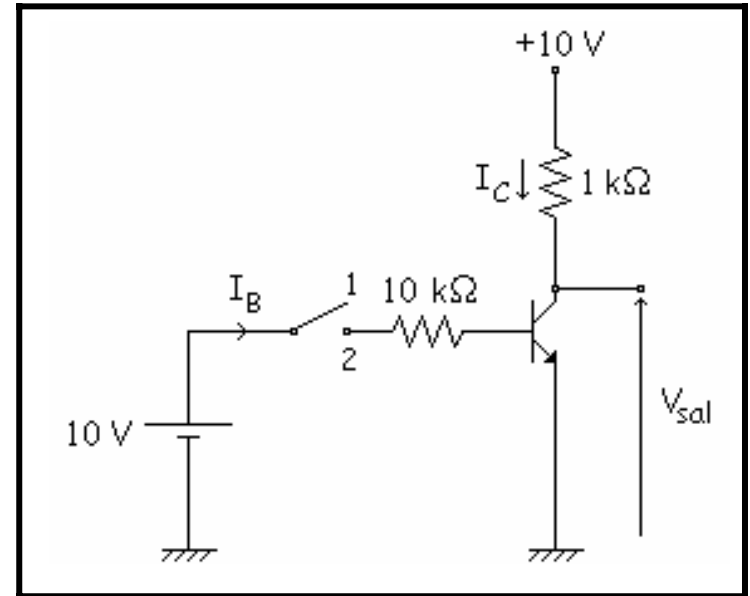
Analicemos el siguiente circuito:

- Si en un principio tenemos el interruptor en la posición 1, la corriente de base será cero, por lo que la corriente de colector es mínima o cero.

Por lo tanto

$$V_{ce} \approx 0 \text{ voltios}$$

$$V_c = V_{sal} \approx 10 \text{ voltios}$$



CONCLUSIÓN:

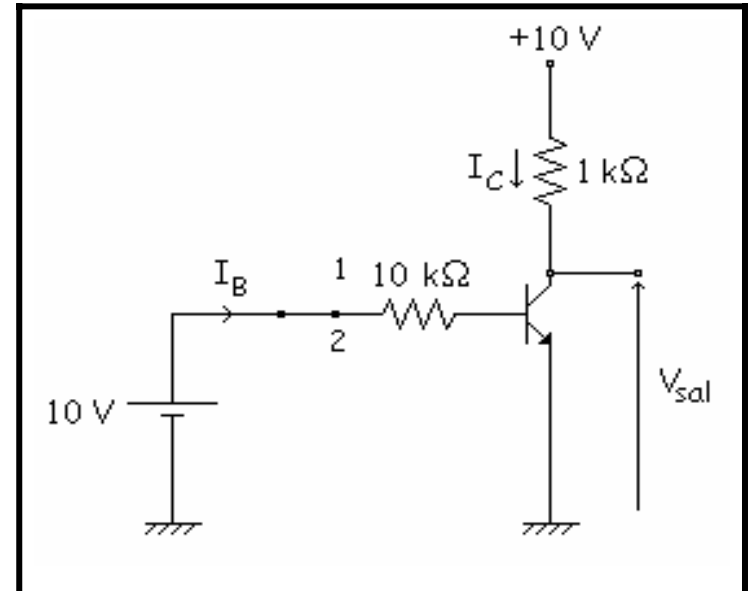
Cuando el interruptor está abierto, el trt está en corte y la tensión de salida es de alrededor de 10 v.

El Transistor en Conmutación (2/3)

- Si posteriormente tenemos el interruptor en la posición 2:

$$I_b = \frac{10 - 0.7}{10} = 0.93 \text{ mA} \approx 1 \text{ mA}$$

Con ésta corriente de base el transistor se satura, por lo que la V_{CE} será mínima, por simplificar la tomaremos como cero.



CONCLUSIÓN:

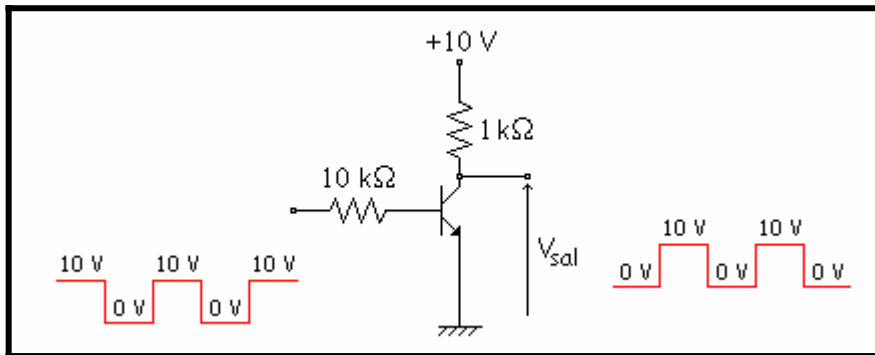
Cuando el interruptor está cerrado, el trt está en saturación y la tensión de salida es de alrededor de 0 v.

El Transistor en Conmutación(3/3)

- Resumiendo:

- Cuando la corriente de base es alta, la tensión de salida del circuito anterior es baja.
- Cuando la corriente de base es baja, la tensión de salida del circuito anterior es alta.

- Propongamos el siguiente circuito:

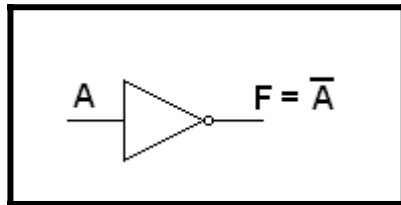


Cuando la entrada está a 10 voltios, la salida será 0, y cuando la entrada es cero, la salida será de 10 voltios.

- Si a la tensión de 10 voltios le llamamos “1 lógico” y a la de 0 voltios “0 lógico”, el circuito de la figura nos estará convirtiendo ceros en unos y unos en ceros

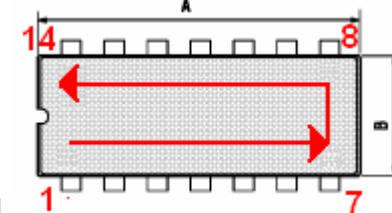
El Inversor Lógico

- Mediante el uso de transistores bipolares en tecnologías TTL, u otro tipo de dispositivos en otras tecnologías conseguiremos implementar tanto inversores lógicos como otro tipos de funciones más complejas
- INVERSOR LÓGICO**
- Símbolo



A	F
0	1
1	0

El Inversor Lógico



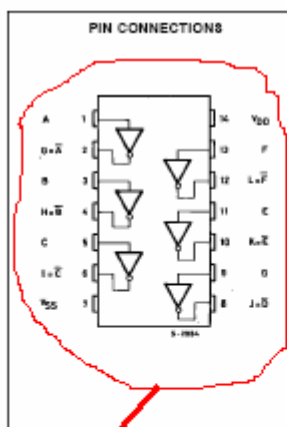
SGS-THOMSON
MICROELECTRONICS

HCC/HCF4069UB

Nombre

HEX INVERTER

- MEDIUM-SPEED OPERATION
- $t_{RHL}, t_{FHL} = 30\text{ns (typ.) AT } 10\text{V}$
- QUIESCIENT CURRENT SPECIFIED TO 20V FOR HCC DEVICE
- STANDARDIZED SYMMETRICAL OUTPUT CHARACTERISTICS
- 5V, 10V, AND 15V PARAMETRIC RATINGS
- INPUT CURRENT OF 100nA AT 18V AND 25°C FOR HCC DEVICE
- 100% TESTED FOR QUIESCIENT CURRENT
- MEETS ALL REQUIREMENTS OF JEDEC TENTATIVE STANDARD N° 13A "STANDARD SPECIFICATIONS FOR DESCRIPTION OF "B" SERIES CMOS DEVICES"



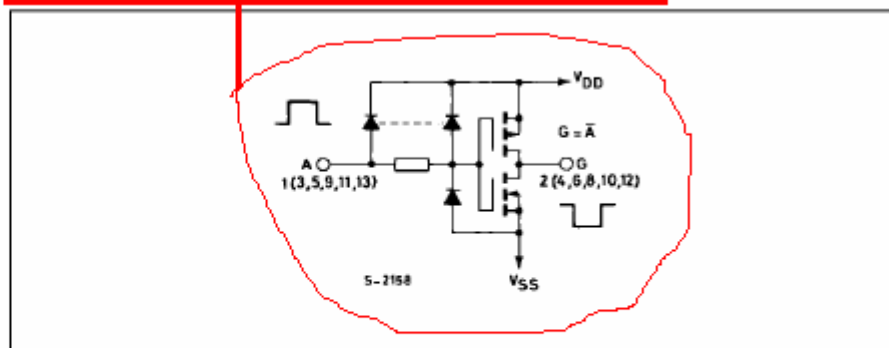
DESCRIPTION

The HCC4069UB (extended temperature range) and HCF4069UB (intermediate temperature range) are monolithic integrated circuit, available in 14-pin dual in-line plastic or ceramic package and plastic micro package.

The HCC/HCF4069UB consists of six CMOS inverter circuits. This device is intended for general-purpose inverter applications where the medium-power TTL-drive and logic-level-conversion capabilities of circuits such as HCC/HCF4069UB Hex Inverter/Buffer are not required.

Distribución de pines

SCHEMATIC DIAGRAM OF ONE OF SIX IDENTICAL INVERTERS.



ABSOLUTE MAXIMUM RATINGS

Valores máximos

Symbol	Parameter	Value	Unit
V_{DD}^*	Supply Voltage : HCC Types HCF Types	- 0.5 to + 20 - 0.5 to + 18	V
V_I	Input Voltage	- 0.5 to $V_{DD} + 0.5$	V
I_I	DC Input Current (any one input)	± 10	mA
P_{tot}	Total Power Dissipation (per package) Dissipation per Output Transistor for Top = Full Package-temperature Range	200 100	mW
T_{op}	Operating Temperature : HCC Types HCF Types	- 55 to + 125 - 40 to + 85	°C
T_{stg}	Storage Temperature	- 65 to + 150	°C

Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for external periods may affect device reliability.

* All voltage values are referred to V_{SS} pin voltage.

RECOMMENDED OPERATING CONDITIONS

Valores recomendados

Symbol	Parameter	Value	Unit
V_{DD}	Supply Voltage : HCC Types HCF Types	3 to 18 3 to 15	V
V_I	Input Voltage	0 to V_{DD}	V
T_{op}	Operating Temperature : HCC Types HCF Types	- 55 to + 125 - 40 to + 85	°C

El Inversor Lógico

STATIC ELECTRICAL CHARACTERISTICS (over recommended operating conditions)

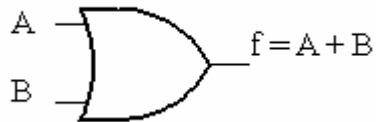
Symbol	Parameter	Test Conditions					Value						Unit	
		V _I (V)	V _O (V)	I _{OL} (μA)	V _{DD} (V)	T _{Low} ^a		25°C		T _{High} ^a				
						Min.	Max.	Min.	Typ.	Max.	Min.	Max.		
I _L	Quiescent Current	0/5			5		0.25		0.01	0.25		7.5	μA	
		HCC Types	0/10		10		0.5		0.01	0.5		15		
			0/15		15		1		0.01	1		30		
			0/20		20		5		0.02	5		150		
		HCF Types	0/5		5		1		0.01	1		7.5		
V _{OH}	Output High Voltage	HCF Types	0/10		10		2		0.01	2		15	V	
			0/15		15		4		0.01	4		30		
			0/5	<1	5	4.95		4.95				4.95		
V _{OL}	Output Low Voltage		0/10	<1	10	9.95		9.95			9.95		V	
			0/15	<1	15	14.95		14.95			14.95			
			5/0	<1	5		0.05		0.05			0.05		
V _{IH}	Input High Voltage		10/0	<1	10		0.05			0.05		0.05	V	
			15/0	<1	15		0.05		0.05		0.05			
				0.5/4.5	<1	5	4		4			4		
V _{IL}	Input Low Voltage			1/8	<1	10	8		8			8	V	
				1.5/13.5	<1	15	12.5		12.5			12.5		
				4.5/0.5	<1	5		1			1			1
I _{OH}	Output Drive Current		8/1	<1	10		2				2		2	V
				13.5/1.5	<1	15		2.5			2.5		2.5	
		HCC Types	0/5	2.5		5	-2		-1.8	-3.2		-1.15		
			0/5	4.8		5	-0.64		-0.51	-1		-0.38		
			0/10	9.5		10	-1.6		-1.3	-2.6		-0.9		
			0/15	13.5		15	-4.2		-3.4	-6.8		-2.4		
		HCF Types	0/5	2.5		5	-1.53		-1.38	-3.2		-1.1		
			0/5	4.8		5	-0.52		-0.44	-1		-0.38		
			0/10	9.5		10	-1.3		-1.1	-2.6		-0.9		
			0/15	13.5		15	-3.6		-3.0	-6.8		-2.4		
I _{OL}	Output Sink Current	HCC Types	0/5	0.4		5	0.64		0.51	1		0.36	mA	
			0/10	0.5		10	1.6		1.3	2.6		0.9		
			0/15	1.5		15	4.2		3.4	6.8		2.4		
		HCF Types	0/5	0.4		5	0.52		0.44	1		0.36		
			0/10	0.5		10	1.3		1.1	2.6		0.9		
I _{in, I_{IL}}	Input Leakage Current	HCC Types	0/18		18		±0.1		±10 ⁻⁶	±0.1		±1	μA	
		HCF Types	0/15		15		±0.3		±10 ⁻⁶	±0.3		±1		
			Any Input						5	7.5				
C _I	Input Capacitance			Any Input									pF	

^a T_{Low} = -55°C for HOC device ; -40°C for HCF device.
^b T_{High} = +125°C for HOC device ; +85°C for HCF device.
 The Noise Margin for both "1" and "0" level is : 1V min. with V_{DD} = 5V, 2V min. with V_{DD} = 10V, 2.5V min. with V_{DD} = 15V.

Puertas lógicas básicas

— PUERTA OR (2 ENTRADAS)

— Símbolo



— Tabla de verdad

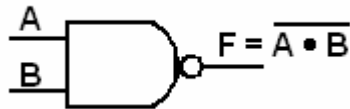
A	B	F
0	0	0
0	1	1
1	0	1
1	1	1

— Función Lógica

$$F = A + B$$

— PUERTA NAND (2 ENTRADAS)

— Símbolo



— Tabla de verdad

A	B	F
0	0	1
0	1	1
1	0	1
1	1	0

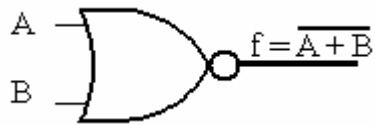
— Función Lógica

$$F = \overline{A \cdot B}$$

Puertas lógicas básicas

– PUERTA NOR (2 ENTRADAS)

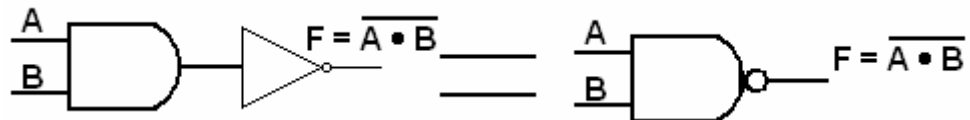
– Símbolo Tabla de verdad Función Lógica



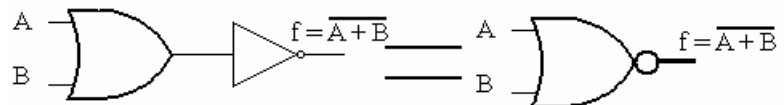
A	B	F
0	0	1
0	1	0
1	0	0
1	1	0

$$F = \overline{A+B}$$

- La función NAND la podemos obtener igualmente mediante una AND seguida de una NOT



- La función NOR la podemos obtener igualmente mediante una OR seguida de una NOT



Puertas lógicas básicas

– PUERTA XOR (2 ENTRADAS)

– Símbolo



– Tabla de verdad

A	B	F
0	0	0
0	1	1
1	0	1
1	1	0

– Función Lógica

$$F = \bar{A} \cdot B + A \cdot \bar{B} = A \oplus B$$

– PUERTA XNOR (2 ENTRADAS)

– Símbolo



– Tabla de verdad

A	B	F
0	0	1
0	1	0
1	0	0
1	1	1

– Función Lógica

$$F = \bar{A} \cdot \bar{B} + A \cdot B = \overline{A \oplus B}$$

$$F = A \otimes B$$

Puertas lógicas básicas

- En general cualquier puerta lógica puede tener n entradas, el límite será físico y/o tecnológico.
- Existen diferentes tecnologías con las que fabricar tanto los circuitos de puertas lógicas como circuitos mas complejos, dependiendo de los dispositivos que se empleen, teniendo cada uno de ellos sus ventajas inconvenientes.
- Una puerta OR de n entradas será uno siempre y cuando, al menos, una de sus entradas sea uno (hacer tabla de verdad de una OR de 3 entradas).
- Una puerta AND de n entradas será uno siempre y cuando, todas sus entradas sea uno a la vez (hacer tabla de verdad de una OR de 3 entradas).

Puertas lógicas básicas

- Una puerta NOR de n entradas será uno siempre y cuando, todas las entradas sean cero al mismo tiempo (hacer tabla de verdad de una NOR de 3 entradas).
- Una puerta NAND de n entradas será cero siempre y cuando, todas sus entradas sea uno a la vez (hacer tabla de verdad de una NAND de 3 entradas).
- Una puerta XOR de n entradas será uno siempre y cuando tenga un número impar de entradas a uno (hacer tabla de verdad de una XOR de 3 entradas).
- Una puerta XNOR de n entradas será uno siempre y cuando tenga un número par de entradas a uno (hacer tabla de verdad de una XNOR de 3 entradas).

IMPLEMENTACIÓN DE FUNCIONES ALGEBRAICAS

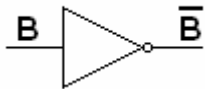
- Dada una función algebraica, podemos construir el circuito basándonos en las puertas lógicas vistas de tal forma que dicho circuito cumpla con la tabla de verdad de la ecuación planteada.
- Al proceso descrito se le denominará implementación.
- A la hora de implementar una función lógica, debemos tener en cuenta que las puertas disponibles en C.I. tienen un número limitado de entradas.
- Antes de implementar una función lógica, es recomendable simplificarla todo lo posible, para así optimizar el gasto, y reducir las posibilidades de error.
- También podemos recorrer el camino inverso, es decir, dado un circuito, debemos ser capaces de obtener la función lógica que representa.
- Para obtener una implementación partiendo de la tabla de verdad de una función, lo más sencillo será obtener dicha función en forma de suma de productos o producto de sumas, simplificarla e implementarla

IMPLEMENTACIÓN DE FUNCIONES ALGEBRAICAS

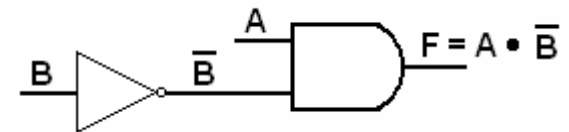
- Ejemplo:

Implementemos la función: $f = \overline{A\overline{B}} + C$

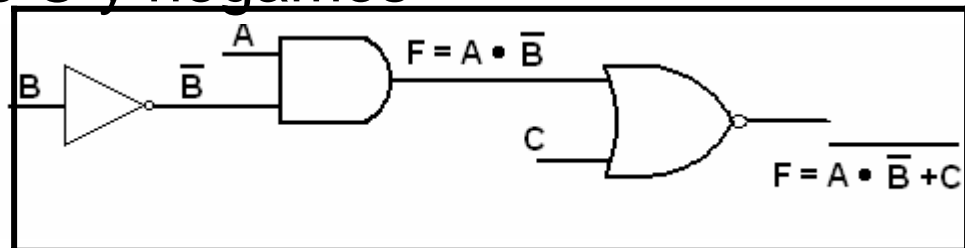
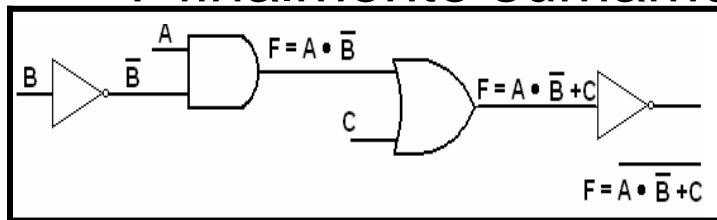
- Empezaremos por el término mas interno: \overline{B}



- Al cual lo multiplicaremos por A

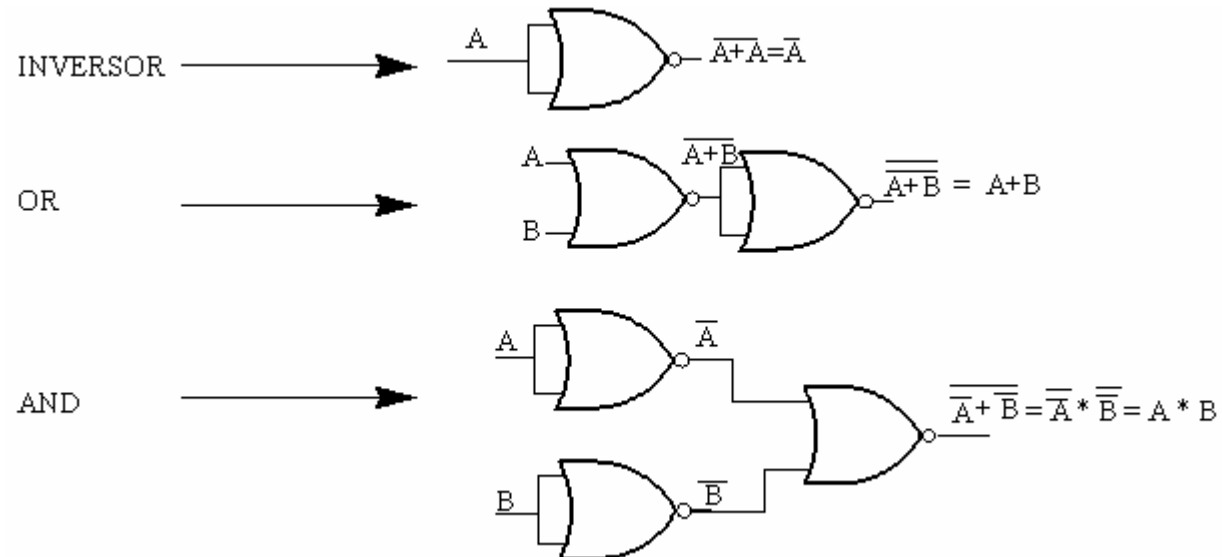


- Y finalmente sumamos C y negamos



UNIVERSALIDAD DE LAS PUERTAS NAND Y NOR

- **Universalidad de las puertas NOR**: Cualquier función lógica puede ser implementada utilizando única y exclusivamente puertas NOR
- Para demostrarlo basta con conseguir implementar todas las funciones básicas usando sólo puertas NOR



UNIVERSALIDAD DE LAS PUERTAS NAND Y NOR

- **Universalidad de las puertas NAND**: Cualquier función lógica puede ser implementada utilizando única y exclusivamente puertas NAND
- Para demostrarlo basta con conseguir implementar todas las funciones básicas usando sólo puertas NAND

