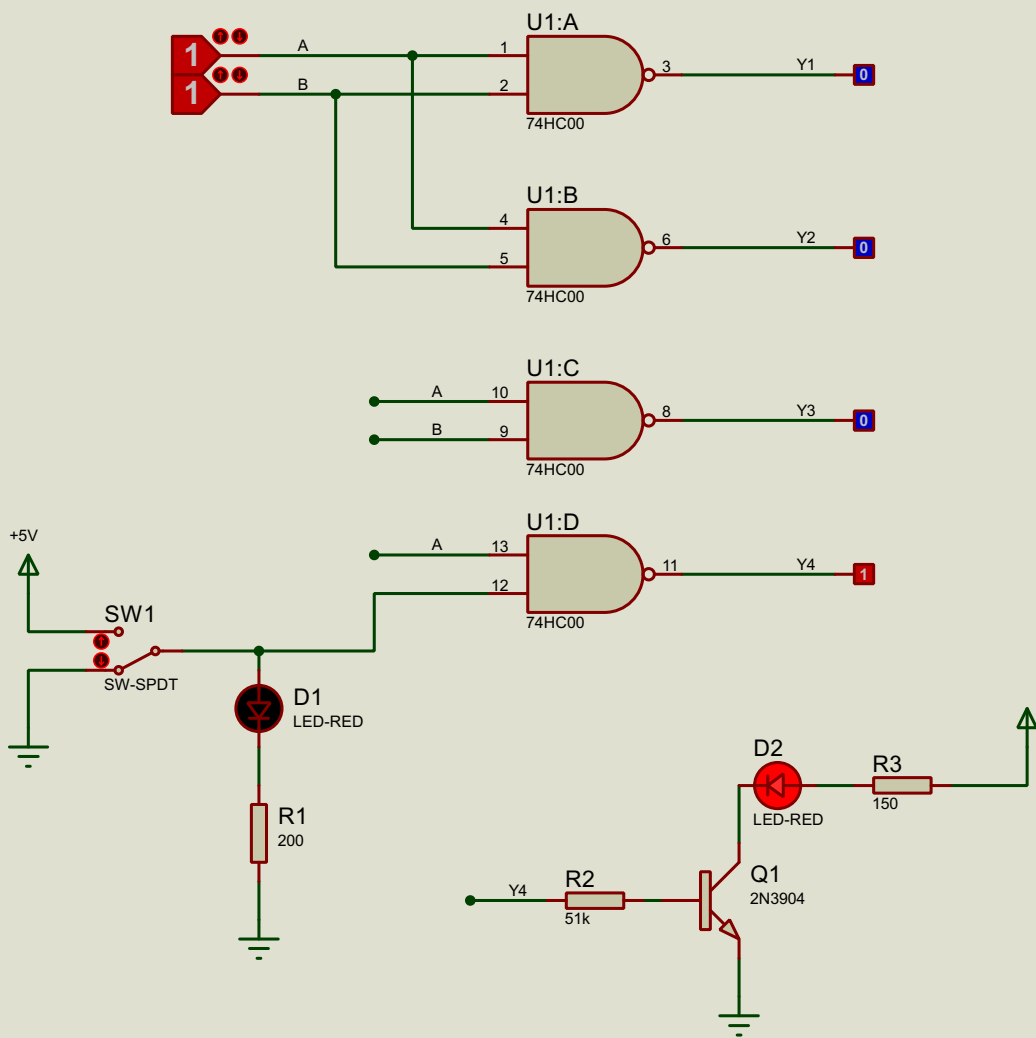


附图6.1 2输入与非门芯片74HC00的功能测试电路

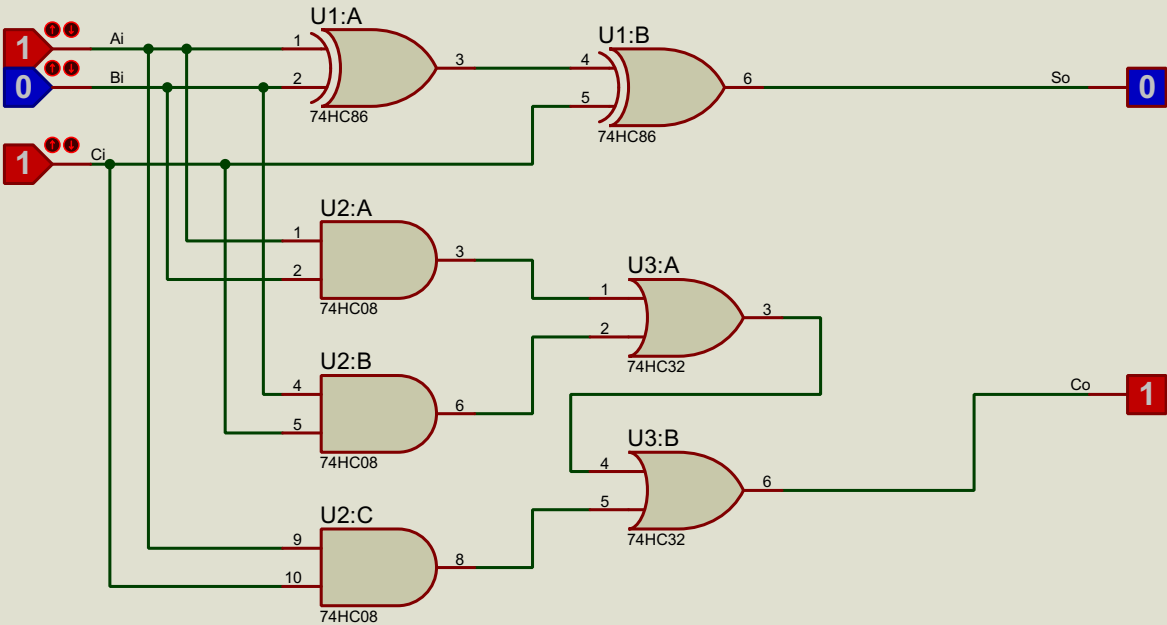
课序号： 02 班级：软2104 学号： 20212241212 姓名：张亚琦



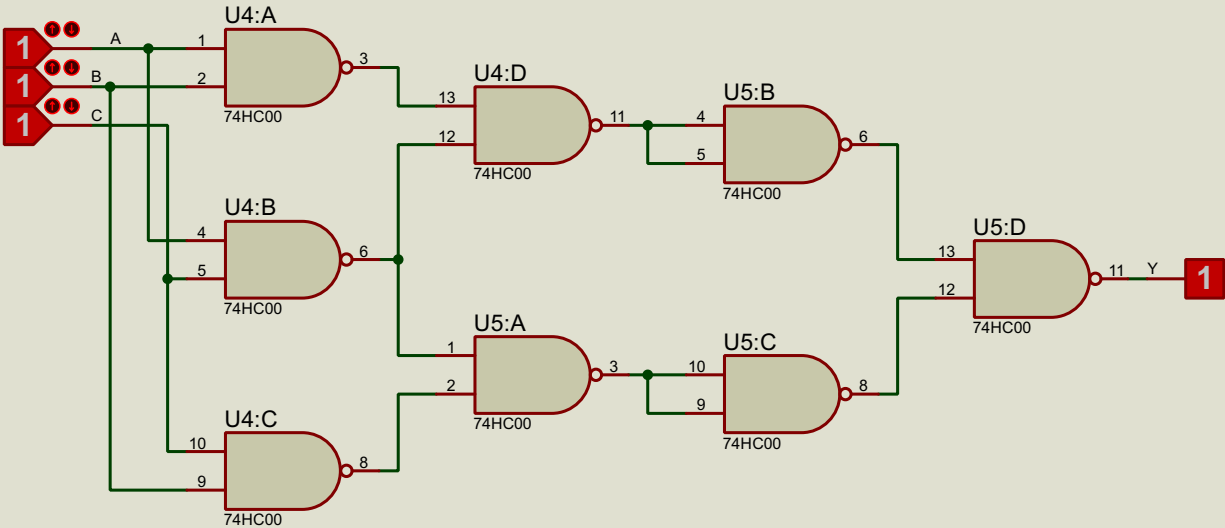
附图6.2 基于基本逻辑门的简单组合逻辑电路

课序号：02 班级：软2104 学号：20212241212 姓名：张亚琦

(1) 附图6.2 (a) 基于基本逻辑门的一位全加器



(2) 附图6.2 (b) : 基于2输入与非门的三人多数表决电路



附图6.3：基于数据选择器的简单组合逻辑电路

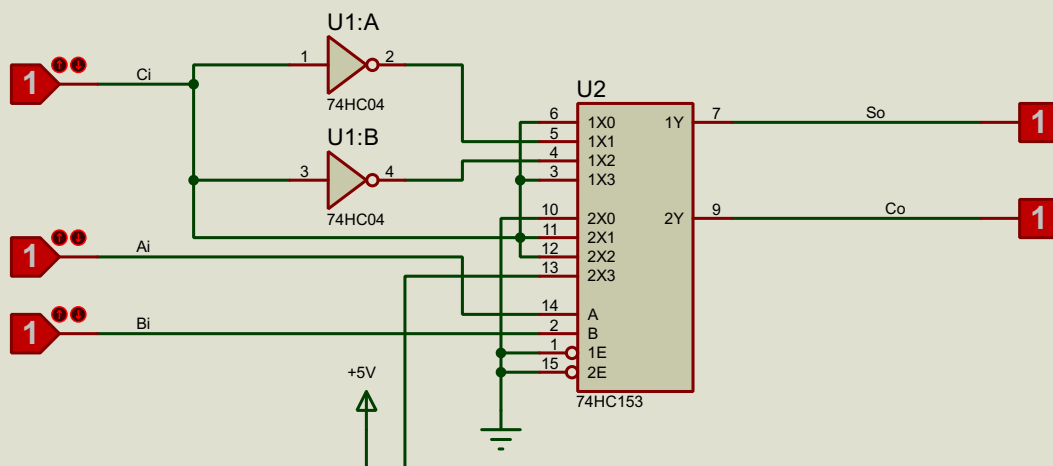
课序号：02

班级：软2104

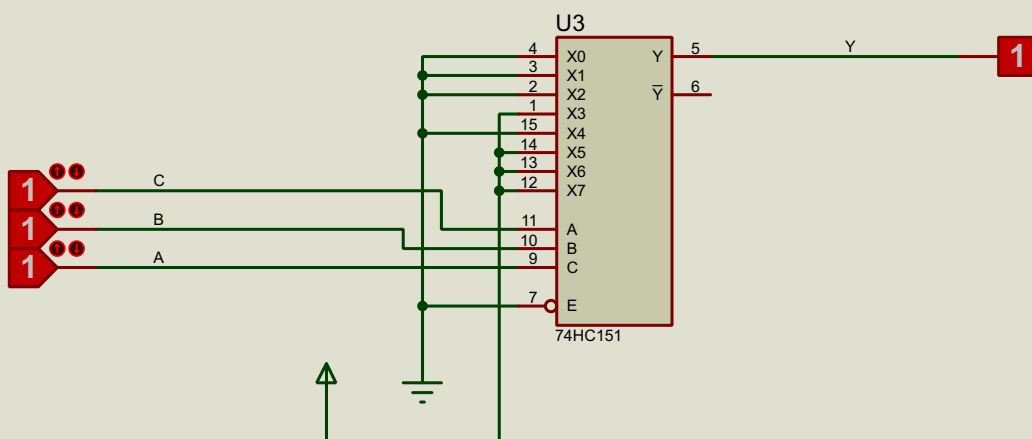
学号：20212241212

姓名：张亚琦

(1) 附图6.3 (a) 基于74HC153的一位全加器



(2) 附图6.3 (b) 基于74HC151的三人多数表决电路



附图6.4 基于3-8译码器的简单组合逻辑电路

课序号：02

班级：软2104

学号：20212241212

姓名：张亚琦

基于3-8译码器的一位全加器

