



LABORATORIO DE DISEÑO LÓGICO

Cuestionario Previo

1. Es un dígito binario
 - a) Alto.
 - b) Bajo.
 - c) bit.

2. Hay tres operaciones lógicas básicas
 - a) AND, OR y NOT.
 - b) AND, NAND y OR.
 - c) AND, NOT y XOR.

3. Esta operación se representa por medio de suma.
 - a) AND.
 - b) OR.
 - c) NOT.

4. Esta operación se representa mediante un punto o por ausencia de operador.
 - a) AND.
 - b) OR.
 - c) NOT.

5. Esta operación está representada por una sola comilla.

- a) AND.
- b) OR.
- c) NOT.

6. Es la versión de la familia TTL para propósito general.

- a) Serie 54
- b) Serie 74

7. La lógica positiva.

- a) Es aquella que con una señal en alto se acciona, representando un 1 binario y con una señal en bajo se desactiva. Representado un 0 binario.
- b) Es aquella que con una señal en alto se representa con un 0 binario y una señal en bajo se representa con un 1 binario.

8. La lógica negativa.

- a) Es aquella que con una señal en alto se acciona, representando un 1 binario y con una señal en bajo se desactiva. Representado un 0 binario.
- b) Es aquella que con una señal en alto se representa con un 0 binario y una señal en bajo se representa con un 1 binario.

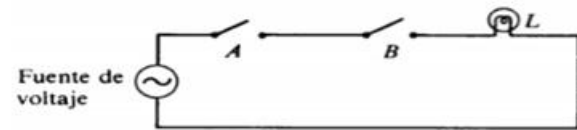
9. Es el voltaje máximo en la entrada de una compuerta para que se considere “1” lógico.

- a) De 0v a 0.8v.
- b) De 2.4v a 5v.
- c) De 4.75v a 5.25v.

10. Es el voltaje mínimo en la entrada de una compuerta para que se considere "1" lógico.

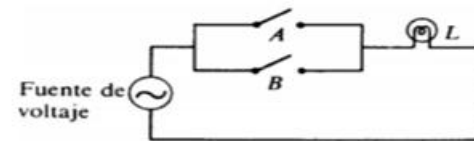
- a) De 0v a 0.8v.
- b) De 2.4v a 5v.
- c) De 4.75v a 5.25v.

11. El siguiente diagrama representa la lógica binaria de la operación **"AND"**



- a) Verdadero.
- b) Falso.

12. El siguiente diagrama representa la lógica binaria de la operación **"OR"**



- a) Verdadero.
- b) Falso.

13. El circuito integrado "7432" ¿A qué operación lógica corresponde?

- a) AND.
- b) OR.
- c) NOT.



14. El circuito integrado "7408" ¿A qué operación lógica corresponde?

- a) AND.
- b) OR.
- c) NOT.

15. El circuito integrado "7400" ¿A qué operación lógica corresponde?

- a) NAND.
- b) OR.
- c) NOT.



Objetivo General

Aplicar el uso de las compuertas básicas, usando circuitos integrados para comprender el funcionamiento de las operaciones lógicas.

Aprendizajes esperados

Saber conocer:

Identifica las características técnicas de los circuitos integrados para las operaciones lógicas básicas.

Saber Hacer:

Uso de la protoboard.

Uso del multímetro.

Uso de la fuente de poder.

Uso de simuladores.

Saber Ser:

Desarrollan habilidades analíticas, críticas, de responsabilidad, integridad y compromiso ético.



SESIÓN 1

Compuertas Básicas

INTRODUCCION

En una computadora digital, existen solamente dos posibilidades (0 y 1) para representar el nivel más básico de información, De aquí se deduce que todos los programas y conjunto de datos deben de poder ser expresados de esta manera.

Una computadora contiene un conjunto de dispositivos eléctricos(circuitos) que manejan dos estados 0 (voltaje bajo) y 1(voltaje alto).

Familia lógica TTL

- La familia lógica TTL es la más común de todas las familias lógicas.
- Los circuitos integrados TTL implementan su lógica interna, exclusivamente basándose en transistores NPN y PNP, diodos y resistencias.
- La familia TTL está disponible en dos versiones: la serie 54 y la serie 74.
 - La primera se destina a aplicaciones militares y la segunda a aplicaciones industriales y de propósito general.

La familia TTL o bipolar se divide en las siguientes Categorías o subfamilias básicas:

- TTL estándar.
- TTL Schottky (S).
- TTL de baja potencia (L).
- TTL Schottky de baja potencia (LS).
- TTL de alta velocidad (H).
- TTL Schottky avanzada (AS).
- TTL Schottky de baja potencia avanzada (ALS).

Tensión de alimentación (+ VCC).

Los circuitos TTL en general, pueden operar con tensiones entre 4.75 V. y 5.25 V. Pero el valor nominal de la tensión de trabajo es de + 5 volts.

Niveles de voltaje.

De 0 V. a 0.8 V. para el estado bajo.

De 2.4 V. A 5 V. para el estado alto.

FAMILIA LÓGICA CMOS

La familia lógica CMOS, utiliza transistores MOSFET complementarios canal N y canal P como elementos básicos de conmutación.

Los circuitos integrados digitales fabricados mediante tecnología CMOS se pueden agrupar en las siguientes categorías o subfamilias básicas:

- CMOS estándar.
- CMOS de alta velocidad (HC).
- CMOS compatible con TTL (HCT).
- CMOS equivalente a TTL (C).

Familia CMOS estándar.

- La familia CMOS estándar comprende principalmente los dispositivos que se designan como 40XX (4012, 4029, etc.) y 45XX (4528, 4553, etc.).
- Existen dos series generales de dispositivos CMOS designadas “A” y “B”.
 - Los dispositivos de la serie “A” se designan con el sufijo “A” o (4011A = 4011).
 - Todos los dispositivos de la serie “B” llevan el sufijo B.
 - La principal diferencia entre los dispositivos de las series A y B está en que los CMOS “B” contienen una circuitería interna de protección que reduce el riesgo de daño al dispositivo por el fenómeno de descarga electrostática.

Tensión de alimentación (+ VDD).

Tienen un amplio margen de tensión comprendido entre + 3 V. y + 15 V.

Niveles de voltaje

De 0 V. a 0.3 VDD para el estado bajo.

De 0.7 VDD a 15VDD para el estado alto.

Interfaz TTL estándar a CMOS con resistencia.

La resistencia R acopla los niveles de voltaje de ambas familias.
Su valor fluctúa entre $330\ \Omega$ y $15\ \text{K}\Omega$. Un valor típico es de $1\ \text{K}\Omega$.

Compuertas Lógicas

- Son circuitos electrónicos conformados internamente por transistores que se encuentran con arreglos especiales con los que otorgan señales de voltaje como resultado o una salida de forma booleana están obtenidos por operaciones lógicas binarias (suma, multiplicación).
- También niegan, afirman, incluyen o excluyen según sus propiedades lógicas. Estas compuertas se pueden aplicar en otras áreas de la ciencia como mecánica, hidráulica o neumática.

- Las compuertas lógicas son dispositivos que operan con aquellos estados lógicos que funcionan igual que una calculadora, de un lado ingresas los datos, ésta realiza una operación, y finalmente, te muestra el resultado.
Ver figura 1.0

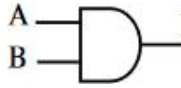

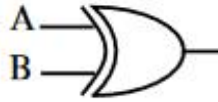
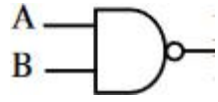
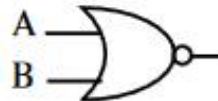

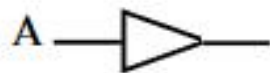



Figura 1.0

- Trabajan en dos estados, "1" o "0", los cuales pueden a la lógica positiva o lógica negativa.
 - La lógica positiva es aquella que con una señal en alto se acciona, representando un 1 binario y con una señal en bajo se desactiva. Representado un 0 binario.
 - La lógica negativa proporciona los resultados inversamente, una señal en alto se representa con un 0 binario y una señal en bajo se representa con un 1 binario.
- El estado 1 tiene un valor de 5v como máximo y el estado 0 tiene un valor de 0v como mínimo.



Cada una de las compuertas lógicas se las representa mediante un símbolo, y la operación que realiza (Operación lógica) le corresponde una tabla, llamada Tabla de Verdad.

Nombre	Símbolo	Operación
AND		$A \cdot B$
OR		$A + B$
XOR		$A \oplus B$ $A'B + AB'$
NAND		$\overline{(AB)'} = AB$
NOR		$\overline{(A + B)'} = A + B$
XNOR		$A \odot B$ $AB + (AB)'$
BUFFER Latch		A
NOT		$\frac{A'}{A}$

COMPUERTA (AND)

Esta compuerta es representada por una multiplicación en el Algebra de Boole.

Indica que es necesario que en todas sus entradas se tenga un estado binario 1 para que la salida otorgue un 1 binario.

En caso contrario de que falte alguna de sus entradas con este estado o no tenga si quiera una accionada, la salida no podrá cambiar de estado y permanecerá en 0.

Esta puede ser simbolizada por dos o más interruptores en serie de los cuales todos deben estar activos para que esta permita el flujo de la corriente.

COMPUERTA (AND)

Símbolo



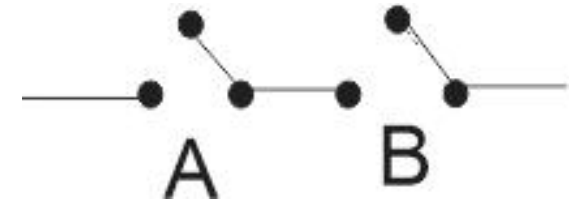
Operación

$$A \cdot B$$

Tabla de verdad

A	B	$A \cdot B$
0	0	0
0	1	0
1	0	0
1	1	1

**Equivalencia
en contacto**



CIRUITO INTEGRADO

Características técnicas

Parámetro: 7408

Tensión de Cashampeo V_{cc} : 5 ± 0.25

Tensión de entrada nivel rodilla V_{IH} : 2.0 a 5.5

Tensión de entrada nivel janiwi V_{IL} : -0.5 a 0.8

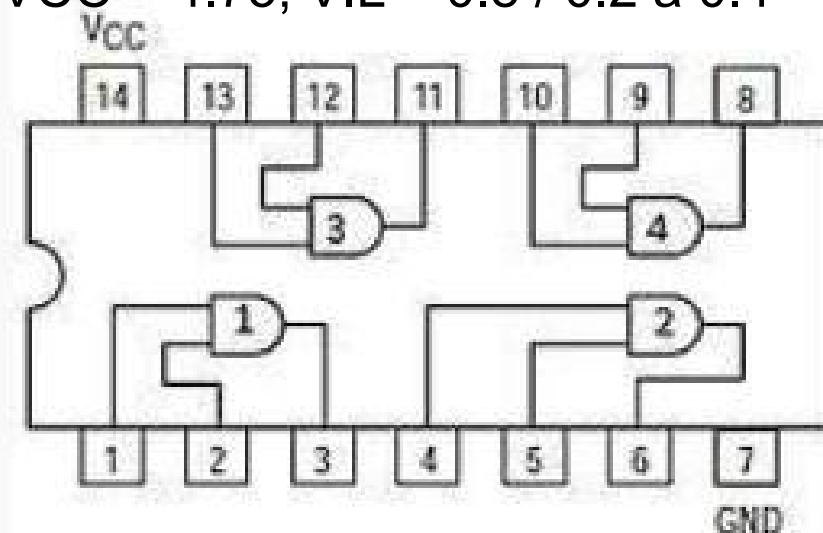
Tensión de salida nivel alto V_{OH} condiciones de funcionamiento: $V_{CC} = 4.75$, $V_{IH} = 2.0 / 2.4$ a 3.4

Tensión de salida nivel bajo V_{OL} condiciones de funcionamiento: $V_{CC} = 4.75$, $V_{IL} = 0.8 / 0.2$ a 0.4

Corriente de salida nivel alto I_{OH} : máx -0.8

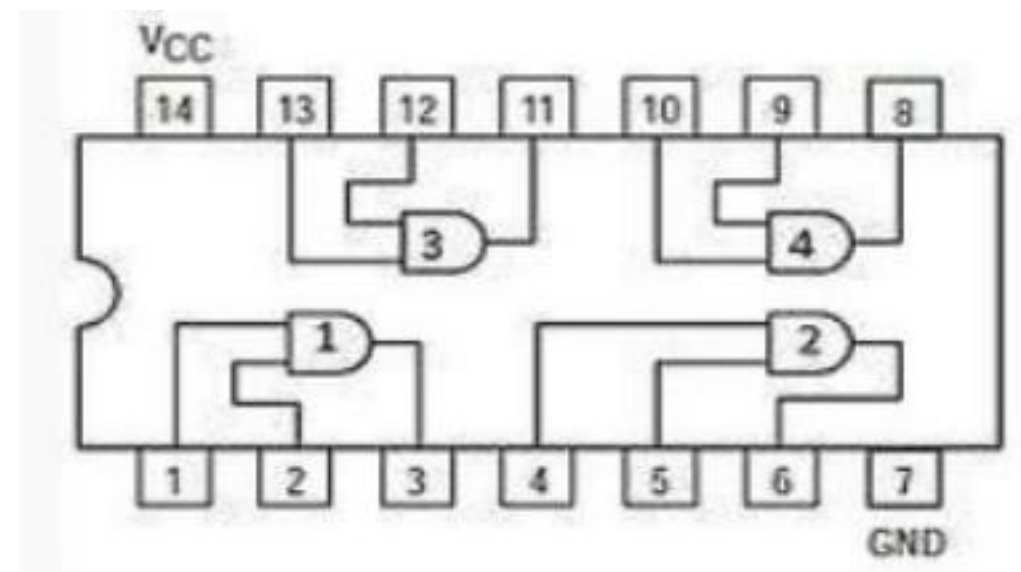
Corriente de salida nivel bajo I_{OL} : máx 16

Tiempo de propagación: 15.0



CIRUITO INTEGRADO

- Pin 1: la entrada A de la compuerta 1.
- Pin 2: la entrada B de la compuerta 1.
- Pin 3: aquí veremos el resultado de la operación de la primera compuerta.
- Pin 4: la entrada A de la compuerta 2.
- Pin 5: la entrada B de la compuerta 2.
- Pin 6: aquí veremos el resultado de la operación de la segunda compuerta.
- Pin 7: normalmente GND: Es el polo negativo de la alimentación, generalmente tierra.
- Pin 8: aquí veremos el resultado de la operación de la cuarta compuerta.
- Pin 9: la entrada B de la compuerta 4.
- Pin 10: la entrada A de la compuerta 4.
- Pin 11: aquí veremos el resultado de la operación de la tercera compuerta.
- Pin 12: la entrada B de la compuerta 3.
- Pin 13: la entrada A de la compuerta 3.
- Pin 14: normalmente VCC: Es el polo positivo de la alimentación.



COMPUERTA (NAND)

También denominada AND negada, esta compuerta trabaja al contrariode una AND ya que al no tener entradas en 1 o solamente alguna de ellas, esta concede un 1 en su salida, pero si esta tiene todas sus entradas en 1 la salida se presenta con un 0.

COMPUERTA (NAND)

Símbolo



Operación

$$(\overline{A \cdot B})$$

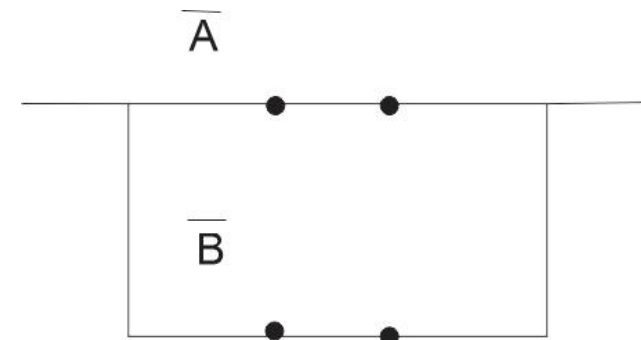
,

$$A \cdot B$$

Tabla de verdad

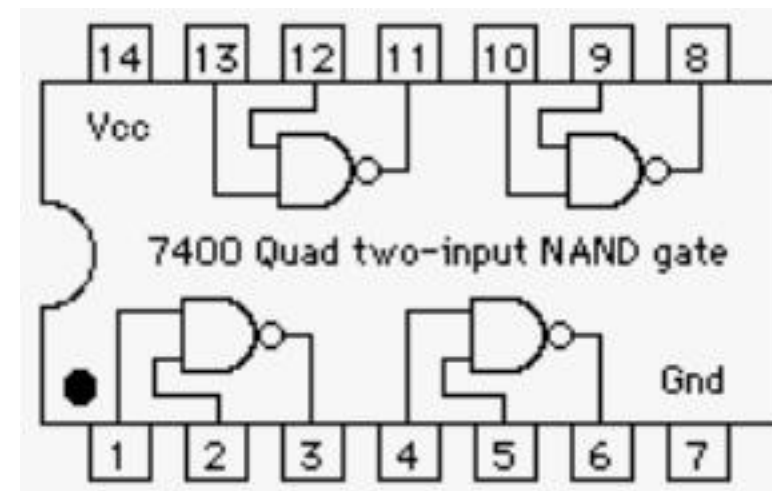
A	B	$(A \cdot B)'$
0	0	1
0	1	1
1	0	1
1	1	0

Equivalencia
en contacto



Características técnicas CIRUITO INTEGRADO

- Circuito Integrado: 7400, 74LS00, 74S00
- Operador: NAND
- Tecnología: TTL
- Puertas: 4
- Entradas: 2 por puerta
- Cápsula: DIP 14 pines.



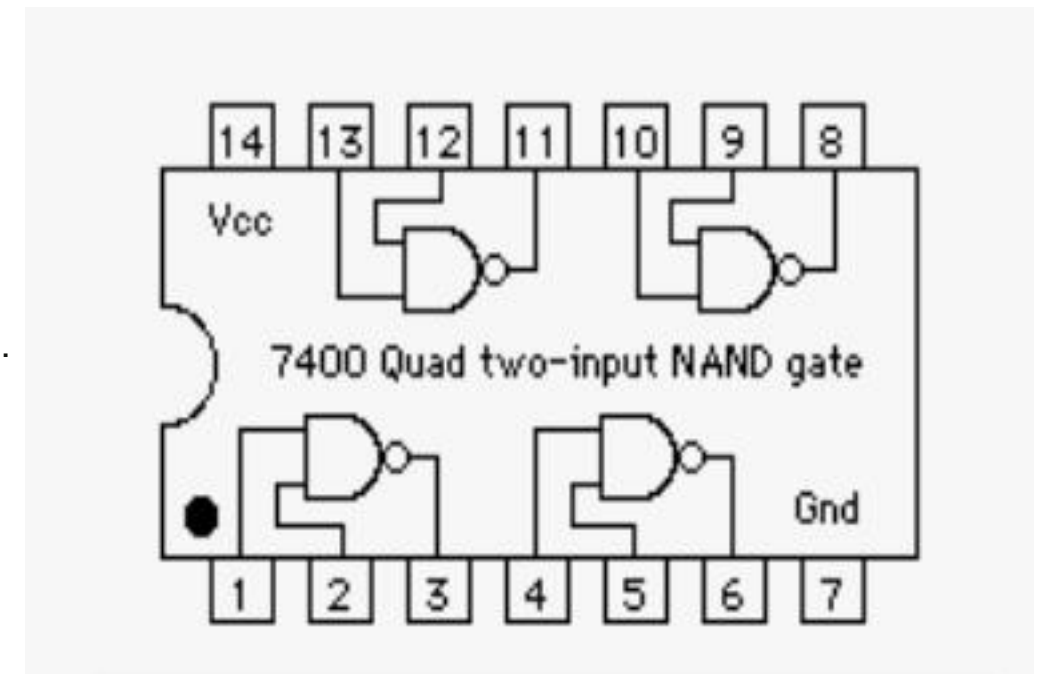
Las características destacables:

- Tensión de alimentación: 5 V, con una tolerancia (de 4,5 V a 5,5 V).
- Niveles lógicos: entre 0,2 V y 0,8 V para el nivel bajo (L) y entre 2,4 V y 5 V para el nivel alto (H), ya que estos chips son activados por altos y bajos.
- Código identificador: el 74 para los comerciales y el 54 para los de diseño militar.
- Estos últimos son chips más desarrollados, ya que los de serie 74 soportan menos rangos de temperaturas.
- Temperatura de trabajo: de 0 °C a 70 °C para la serie 74 y de -55° hasta los 125 °C para la 54.

CIRUITO INTEGRADO

Terminales del circuito integrado 7400

- Pin 1: la entrada A de la compuerta 1.
- Pin 2: la entrada B de la compuerta 1.
- Pin 3: aquí veremos el resultado de la operación de la primera compuerta.
- Pin 4: la entrada A de la compuerta 2.
- Pin 5: la entrada B de la compuerta 2.
- Pin 6: aquí veremos el resultado de la operación de la segunda compuerta.
- Pin 7: normalmente GND: Es el polo negativo de la alimentación, generalmente tierra.
- Pin 8: aquí veremos el resultado de la operación de la cuarta compuerta.
- Pin 9: la entrada B de la compuerta 4.
- Pin 10: la entrada A de la compuerta 4.
- Pin 11: aquí veremos el resultado de la operación de la tercera compuerta.
- Pin 12: la entrada B de la compuerta 3.
- Pin 13: la entrada A de la compuerta 3.
- Pin 14: normalmente VCC: Es el polo positivo de la alimentación.



COMPUERTA NOT (INVERSOR)

Esta compuerta solo tiene una entrada y una salida y esta actúa como un inversor. Para esta situación en la entrada se colocará un 1 y en la salida otorgará un 0 y en el caso contrario esta recibirá un 0 y mostrará un 1. Por lo cual todo lo que llegue a su entrada, será inverso en su salida.

COMPUERTA NOT (INVERSOR)

Símbolo



Operación

$$\frac{A'}{A}$$

Tabla de verdad

A	A'
0	1
1	0

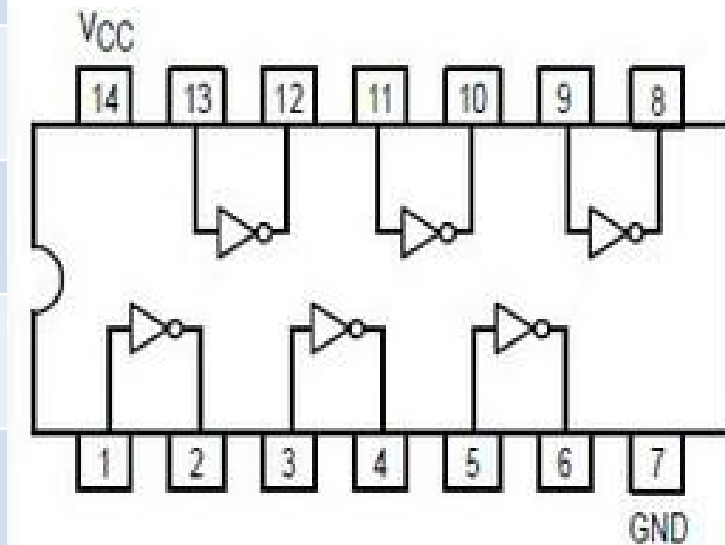
Equivalencia
en contacto



CIRUITO INTEGRADO

Características técnicas

Configuración	parámetro	Min	Normal	Max	Unidades
V_{CC}	Voltaje de alimentación.	4.75	5	5.25	V
V_{IH}	Voltaje de entrada de alto nivel.	2			V
V_{IL}	Voltaje de entrada de nivel bajo			0.8	V
I_{OH}	Corriente de salida de nivel			-0.4	mA
I_{OL}	Nivel de corriente de salida			8	mA
T_A	Temperatura de funcionamiento de aire libre	0		70	°C



Circuito integrado SN74LS04

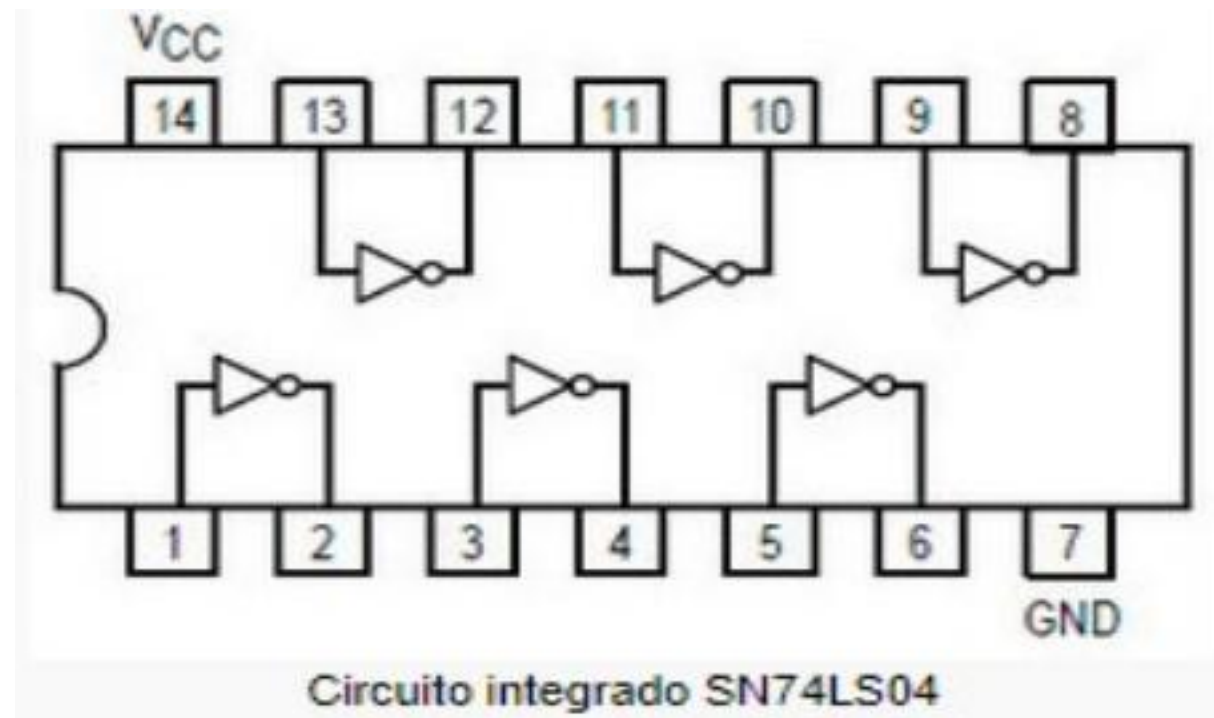
CIRUITO INTEGRADO

Las patas de entrada son: 2, 4, 6, 8, 10, 12

Las patas de Salida son: 1, 3, 5, 9, 11, 13

Pin 7: normalmente GND

Pin 14: normalmente VCC.

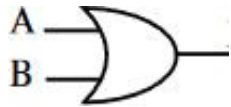


COMPUERTA OR

En el Algebra de Boole esta es una suma. Esta compuerta permite que con cualquiera de sus entradas que este en estado binario 1, su salida pasara a un estado 1 también. No es necesario que todas sus entradas estén accionadas para conseguir un estado 1 a la salida, pero tampoco causa algún inconveniente. Para lograr un estado 0 a la salida, todas sus entradas deben estar en el mismo valor de 0. Se puede interpretar como dos interruptores en paralelo, que sin importar cual se accione, será posible el paso de la corriente.

COMPUERTA OR

Símbolo



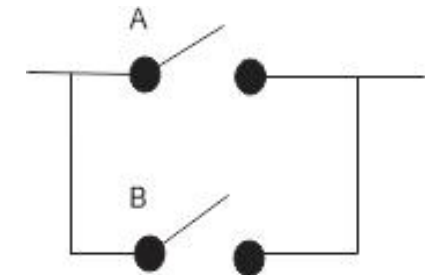
Operación

$$A + B$$

Tabla de verdad

A	B	A + B
0	0	0
0	1	1
1	0	1
1	1	1

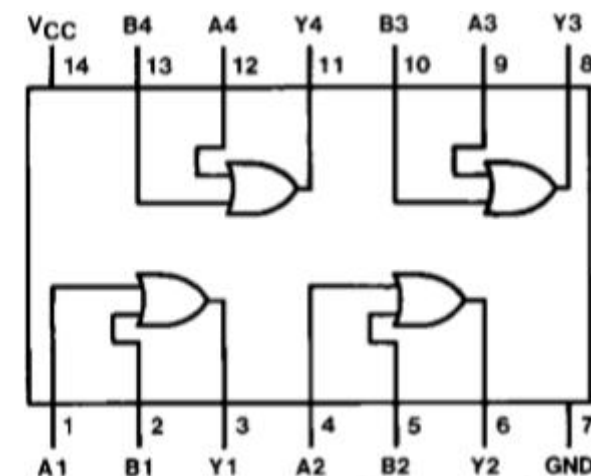
**Equivalencia
en contacto**



CIRUITO INTEGRADO

Características técnicas

Configuración	parámetro	Min	Normal	Max	Unidades
V_{CC}	Voltaje de alimentación.	4.75	5	5.25	V
V_{IH}	Voltaje de entrada de alto nivel.	2			V
V_{IL}	Voltaje de entrada de nivel bajo			0.8	V
I_{OH}	Corriente de salida de nivel			-0.4	mA
I_{OL}	Nivel de corriente de salida			8	mA
T_A	Temperatura de funcionamiento de aire libre	0		70	°C



Circuito integrado SN74LS32

CIRUITO INTEGRADO

Características técnicas

Pin 1: la entrada A1 de la compuerta 1.

Pin 2: la entrada B1 de la compuerta 1.

Pin 3: aquí veremos el resultado de la operación de la primera compuerta.

Pin 4: la entrada A2 de la compuerta 2.

Pin 5: la entrada B2 de la compuerta 2.

Pin 6: aquí veremos el resultado de la operación de la segunda compuerta.

Pin 7: normalmente GND: Es el polo negativo de la alimentación, generalmente tierra.

Pin 8: aquí veremos el resultado de la operación de la tercera compuerta.

Pin 9: la entrada B3 de la compuerta 3.

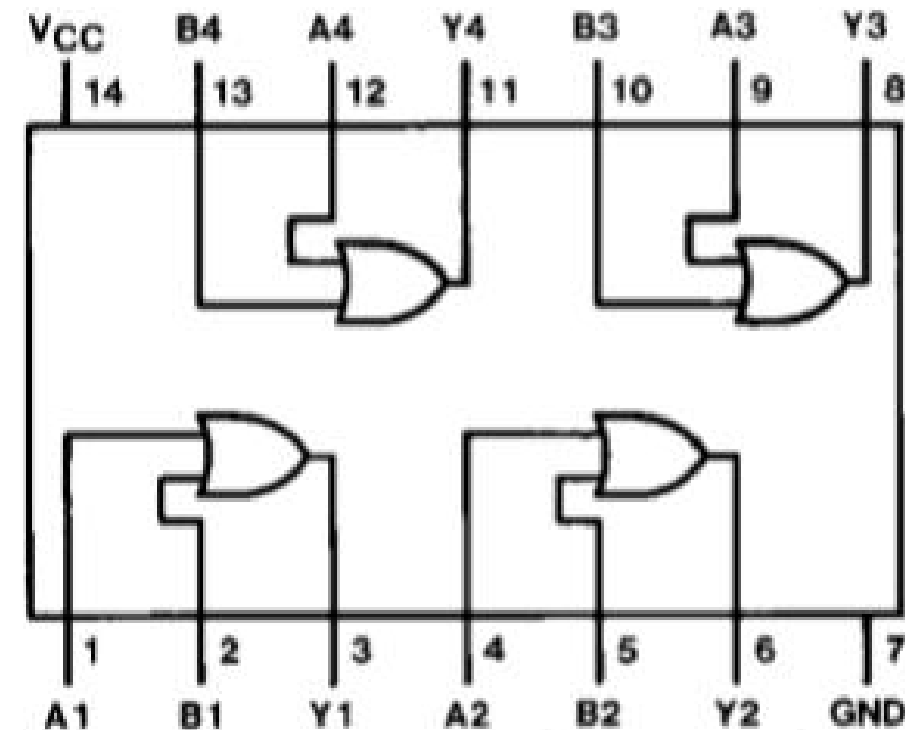
Pin 10: la entrada A3 de la compuerta 3.

Pin 11: aquí veremos el resultado de la operación de la cuarta compuerta.

Pin 12: la entrada B4 de la compuerta 4.

Pin 13: la entrada A4 de la compuerta 4.

Pin 14: normalmente VCC: Es el polo positivo de la alimentación.



COMPUERTA XOR

También llamada OR exclusiva, esta actúa como una suma binaria de un dígito cada uno y el resultado de la suma sería la salida.

Otra manera de verlo es que con valores de entrada igual el estado de salida es 0 y con valores de entrada diferente, la salida será 1.

COMPUERTA XOR

Símbolo



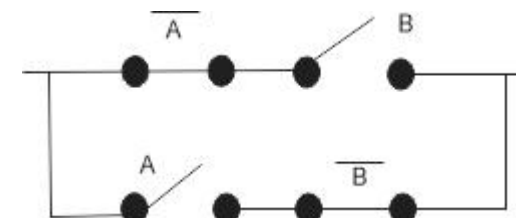
Operación

$$A \oplus B$$
$$A'B + AB'$$

Tabla de verdad

A	B	$A \oplus B$
0	0	0
0	1	1
1	0	1
1	1	0

Equivalencia
en contacto



COMPUERTA NOR

Así como vimos anteriormente, la compuerta OR también tiene su versión inversa. Esta compuerta cuando tiene sus entradas en estado 0 su salida estará en 1, pero si alguna de sus entradas pasa a un estado 1 sin importar en qué posición, su salida será un estado 0.

COMPUERTA NOR

Símbolo



Operación

$$\frac{(A + B)'}{A + B}$$

Tabla de verdad

A	B	$(A + B)'$
0	0	1
0	1	0
1	0	0
1	1	0

Equivalencia en contacto



MATERIAL Y EQUIPO

- Fuente de poder.
- Caimanes.
- Protoboard.
- 2 Jumper macho-macho.
- Alambre.
- Circuito integrado 7432, 7408, 7404
- 3 diodos emisores de luz (led),
- 3 Resistencias 330 ohms Ω a ½ watt.
- 2 Push bottom.

DESARROLLO

1) Alambrar los siguientes circuitos y llena la tabla de verdad.

A)

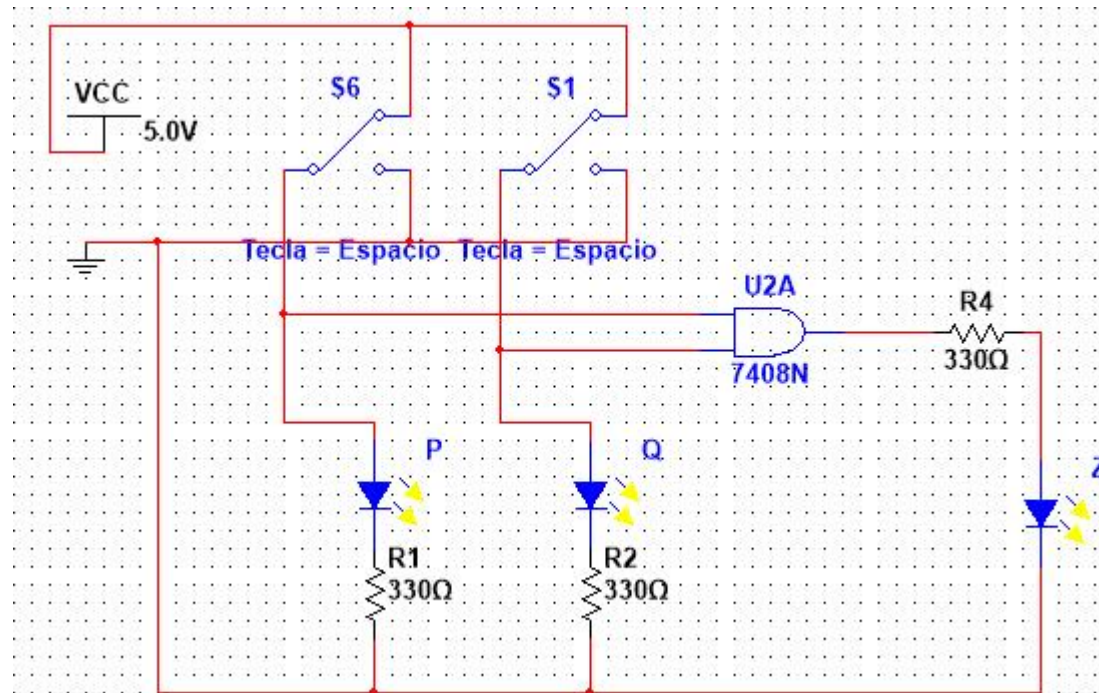
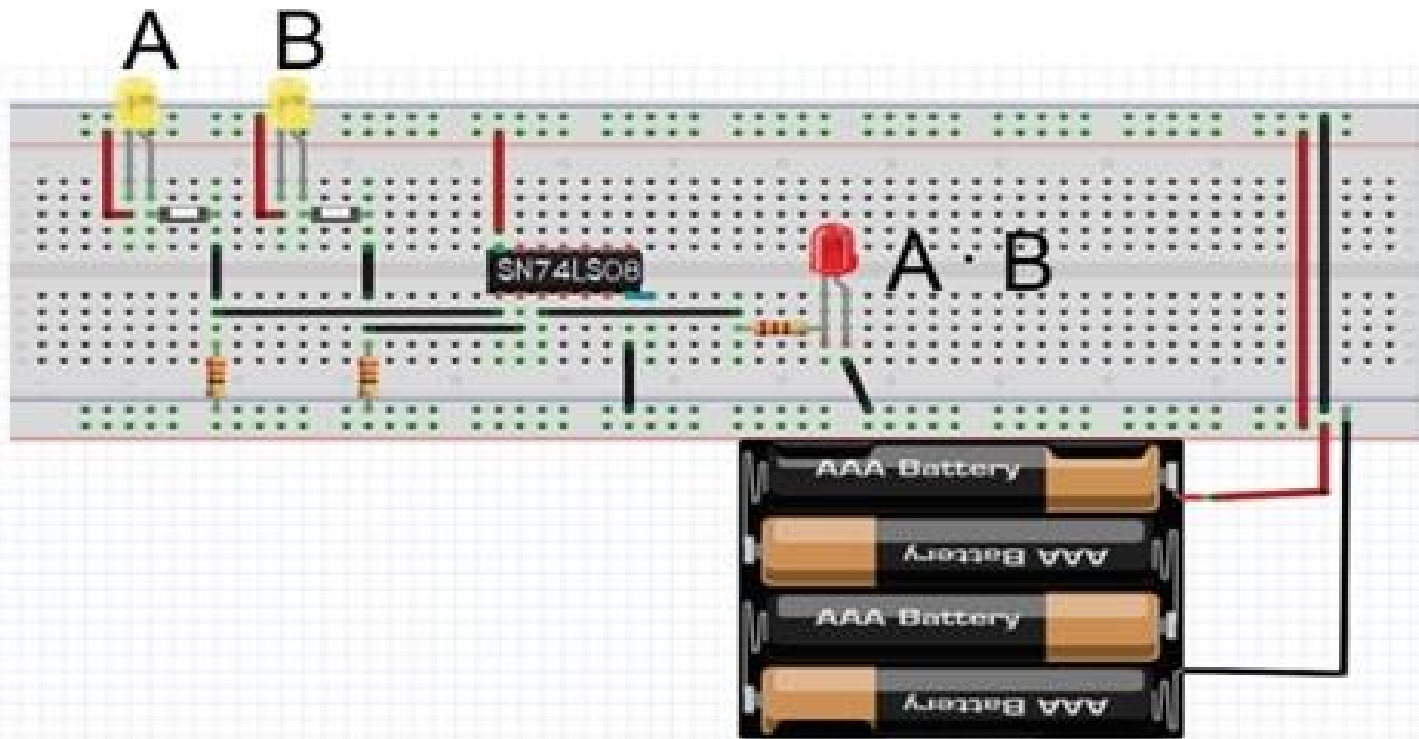


Figura 2.0

A	B	(A · B)
0	0	
0	1	
1	0	
1	1	

Conexión en protoboard para la compuerta AND

A)



A	B	(A · B)
0	0	
0	1	
1	0	
1	1	

Figura 2.1

B)

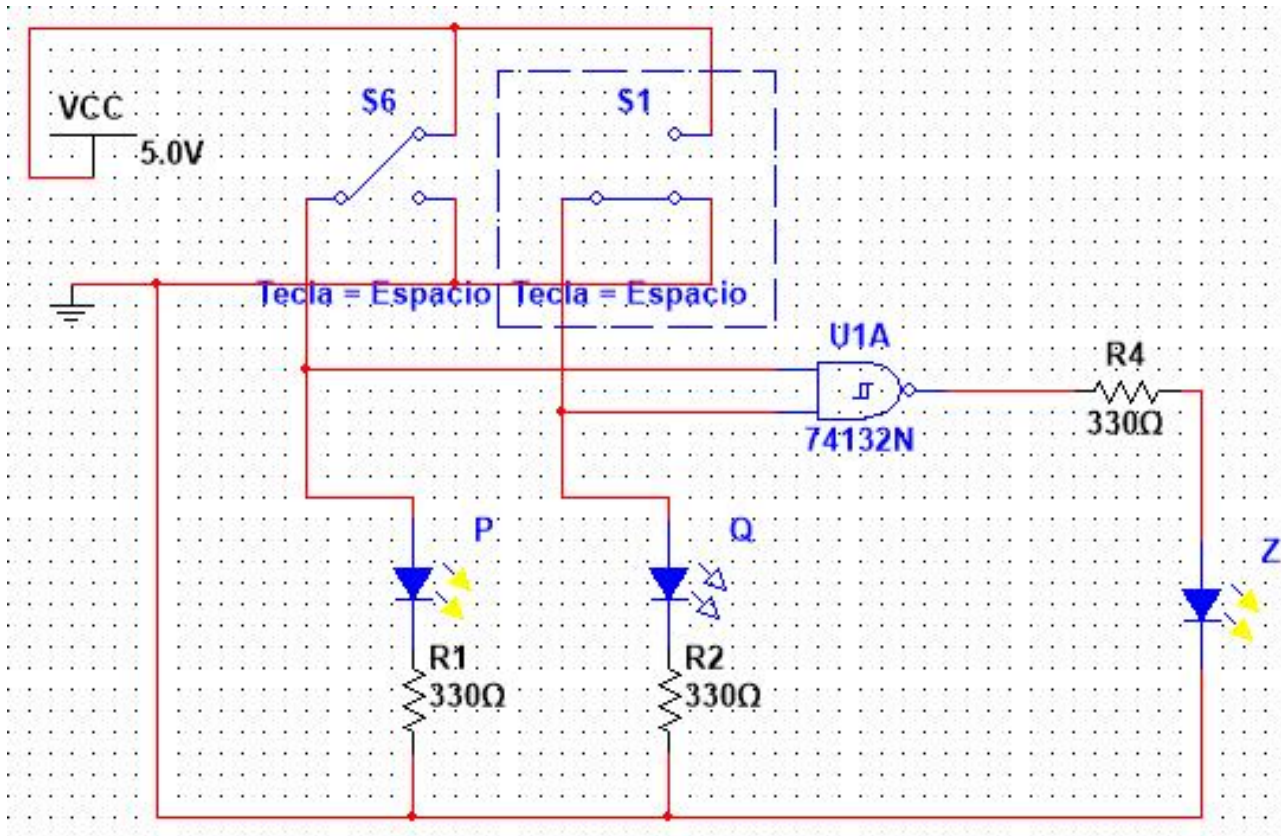
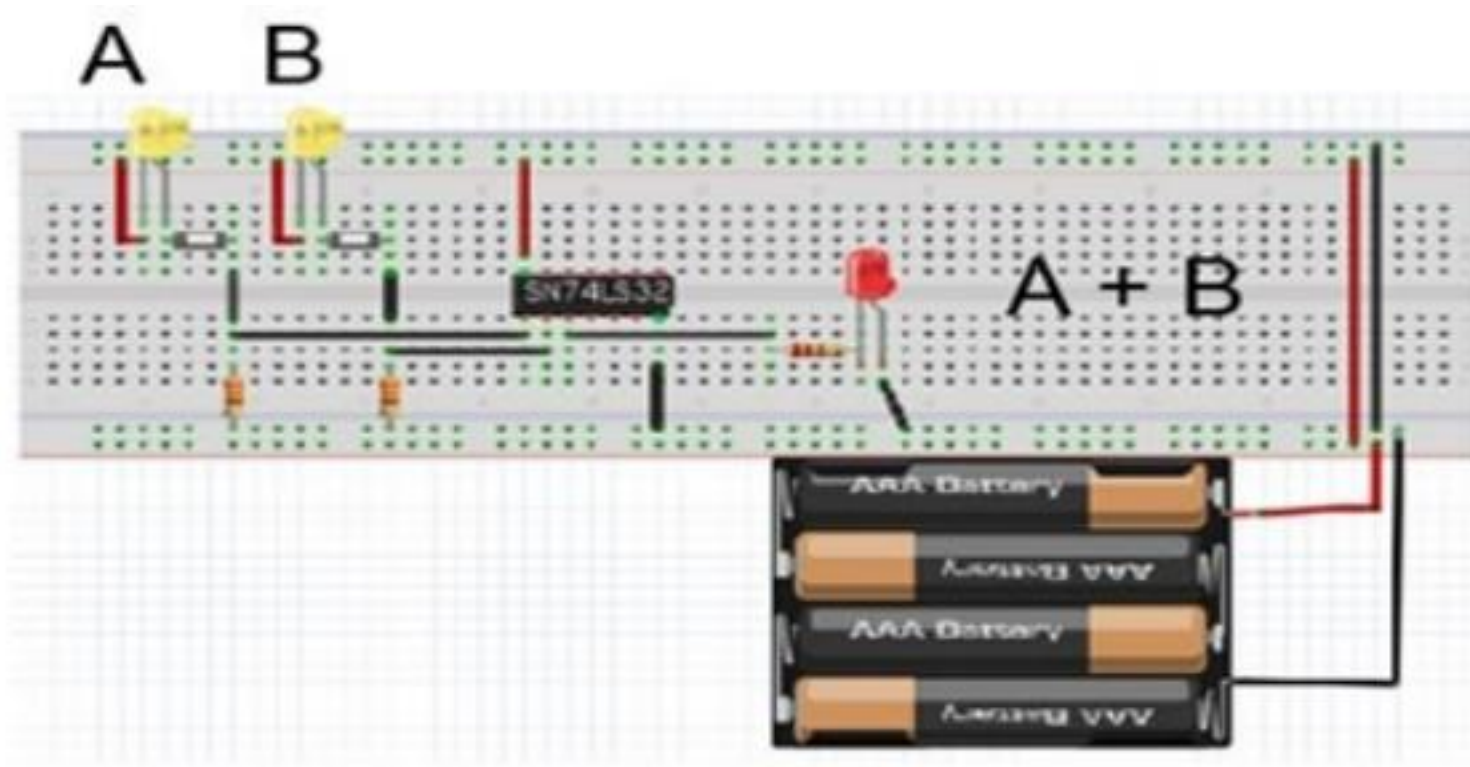


Figura 3.0

A	B	(A + B)
0	0	
0	1	
1	0	
1	1	

Conexión en protoboard para la compuerta OR B)



A	B	(A + B)
0	0	
0	1	
1	0	
1	1	

Figura 3.1

C)

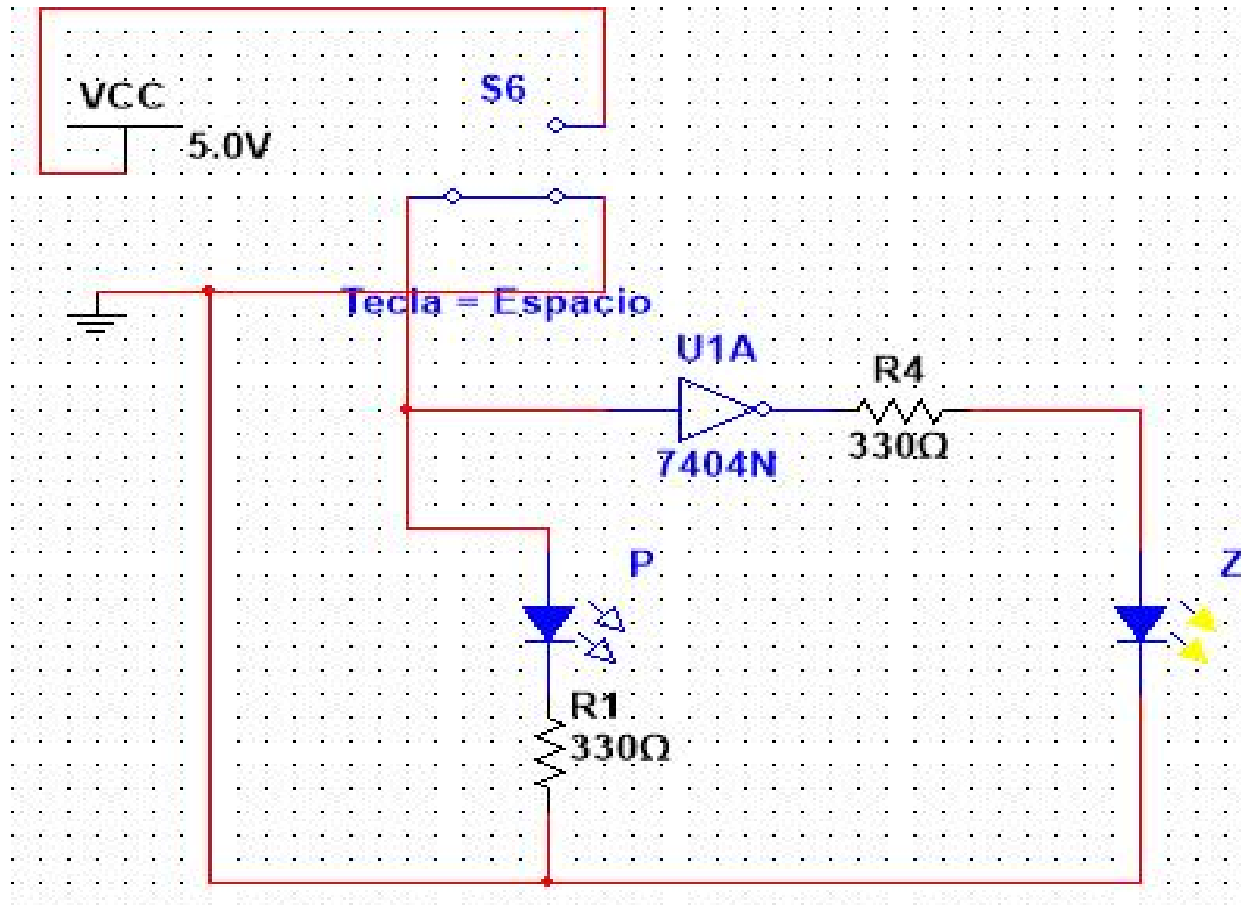
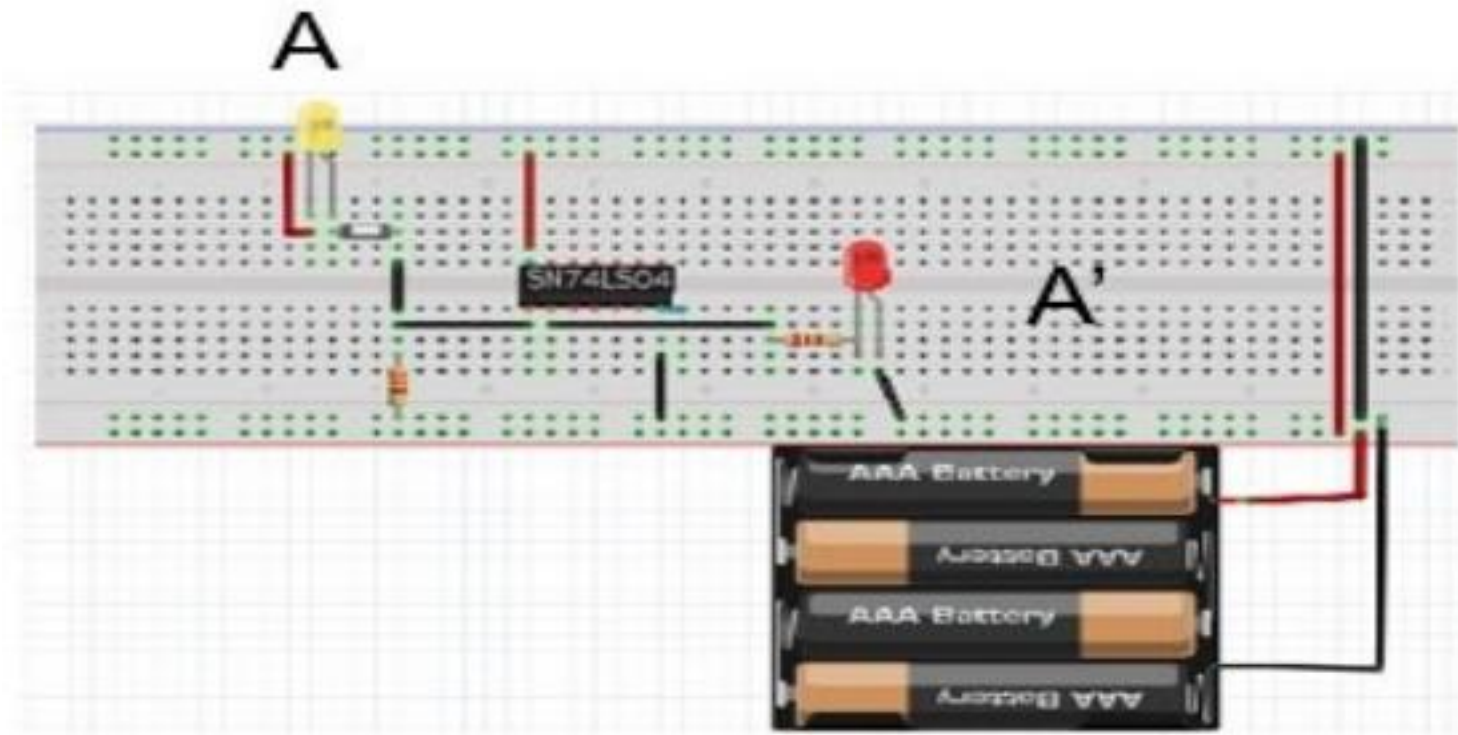


Figura 4.0

A	A'
0	1
1	0

Conexión en protoboard para la compuerta NOT C)



A	A'
0	1
1	0

Figura 4.1



CONCLUSIONES

Escriba sus conclusiones de esta práctica.

Bibliografía y Referencias

Futurlec. (2018). Obtenido de <https://www.futurlec.com>

J., M. (25 de 09 de 2018). *EcuRed*. Obtenido de Ecured: <https://www.ecured.cu>

Logicbus. (25 de 09 de 2018). Obtenido de <http://www.logicbus.com.mx>

Manuel, J. (2009). *Teoría y práctica de Diseño Digital con lógica programable*. México: LIMUSA.

Microsoft. (25 de 09 de 2018). Obtenido de <http://www.globalelectronica.cl>

Microsoft. (25 de 09 de 2018). Obtenido de <http://homepage.cem.itesm.mx>

Pedro Patiño. (23 de 09 de 2018). Obtenido de <http://service.udes.edu.co>