



## Práctica 6. Registros.

### 6.1. Introducción.

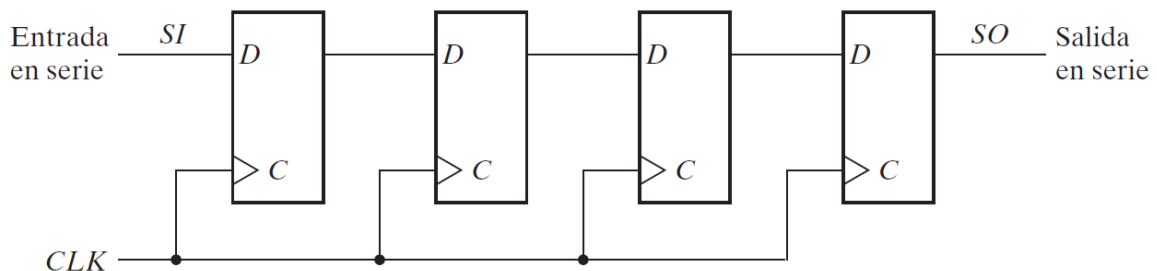
Los circuitos que incluyen flip-flops por lo regular se clasifican según la función que desempeñan, más que por el nombre del circuito secuencial. Dos de esos circuitos son los registros y los contadores.

Un registro de  $n$  bits consiste en un grupo de  $n$  flip-flops capaces de almacenar  $n$  bits de información binaria. Además de los flip-flops, un registro puede tener compuertas combinacionales que realizan ciertas tareas de procesamiento de datos. En su definición más amplia, un registro consiste en un grupo de flip-flops y compuertas que efectúan su transición. Los flipflops contienen la información binaria y las compuertas determinan cómo esa información se transfiere al registro.

Los sistemas digitales sincrónicos tienen un generador maestro de reloj que suministra un tren continuo de pulsos de reloj. Estos pulsos se aplican a todos los flip-flops y registros del sistema. El reloj maestro actúa como una bomba que alimenta un latido constante a todas las partes del sistema. Se requiere una señal de control aparte para decidir qué pulso de reloj específico tendrá efecto sobre un registro dado. La transferencia de información nueva a un registro se describe como *carga* del registro. Si todos los bits del registro se cargan simultáneamente, con un pulso de reloj común, se dice que la carga se efectúa en paralelo.

#### 6.1.1 Registro en serie o SISO (SERIAL INPUT – SERIAL OUTPUT).

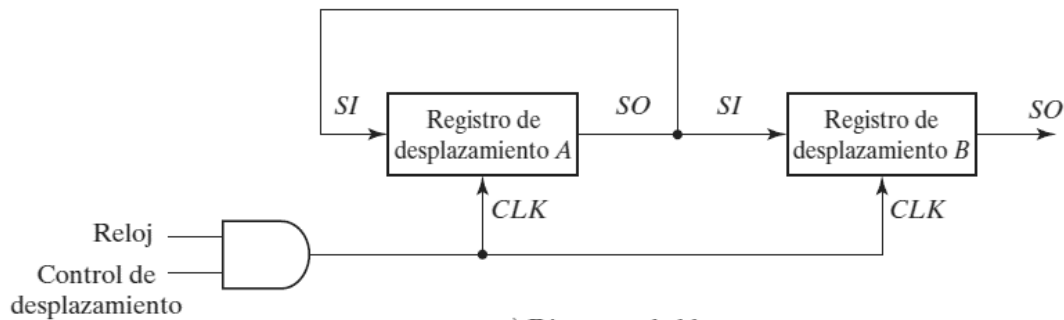
Decimos que un sistema digital opera en modo en serie cuando la información se transfiere y manipula bit por bit. La información se transfiere bit por bit desplazando los bits del registro de origen hacia el registro de destino.



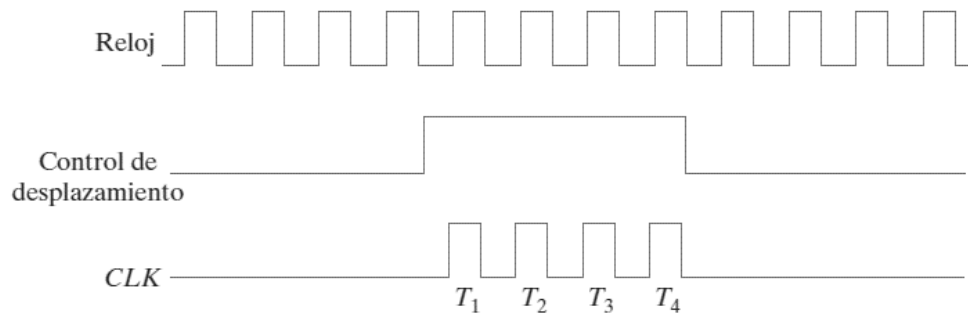
La transferencia en serie de información del registro A al registro B se efectúa con registros de desplazamiento, como se observa en el diagrama de bloques de la figura. La salida en serie (SO) del registro A se conecta a la entrada en serie (SI) del registro B. Para evitar la pérdida de información almacenada en el registro de origen, se hace que la información del registro A circule conectando la salida en serie con la



entrada en serie. El contenido inicial del registro *B* se desplaza hacia su salida en serie y se pierde a menos que se transfiera a un tercer registro de desplazamiento. La entrada de control de desplazamiento determina cuándo y cuántas veces se desplazan los registros. Esto se hace con una compuerta AND que permite el paso de pulsos de reloj a las terminales CLK únicamente cuando el control de desplazamiento está activo.



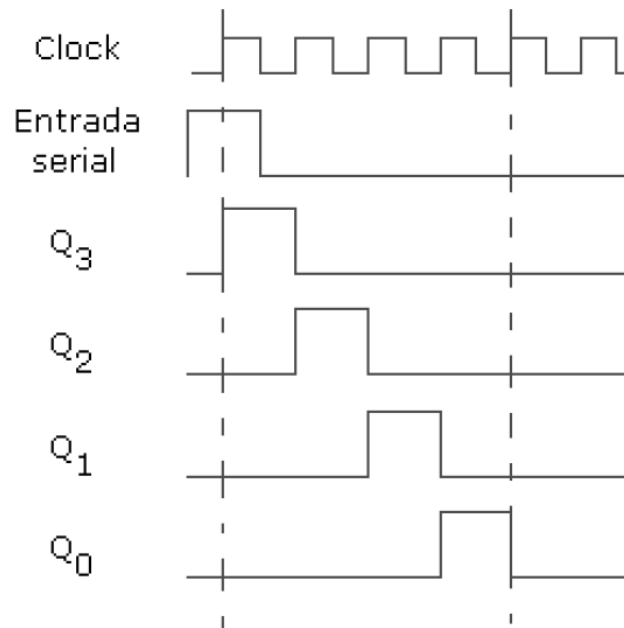
a) Diagrama de bloques



b) Diagrama de temporización

Se requiere una señal de control aparte para decidir qué pulso de reloj específico tendrá efecto sobre un registro dado. La transferencia de información nueva a un registro se describe como *carga* del registro. Si todos los bits del registro se cargan simultáneamente, con un pulso de reloj común, se dice que la carga se efectúa en paralelo.

Con cada flanco ascendente del reloj la información se va desplazando hacia la derecha una posición. En la Figura se observan las formas de onda de las salidas de cada *flip-flop*, donde se observa el desplazamiento de los datos de izquierda a derecha.



## 6.2. Previo Práctica 1.

- 1) ¿Que es un registro y que función cumple dentro de un sistema digital?
- 2) Investigue el principio de operación de los siguientes registros:
  - Registro de corrimiento
  - Registro Paralelo
  - Registro SIPO
  - Registro PISO
  - Registro FIFO
  - Registro LIFO



## 6.3. Ejemplo SISO

```
module SERIE (s1,s0,IZin,DEin,A,CLK,Clr);
    input s1,s0;
    input IZin, DEin;
    input CLK,Clr;

    output [3:0] A;

    reg [3:0] A;

    always @ (posedge CLK or negedge Clr)
        if (~Clr) A = 4'b0000;
        else
            case ({s0,s1})

                2'b00: A = {DEin,A[3:1]}; //Desplazamiento a la derecha
                2'b01: A = {A[2:0],IZin}; //Desplazamiento a la izquierda

                default: A=2'b00;
            endcase
endmodule
```

### 6.1.2 Registro en paralelo o PIPO (PARALLEL INPUT-PARALLEL OUTPUT).

Un registro “de paralelo a paralelo” (PIPO) permite transferir, de manera simultánea,  $n$  bit hacia o desde el mismo.

Un borde de reloj aplicado a las entradas  $C$  del registro de la figura 3 carga las cuatro entradas en paralelo. En esta configuración, el reloj deberá inhibirse del circuito cuando se desee que el registro conserve intacto su contenido. Esto se hace controlando la señal de entrada del reloj con una compuerta habilitadora. Sin embargo, la inserción de compuertas en la trayectoria del reloj implica que la lógica se efectúa con pulsos de reloj. La inserción de compuertas lógicas produce retardos de propagación desiguales entre el reloj maestro y las entradas de los flip-flops. Para sincronizar plenamente el sistema, hay que cerciorarse de que todos los pulsos de reloj lleguen al mismo tiempo a todos los puntos del sistema, para que todos los flip-flops se disparen en forma simultánea. La lógica efectuada con pulsos de reloj inserta retardos variables y podría hacer que el sistema se desincronice. Por ello, es aconsejable controlar el funcionamiento del registro con las entradas  $D$ , en vez de controlar el reloj en las entradas  $C$  de los flip-flops.

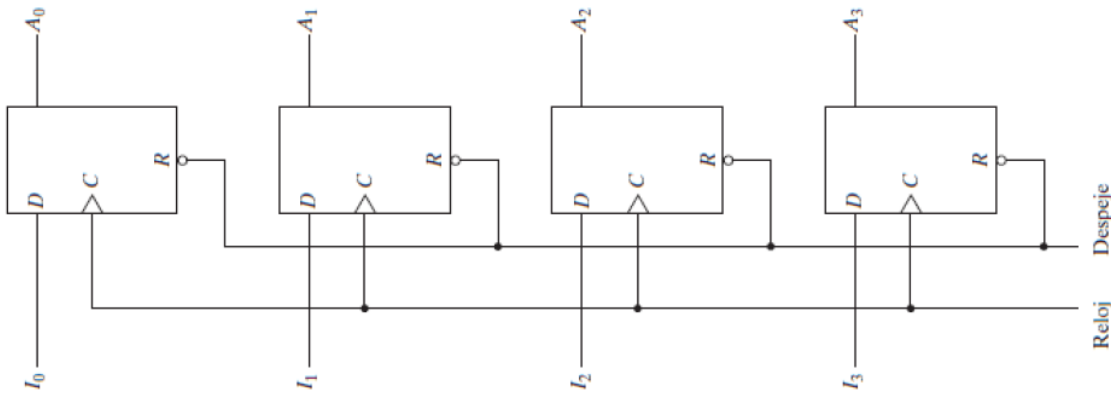


FIGURA 3.-

Registros construidos con cuatro flip-flops tipo *D*. La entrada de reloj, común a todos los flip-flops, los dispara en el flanco positivo de cada pulso, y los datos binarios disponibles en las cuatro entradas se transfieren en el registro de cuatro bits. La entrada de despeje (*clear*) se conecta a la entrada *R* (restablecimiento, *reset*) de los cuatro flip-flops.

## 6.4. Trabajo de laboratorio

1) Del ejemplo visto en clase implementar el registro SISO de forma SECUENCIAL, así mismo incluir en el mismo sistema un registro PIPO y PISO de 4 bits con dos bits de control que cumpla las siguientes condiciones:

Bits de selección	Registro	Función y descripción
<b>00</b>	SERIE (desplazamiento derecha)	Se cargará un bit de entrada y se recorrerá 4 posiciones ala derecha cada pulso de reloj
<b>01</b>	SERIE (desplazamiento izquierda)	Se cargará un bit de entrada y se recorrerá 4 posiciones ala izquierda cada pulso de reloj
<b>10</b>	Carga Paralela	Se cargarán una combinación de 4 bits a la entrada que deberán cargarse a la salida de forma paralela cuando se presiones un interruptor.
<b>11</b>	Registro PISO	Se cargarán una combinación de 4 bits a la entrada que deberán mostrarse un por uno en un solo led de forma serial cuando se presiones un interruptor.

## 6.5. Conclusiones