

## Práctica 2. Divisor de Frecuencia Y Señal de Reloj.

### 2.1.1 Introducción.

Los circuitos digitales estudiados en Diseño Lógico en su mayoría fueron combinacionales, sus salidas dependían de sus entradas actuales. Aunque es probable que todos los sistemas digitales tengan circuitos combinacionales, casi todos los que se usan en la práctica también incluyen elementos de almacenamiento, que requieren que el sistema se describa en términos de *lógica secuencial*.



Los elementos de almacenamiento son dispositivos capaces de guardar información binaria. La información almacenada en estos elementos en cualquier momento dado define el *estado* del circuito secuencial en ese momento. El circuito secuencial recibe información binaria de entradas externas. Esas entradas, junto con el estado actual de los elementos de almacenamiento, determinan el valor binario de las salidas. También determinan la condición para cambiar el estado de los elementos de almacenamiento.

El diagrama de bloques indica que las salidas de un circuito secuencial son función no sólo de las entradas, sino también del estado actual de los elementos de almacenamiento. El siguiente estado de los elementos de almacenamiento también es función de entradas externas y del estado actual. Así pues, un circuito secuencial se especifica con una sucesión temporal de entradas, salidas y estados internos.

### 2.1.2 Señal de Reloj

Es una señal binaria, que sirve para coordinar las acciones de varios circuitos, en especial para la sincronización de flip-flop en sistemas digitales complejos. Según su aplicación, la señal de reloj se puede repetir con una frecuencia predefinida o también ser aperiódica.



Diagrama de temporización de los pulsos de reloj



Señal de reloj se genera por pulsos que son oscilaciones entre dos valores, en lógica TTL, el valor bajo son 0 Voltios y en valor alto son 5 volt, la duración de cada pulso es constante y se denomina periodo de reloj.

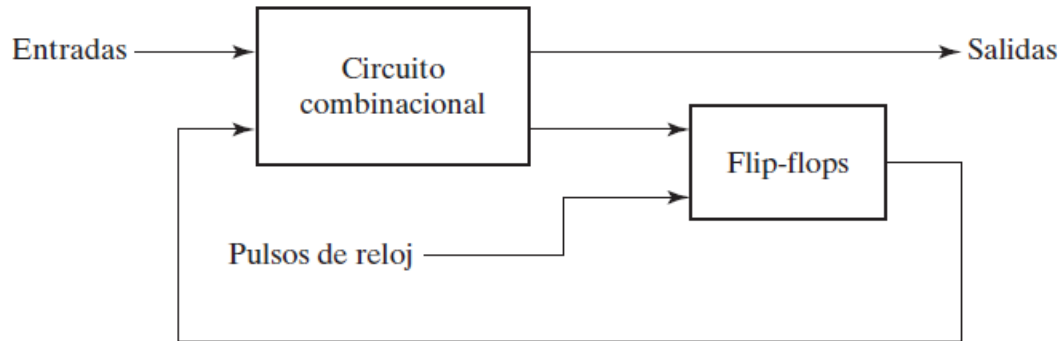


Diagrama de bloques

### 2.1.3 Flip-Flop

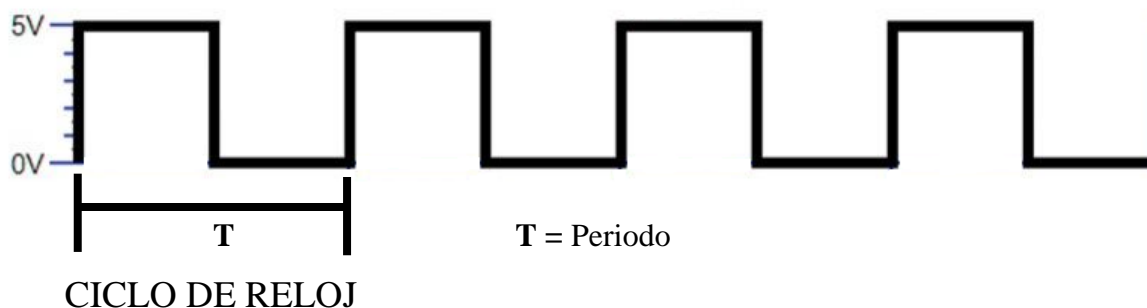
Un flip-flop es un dispositivo binario de almacenamiento que puede almacenar un bit de información. Un circuito secuencial podría usar muchos flip-flops para almacenar tantos bits como sea necesario.

Un circuito flip-flop puede mantener un estado binario indefinidamente (en tanto se alimente electricidad al circuito), hasta que una señal de entrada le indique que debe cambiar de estado.

Las principales diferencias entre los diversos tipos de flip-flops radican en el número de entradas que tienen y en la forma en que las entradas afectan el estado binario.

### 2.1.4 Divisor de Frecuencia

El dispositivo de memoria anterior necesita de una señal de reloj para sincronizar las señales de entradas y salidas. Nuestra placa de desarrollo Cyclone III nos proporciona un oscilador interno de 50Mhz, debido a que su frecuencia es demasiado alta requerimos muchas veces de un circuito que nos permita trabajar con frecuencias más bajas, lo que conoceremos como un divisor de frecuencia, que como su nombre nos indica dividirá la frecuencia que tenemos en una frecuencia de menor velocidad.





## 2.2. Previo Práctica 2.

- 1) ¿Que es una unidad de almacenamiento y cual es su elemento principal?
- 2) ¿Qué es un Flip-Flop? De ejemplos.
- 3) ¿Qué es una señal de Reloj y que aplicación tiene dentro de los sistemas digitales?
- 4) ¿Qué es divisor de frecuencia y que importancia tiene dentro de un sistema secuencial?
- 5) Diseñe un divisor de frecuencia

## 2.3. Ejemplo Práctico.

```
module Blink ( clk, led);  
  
    input clk;  
    output led;  
  
    //reg blin;  
    //assign led = blin;  
  
    reg [24:0] c= 25'b0;  
  
    always @ (posedge clk)  
    begin  
        if(c<=50)  
        begin  
            c<=c+1;  
        end  
  
        else  
        begin  
            c<=0;  
  
            //blin <= blin + 1;  
  
        end  
    end  
    assign led=(c<=(50/2)-1) ? 1'b1 : 1'b0;  
endmodule
```

En el presente ejemplo se tiene la descripción de un contador de Flancos de pulso de reloj, que tiene como propósito el encender y apagar (blink) un led a una determinada frecuencia.

Este ejemplo será de utilidad para posteriores prácticas.



## 2.4. Trabajo de laboratorio

- 1) Diseñe un sistema para el prendido y apagado de un led a una frecuencia de **1Hz**, e impleméntelo en su fpga y preséntelo a su instructor.
- 2) Diseñe un sistema para el control del encendido y apagado de 3 led que enciendan de la siguiente forma:

1led 1Hz

2led 10Hz

3led 1/2Hz

## 2.5. Conclusiones