FLIP FLOP JK

Jaime Lloret Cuñat

Adam Camilo Cecetka Ortiz

INDICE

1. Introducción…………………………………………………

2. Estructura de ficheros……………………………………….

3. Planteamiento del Flip Flop JK…………………………………

3.1 Estructura……………………………………………..

3.2 Simulación del Flip Flop D……...……………………

4. Multiplexor………………………………………………….

4.1 Diseño………………………………………………..

4.2 Símbolo………………………………………………

4.3 Layout…...…………………………………………...

4.4 Simulación.....………………………………………..

5. MasterD………………………………………………………

5.1 Diseño….……………………………………………..

5.2 Símbolo……………………………………………….

5.3 Layout………………………………………………...

5.4 Simulación…………………………………………….

6. SlaveD………………………………………………………

6.1 Diseño….……………………………………………..

6.2 Símbolo……………………………………………….

6.3 Layout………………………………………………...

6.4 Simulación…………………………………………….

7. PhaseSplitter………………………………………………….

7.1 Diseño….……………………………………………..

7.2 Símbolo………………………………………………..

7.3 Layout………………………………………………....

7.4 Simulación…………………………………………….

8. Flip Flop JK………………………………………………….

8.1 Diseño….……………………………………………..

8.2 Símbolo………………………………………………..

8.3 Layout………………………………………………....

8.4 Simulación…………………………………………….

9. Análisis Crítico de los resultados……………………………..

8.1 Otras formas de hacerlo……………………………….

8.2 Conclusiones…………………………………………..

10. Bibliografía…………………………………………………...

1. **INTRODUCCION**

El flip-flop JK es un dispositivo de almacenamiento biestable, esencial en la electrónica digital. Funciona como un flip-flop SR con una entrada adicional de control, eliminando las condiciones indeseadas cuando ambas entradas están activas. Este tipo de flip-flop puede cambiar su estado, mantenerlo o invertirlo, dependiendo de las entradas de control J y K. Es ampliamente utilizado en aplicaciones que requieren almacenamiento temporal de datos, como en sistemas de memoria, contadores y registros de desplazamiento. Su diseño permite que sea utilizado en configuraciones más complejas, facilitando la construcción de circuitos lógicos secuenciales avanzados.