

4-bit Counter

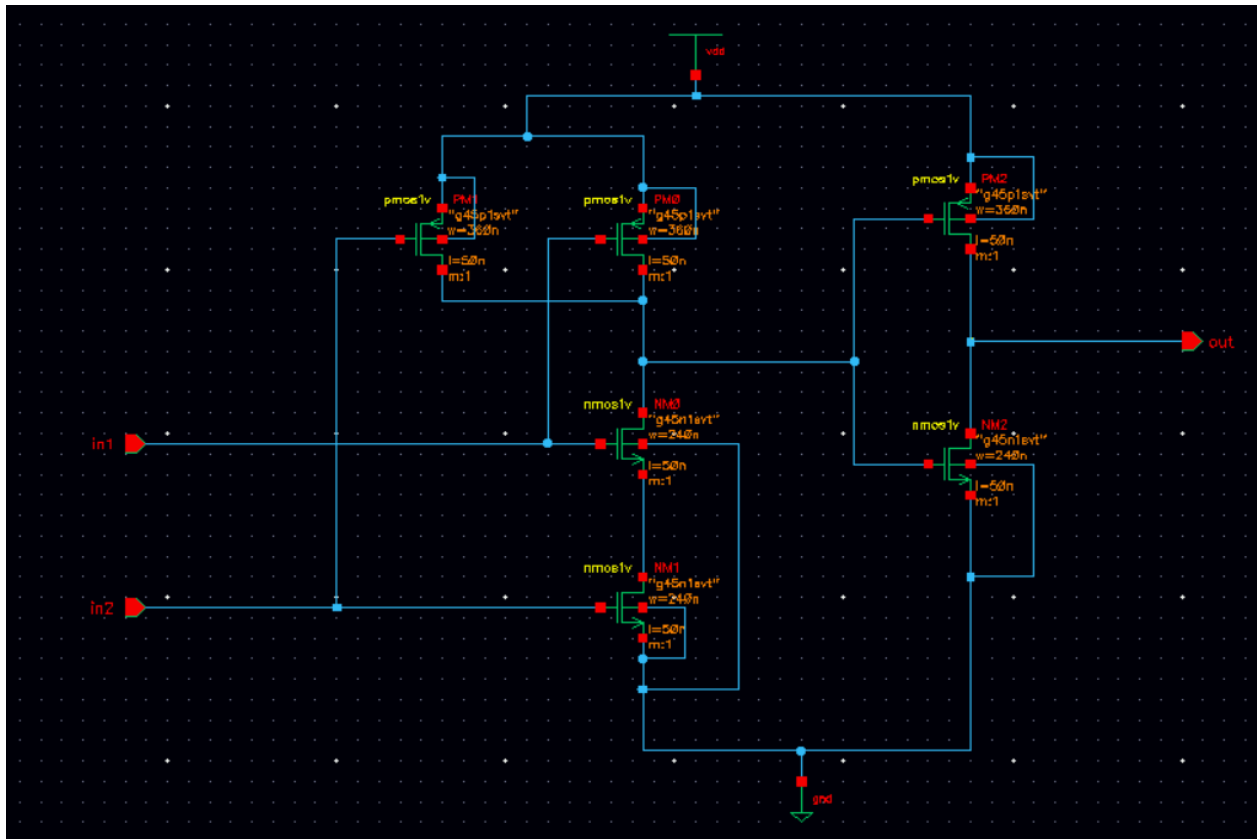
1. Descriere funcțională:

Un contor pe 4 biți incrementează secvențial numerele de la 0 la 15 (0000 la 1111 în binar) cu fiecare impuls de ceas. Fiecare bit al contorului este generat de un bistabil de tip D care memorează valoarea curentă, iar logica de incrementare este implementată cu porți logice.

2. Porțile logice:

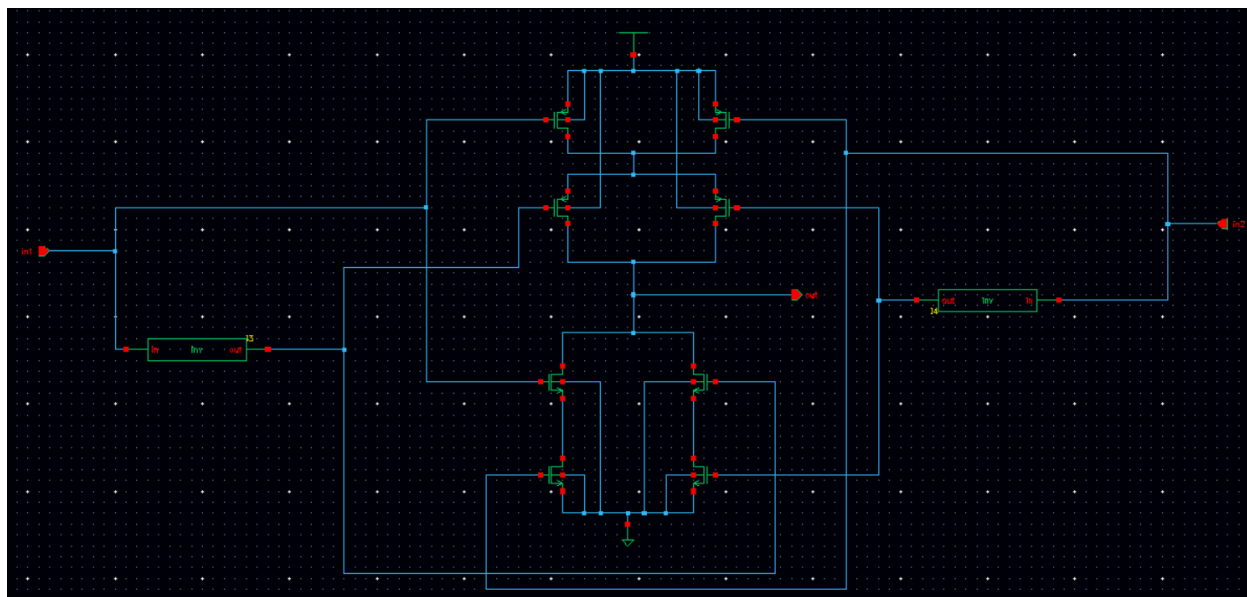
Poarta AND este una dintre cele mai fundamentale porți logice în circuitele digitale. Numele său provine de la funcția „și” logic, reprezentând o operație care oferă un rezultat 1 doar atunci când toate intrările sale sunt 1. În cazul în care cel puțin o intrare este 0, rezultatul ieșirii va fi 0.

Rolul porții AND în circuitele digitale este de a filtra condiții specifice. De exemplu, într-un contor, poarta AND detectează momentele în care mai multe ieșiri ale bistabilelor sunt simultan la nivel logic 1, declanșând astfel o acțiune, cum ar fi activarea unui bit superior. Astfel, poarta AND ajută la propagarea controlată a semnalelor în funcție de o combinație exactă de intrări.



Poarta XOR, sau „sau exclusiv”, este o poartă logică care produce o ieșire 1 doar atunci când numărul de intrări adevărate este impar. În cazul obișnuit cu două intrări, poarta XOR produce 1 atunci când cele două intrări sunt diferite (una este 1, cealaltă este 0). Comportamentul său poate fi descris intuitiv astfel: „poarta XOR returnează 1 doar atunci când exact o intrare este 1”.

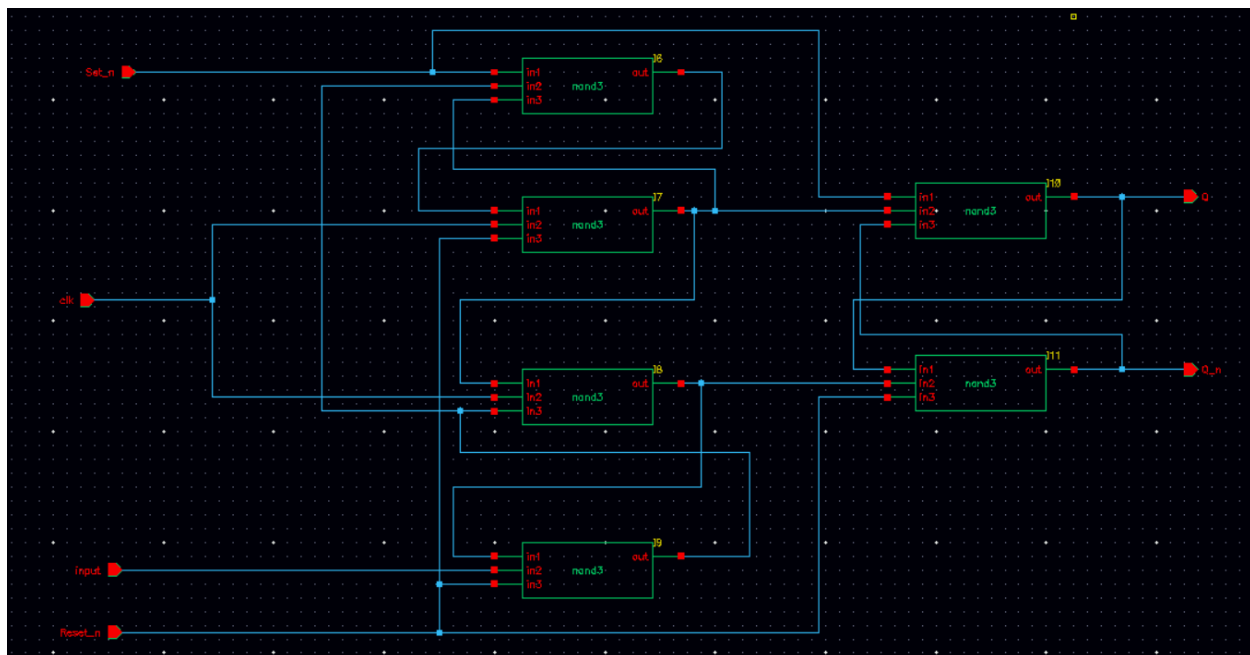
În circuitele digitale, XOR este esențial pentru realizarea operațiilor aritmetice și logice. De exemplu, într-un contor, poarta XOR este utilizată pentru a crea o alternanță la fiecare schimbare de stare, contribuind astfel la incrementarea controlată a biților superiori.



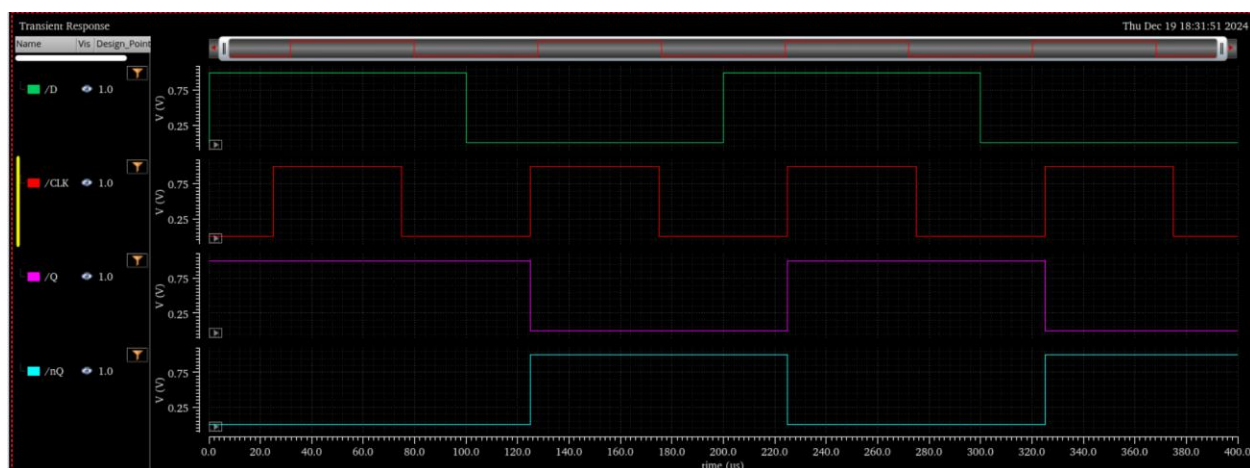
3. Bistabilul de tip D

Bistabilul de tip D, cunoscut și sub numele de „flip-flop D”, este un element esențial în circuitele digitale secvențiale. Acesta are rolul de a memora un singur bit de informație și de a-l menține stabil între două impulsuri de ceas. Principala caracteristică a bistabilului de tip D este că valoarea de la intrarea sa (D) este transferată către ieșire (Q) doar la un anumit eveniment de ceas, în acest caz pe frontul pozitiv al semnalului de ceas (tranziția de la nivel jos la nivel înalt).

Această caracteristică îl face util în crearea circuitelor sincrone, deoarece toate schimbările stărilor de ieșire au loc sincronizat cu semnalul de ceas. Memoria sa internă se bazează pe feedback între mai multe porți logice, asigurând stabilitatea stării memorate până când apare un nou impuls de ceas. Bistabilul are două ieșiri complementare: Q (starea curentă) și nQ (starea curentă negată).



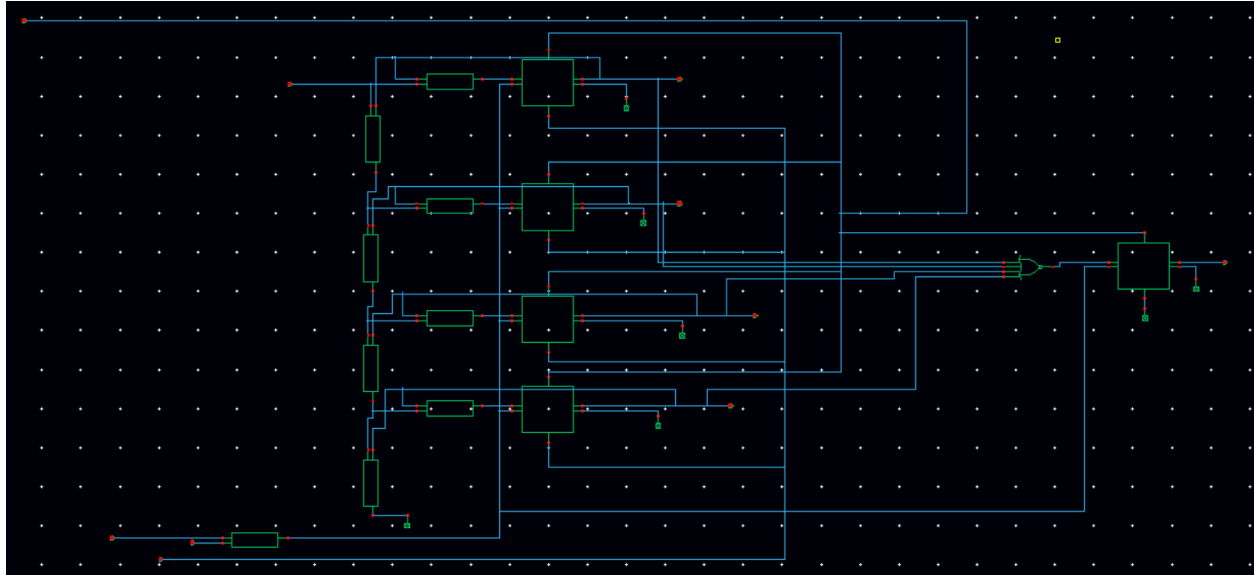
În simularea de mai jos putem observa cum ieșirea Q memorează bitul de informație pe fiecare front pozitiv al ceasului. Vedem că și ieșirea nQ funcționează deoarece pe aceasta vedem semnalul de ieșire Q inversat.



4. Circuitul complet

Circuitul complet al contorului binar pe 4 biți este o structură secvențială care integrează bistabile de tip D și porți logice pentru a realiza o incrementare controlată a stării. Fiecare bit al contorului este reprezentat de ieșirea unui bistabil, iar tranzițiile dintre stări sunt dictate de intrările logice calculate pentru fiecare bistabil. Începând de la starea inițială (0000), fiecare impuls de ceas determină o schimbare secvențială a stării contorului, trecând prin toate combinațiile binare posibile, de la 0 (0000) la 15 (1111).

Mai jos este atașată schema bloc care conține porți AND, porți XOR și bistabili de tip D. În partea stângă jos, am adăugat o poartă AND care primește pe o intrare semnalul care vine de la comparator iar pe cealaltă intrare semnalul de ceas. Când ambele semnale ating nivelul de “1” logic se transmite semnalul de ceas în fiecare intrare a bistabililor.



În această schemă identificăm în partea dreaptă un pin de ieșire numit `output_carry` care este un semnal suplimentar generat de circuit care indică faptul că s-a realizat o depășire a capacității contorului. Aceasta apare atunci când contorul trece de la starea maximă posibilă (1111 în binar, echivalent cu 15 în zecimal) înapoi la 0 (0000), semnalizând completarea unui ciclu.

5. Funcționarea circuitului

Următoarea simulare ne va arăta faptul că se începe incrementarea după ce semnalul provenit de la comparator devine “1” logic iar tranziția ceasului este pe front pozitiv. În această simulare, pe pinul de enable am pus o sursă de tip `vdc = 1V` pentru a avea circuitul pornit ca să se efectueze numărătoarea până la final. Perioada ceasului este de 1us iar semnalul de la comparator l-am făcut 0 pentru a vedea că se resetează numărătoarea și la 0000 trimite un puls pentru a reseta și integratorul în același timp cu counter-ul.

Pe fiecare front pozitiv al ceasului:

- Q0: Se schimbă întotdeauna.
- Q1: Se schimbă când Q0 devine 0.

- Q2: Se schimbă când Q0 și Q1 sunt 1 și revin la 0.
- Q3: Se schimbă când Q0, Q1 și Q2 sunt toate 1 și revin la 0.

Această logică asigură incrementarea secvențială de la 0000 la 1111.

