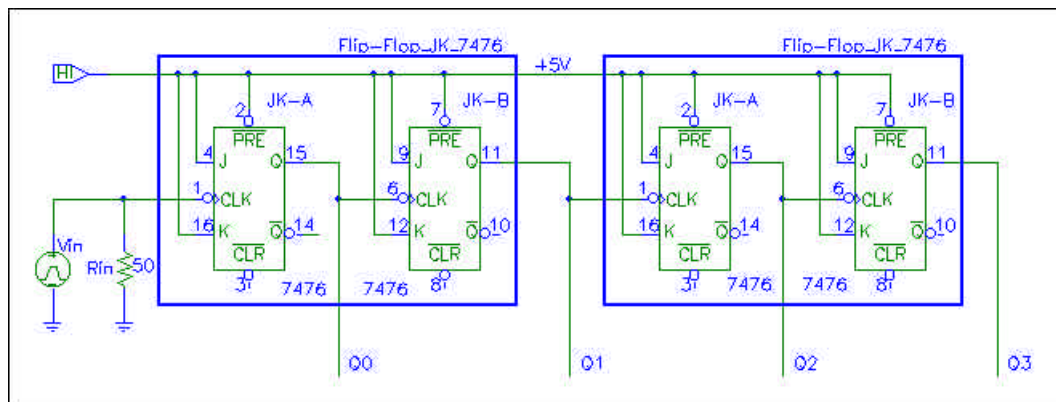


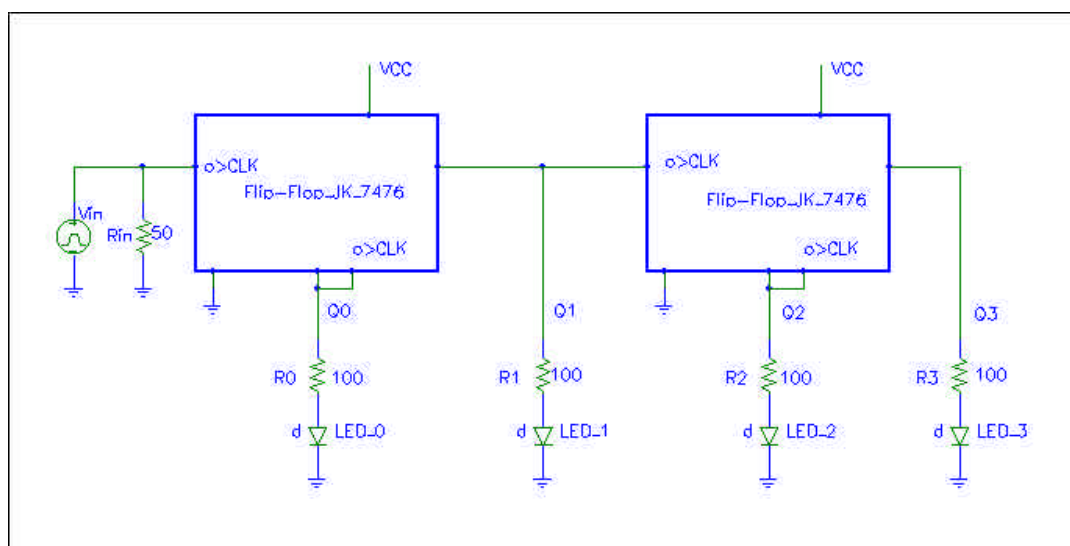
FLIP-FLOP E CONTATORI ASINCRONI TTL

Si realizzi il circuito riportato in figura utilizzando due integrati TTL della serie 7476, ciascuno contenente dei Flip-Flop J-K Master Slave. Lo schema in esame rappresenta un contatore binario asincrono a 4 bit. Dopo aver attivato il CLEAR per azzerare il contatore, collegare l'ingresso V_{in} all'uscita TTL NORM (oppure ad un onda quadra di 5V) di periodo pari a $10\mu s$ e vedere, una alla volta, le uscite di Q0, Q1, Q2, Q3. Confrontare queste ultime con l'andamento del segnale di ingresso.

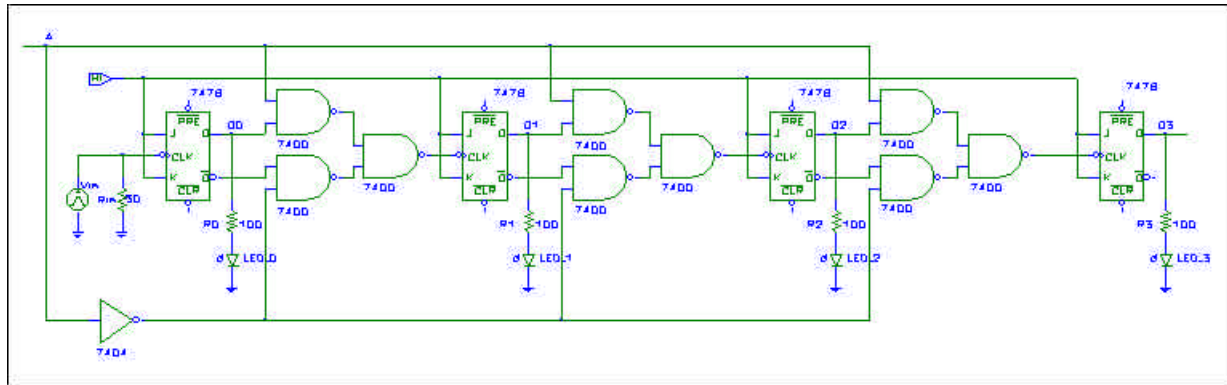


Aggiungere ad ogni uscita del circuito una resistenza da 100Ω ed un diodo LED, come riportato nella seguente figura, in cui i due 7476 sono schematizzati con dei blocchi bianchi per evitare di appesantire la grafica. Dopo aver azzerato il contatore, generare gli impulsi manualmente e verificare il funzionamento del circuito. Per comandare il trigger manualmente occorre cambiare il menù TRIG del generatore di funzioni, da CONT a BURST, e regolare NBURST al valore 1.

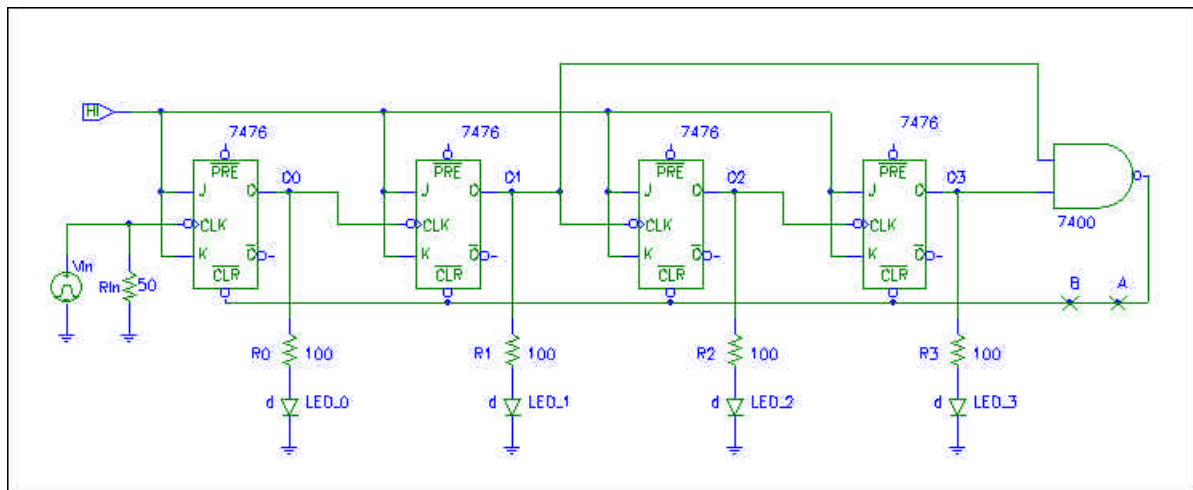
Successivamente, far funzionare il contatore in modo automatico ripristinando il trigger originario. Verificare, dall'accensione e spegnimento dei LED, se il conteggio avviene in modo corretto. (*Suggerimento*: Prestare particolare cura nel definire il periodo di V_{in})



Alcune aggiunte al circuito precedente consentono di realizzare un contatore binario reversibile, ossia in grado di contare sia in avanti che indietro. Il circuito seguente esegue l'una o l'altra operazione, a seconda del valore di A. Quando A è alto, il funzionamento è lo stesso del caso precedente. Quando A è basso, le uscite sono riferite a Q negato. In quest'ultimo caso, ricordarsi di inizializzare il contatore al valore 1111 (PRESET bassi). (*Osservazione*: Non sono disponibili in laboratorio gli inverter 7404. Come ovviare ?)



Si realizzi, infine, un contatore a decade asincrono, ossia che abbia un ciclo di conteggio che sia una potenza di dieci. Questo può ottenersi forzando i Flip-Flop a saltare 6 stati in un contatore binario a 4 bit. In forma binaria, i numeri 8, 9 e 10 corrisponderebbero rispettivamente a 1000, 1001 e 0000. L'operazione desiderata, che richiede l'invio di un impulso di CLEAR a tutti i Flip-Flop dopo il 10° impulso, è svolta dal circuito della figura seguente.



Vi è però qualche incertezza di funzionamento a causa dei differenti ritardi tra l'ingresso dell'impulso di CLEAR e le uscite Q dei vari Flip-Flop. L'uscita Q1, per esempio, potrebbe commutare allo stato BASSO prima di Q3. La porta NAND ed il segnale di CLEAR, quindi, commuterebbero sullo stato ALTO e Q3 non commuterebbe prima che il nuovo ciclo cominci. Tale problema può essere risolto introducendo un "latch Flip-Flop" di legatura (vedi figura seguente) tra i punti A e B della figura precedente.

