

CONTATORI ASINCRONI

Consideriamo di utilizzare tre Flip Flop J K secondo lo schema seguente:

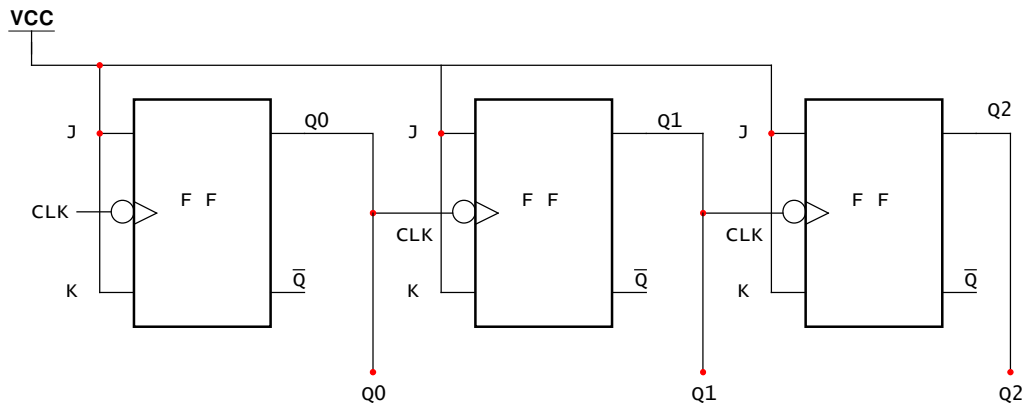
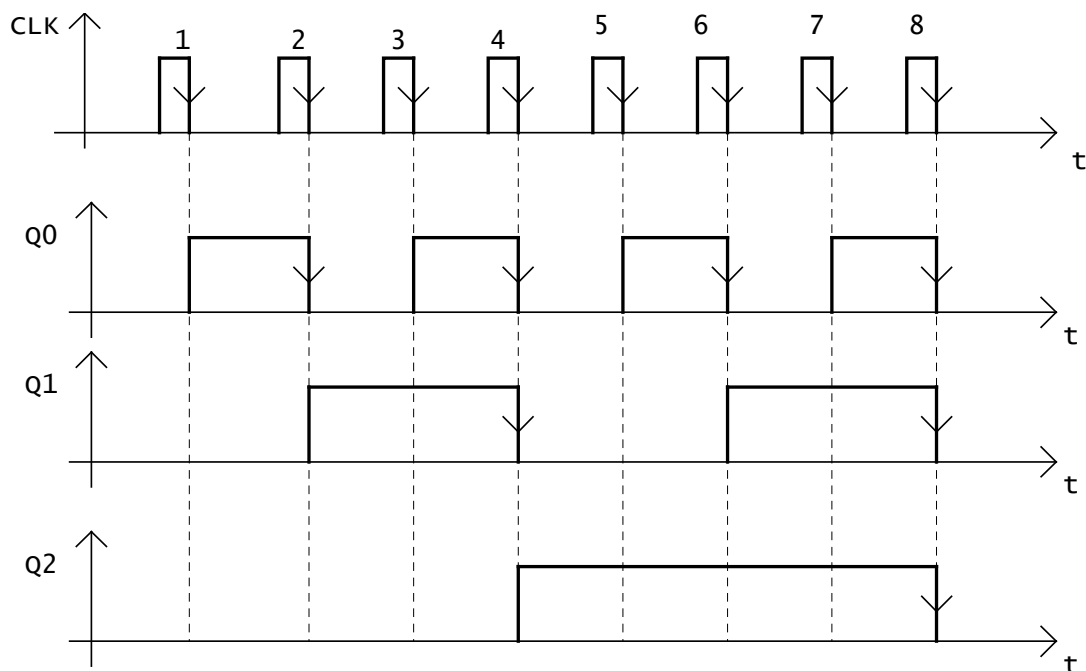


Fig. 1

Notiamo subito che tutti gli ingressi J K sono collegati alle Vcc cioè allo stato logico 1, questo vuol dire che i Flip Flop lavorano in TOGGLE (cioè ogni qual volta ricevono un impulso del loro CLOCK la loro uscita Q commuta e diventa \bar{Q}). C'è da notare inoltre che: i CLOCK del secondo e del terzo Flip Flop ricevono il segnale dall'uscita del Flip Flop precedente; il CLOCK di tutti i Flip Flop è del tipo attivo sul fronte di discesa dell'impulso del CLOCK stesso.

Fatte queste premesse si può verificare che il diagramma temporale di CLK, Q0, Q1, Q2 è il seguente:



Il primo Flip Flop ha come segnale di clock CLK quindi ad ogni suo fronte di discesa il segnale Q0 commuta da 0 a 1 e viceversa.

Il secondo Flip Flop ha come segnale di clock Q0 quindi ad ogni suo fronte di discesa il segnale Q1 commuta da 0 a 1 e viceversa.

Il terzo Flip Flop ha come segnale di clock Q1 quindi ad ogni suo fronte di discesa il segnale Q2 commuta da 0 a 1 e viceversa.

(si noti che la frequenza del segnale Q0 e' metta' di quella del segnale CLK, la frequenza del segnale Q1 e' metta' di quella del segnale Q0 e un quarto di quella di CLK, la frequenza del segnale Q2 e' metta' di quella di Q1 e un ottavo di quella di CLK. Ogni stadio del circuito realizza quindi una divisione per 2 della frequenza di entrata; anche questa caratteristica di dividere la frequenza rappresenta un possibile utilizzo del circuito come **divisore di frequenza**)

Se ora mettiamo in una tabella i valori di Q2, Q1 e Q0 in corrispondenza di ogni impulso avremo:

N. impulso di CLK	Q2	Q1	Q0	numero decimale corrispondente a Q2 Q1 Q0
0	0	0	0	0
1	0	0	1	1
2	0	1	0	2
3	0	1	1	3
4	1	0	0	4
5	1	0	1	5
6	1	1	0	6
7	1	1	1	7
8	0	0	0	0
9	0	0	1	1

Vediamo subito che Il circuito appena analizzato si comporta come un contatore di impulsi. il contatore è in grado di memorizzare nelle uscite Q2, Q1, Q0 il numero di impulsi ricevuti in ingresso.

Vediamo inoltre che il contatore precedente conta da 0 a 7 e all'ottavo impulso si azzerava per riprendere il conteggio da 1. Questo contatore si dice di **modulo 8**.

In generale si dice modulo di un contatore il numero di configurazioni binarie che assume partendo da zero fino al prossimo azzeramento. La formula del modulo è la seguente:

$$m = 2^n$$

dove **m** è il modulo ed **n** è il numero di uscite del contatore che corrisponde al numero di Flip Flop collegati in cascata secondo lo schema di Fig. 1.

I contatori sinora considerati si dicono inoltre **asincroni** in quanto le sue uscite commutano una dopo l'altra senza sincronizzazione infatti il clock e' utilizzato come segnale di ingresso del primo Flip Flop e non come segnale di sincronismo.

Come si e' visto i contatori modulo 2^n possono avere modulo 8, 16, 32, 64 ecc. cioe' sono legati nel valore massimo del conteggio alle potenze del 2. Potremmo pero' aver bisogno di interrompere il conteggio raggiunto un numero generico, ad esempio ci potrebbe interessare avere un contatore modulo 10 cioe' che conta da 0 a 9 e quindi riprende il conteggio da 0. In Fig. 2 e' riportato lo schema di un contatore modulo 16 modificato in modo da realizzare un contatore modulo 10.

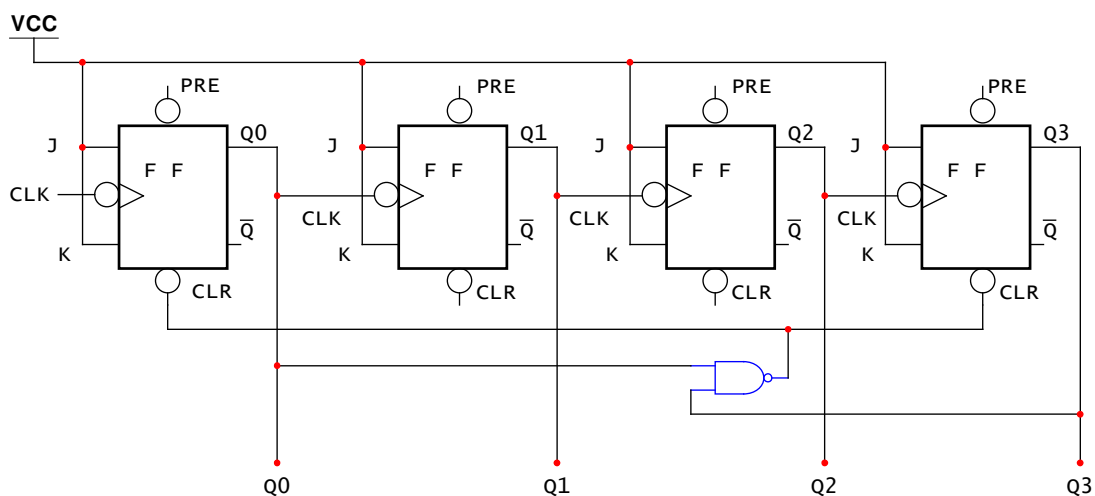


Fig. 2

Si puo' subito notare che abbiamo necessita' di usare Flip Flop con il PRESET e il CLEAR, nel nostro caso attivi bassi.

Il circuito dovra' azzerare il conteggio appena in uscita si presenta la configurazione "1010" (cioe' dieci). La porta NAND con gli ingressi collegati a Q3 e Q0 presentera' uno zero in uscita proprio quando si presentera' la configurazione "1010", questo zero sara' inviato ai CLR del primo e quarto Flip Flop che quindi azzereranno le loro uscite Q0 e Q3 che assieme alle uscite Q1 e Q2 gia' a zero daranno l'uscita "0000" da questa configurazione ripartira' il conteggio.

E' da notare che la configurazione "1010" sara' presente in uscita per un tempo infinitesimo e potremo dire effettivamente che il conteggio dopo il 9 riprende da 0.

Per i contatori asincroni esistono, tuttavia, delle limitazioni alla frequenza di funzionamento, dovute alle caratteristiche dei flip flop e ai tempi di ritardo, infatti potrebbe accadere che alcune combinazioni vengano saltate. La condizione da rispettare e' che il segnale da contare non superi la frequenza di lavoro del primo flip flop, in quanto i successivi lavorano a frequenze sempre dimezzate.

CONTATORI SINCRONI

Il contatore sincrono è in grado di essere sincronizzato dagli impulsi di clock e può quindi lavorare a frequenze più elevate rispetto al contatore asincrono.

Analizziamo lo schema di Fig. 3 :

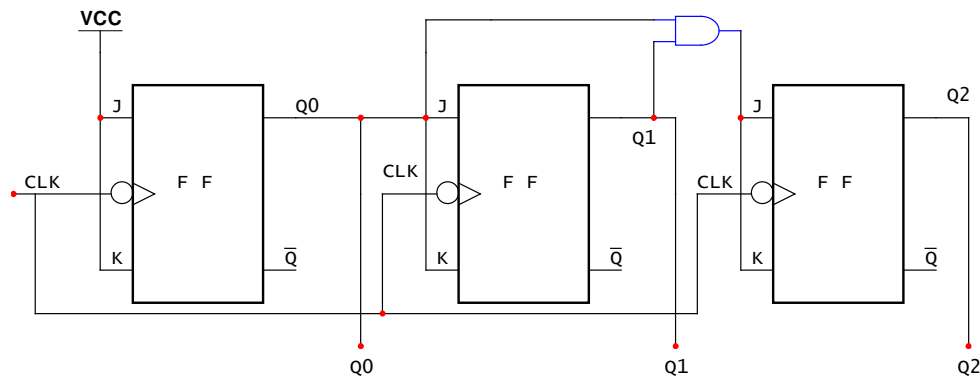


Fig. 3

Si tratta di un contatore sincrono di modulo 8. Tutti flip flop lavorano in TOGGLE quindi essi commutano ad ogni impulso di clock.

L'uscita Q_0 commuta ad ogni impulso di clock, in quanto nel primo flip flop gli ingressi J e K sono collegati a livello alto.

L'uscita Q_1 del secondo flip flop commuta ogni due impulsi di clock, di conseguenza affinché gli ingressi della porta AND siano tutti e due ad 1 occorre attendere 4 impulsi di clock. Arrivati, dunque, i primi 4 impulsi di clock l'ultimo flip flop commuta e porta l'uscita Q_2 a 1; quando si è ad 8 impulsi di clock $Q_0 = 1$; $Q_1 = 1$; $Q_2 = 1$; ciò, però, causa l'azzeramento delle tre uscite nell'istante successivo.

REGISTRI

Si dice **registro** un circuito in grado di memorizzare un dato. Il registro può essere a 8 bit, 16 bit, 32 bit. Si dicono a scorrimento i registri in cui il dato scorre da un bit al successivo in fase di scrittura o lettura. Ogni bit del registro è composto da un flip flop. L'ingresso dei dati in registro può essere seriale o parallelo; si indica con la sigla **SI** l'ingresso seriale; si indica con la sigla **PI** l'ingresso parallelo, analogamente si indica con **SO** l'uscita seriale dei dati e con **PO** l'uscita parallela dei dati. In Fig. 4 sono rappresentati gli schemi a blocchi dei vari tipi di registro:

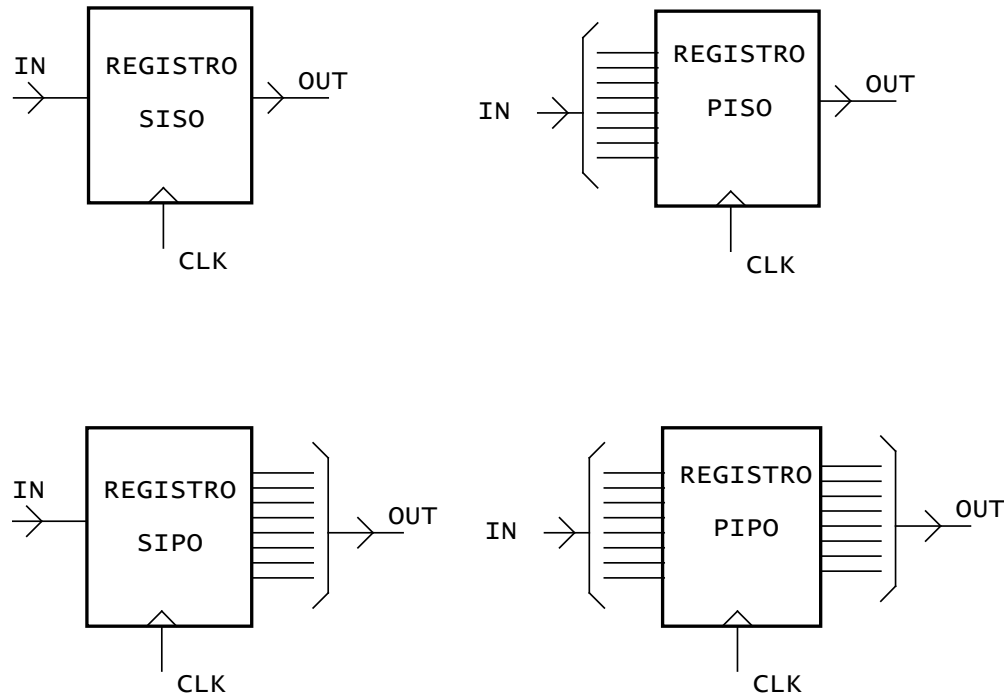


Fig. 4

Volendo realizzare un registro tipo **SISO**, lo schema a blocchi è quello di Fig. 5 nel quale sono utilizzati Flip Flop di tipo D con PRESET e CLEAR:

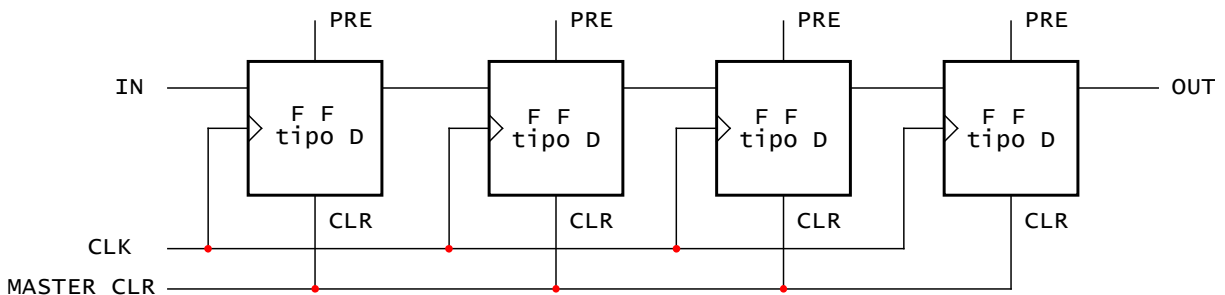


Fig. 5

Il **master reset** azzerava tutti e quattro i flip flop di tipo **D**, prima della memorizzazione dei dati; ad ogni impulso di clock il dato viene trasferito da sinistra verso destra al successivo flip flop di tipo D.

I registri di tipo **SIPO** e **PISO** possono essere utilizzati per la conversione dei dati da seriale a parallelo per il SIPO e da parallelo a seriale per il PISO.