

Cuestionario de entrenamiento TAdE-2024

Ejercicio 1

Realice una descripción en VHDL de un **contador ascendente de N bits**. La cantidad de bits del contador debe ser definida por un **parámetro genérico** en el componente con el nombre de **g_dataSize**. El contador debe reiniciar su salida de conteo (**o_data**) si esta se iguala al valor de entrada **i_data**, en esta transición la salida **o_end** se establece en '1' indicando el reinicio del conteo. Implemente su descripción en un fichero con el nombre **counter.vhd**. Este diseño debe pasar las pruebas que se le realicen en el test-bench adjunto **tb_counter.vhd**.

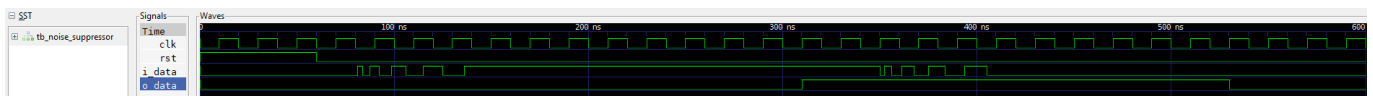
```

en - | i_en          o_data(N-1..0) | = count(N-1..0)
limit(N-1..0) = | i_data(N-1..0)   |
               |
clk - |> i_clk
rst - | i_rst          o_end      | - end_count
               |
               | (N bits counter)

```

Ejercicio 2

EL componente **noise_suppresor.vhd** reutiliza el componente **counter.vhd** previamente diseñado. Este componente cumple la función de eliminar el ruido proveniente de una señal digital y dar una salida actualizada solo cuando la señal de entrada se mantiene estable durante una cantidad de pulsos de reloj establecida en el parámetro genérico **g_nClkIgnore**. Diseñe un **test-bench** que permita evaluar el comportamiento del circuito y definir si es correcto o no.



Componente (*noise_suppresor.vhd*)

```

component noise_suppressor is
  generic(
    g_nClkIgnore : integer
  );
  port(
    i_clk  : in std_logic;
    i_rst  : in std_logic;
    i_data : in std_logic;
    o_data : out std_logic
  );
end component noise_suppressor;

```

