Tareas de Electrónica Digital Grado de Robótica - USC - EPSE Lugo

Profesor: Juan J Pombo

Boletín 2

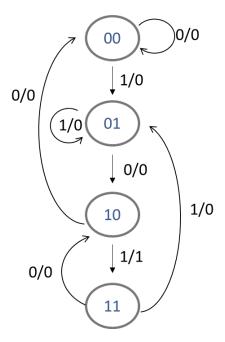
1.- Construir un circuito restador para 2 números A y B de 6 bits cada uno, representados en binario natural sin signo. La operación será R = A-B. Se nos garantiza de partida que el valor de A tiene una magnitud mayor que el de B (A>B). Para resolver utilizaremos el formato de representación complemento a 2, por lo que necesitaremos construir tambien un conversor de binario natural a complemento a 2.

Realiza el diseño utilizando las puertas básicas AND, OR e inversores sonde sean necesarios.

- a) Realizar el diseño explicando cada paso y la técnica utilizada.
- b) Probar el circuito en Logisim y entregar el fichero de simulación.

Nota: Este problema en una versión de 4 bits apareció en el examen de segunda oportunidad de 2021.

- 2.- En el boletín 1 se trató el tema del conversor de binario a gray y la conversión inversa, gray a binario. En esta actividad se pide resolver de nuevo la conversión de **binario a código Gray**, tambien aplicada al caso de una codificación de 4 bits. La diferencia es que esta vez sólo dispondremos para resolverlo de una PROM de 4 variables de entrada (recordar que en las PROM sólo es programable el plano OR).
- 3.- Dado el diagrama de estados de una máquina de estados finitos mostrado en la figura,
- a) analizar y descubrir la función que realiza partiendo del estado "00". Para ello debe crearse e indicar en la solución la tabla de transición de estados.
- b) Considerar la siguiente secuencia de entrada 10101101001101. Suponiendo que se van suministrando al circuito de bit más significativo a menos significativo indica el número de veces que el circuito da salida "1".



Prob 3) Diagrama estados

4) Necesitamos un circuito secuencial que implemente la siguiente secuencia de estados: $000 \to 010 \to 111 \to 100 \to 011 \to 101 \to 000$

Desarrolla un circuito para implementar esta función utilizando exclusivamente los siguientes elementos: biestables tipo D, MUX 4:1 e inversores si son necesarios.

Nota: Toda la lógica de cambio de estado debe resolverse con los MUX.